

M U L T I P R O J E K T
C H I P - G R U P P E

B A D E N - W Ü R T T E M B E R G

W O R K S H O P F E B R U A R 1 9 9 1

A A L E N

H E R A U S G E B E R : F A C H H O C H S C H U L E U L M

INHALTSVERZEICHNIS

1. Einführung in die Handhabung des Programms AUTOTHERM zur Simulation des thermischen Verhaltens bestückter Leiterplatten

B. Mößner
FH Aalen
2. Labor für den Entwurf integrierter Anwenderschaltkreise

B. Reinke
FH Offenburg
3. Komponenten für Integrierte Schaltungen

W. Ritzert
FH Karlsruhe
4. Entwicklung eines Einseitenband-Amplitudenmodulators auf dem Halbkunden-IC B500A

B. Sieben
FHT Mannheim
5. Integration einer Costas Loop auf einem Analog-Schaltkreis (ASIC)

M. Kern
FH Offenburg
6. PLL-Schaltung auf dem Gate Array B500A

A. Bumüller
FH Furtwangen
7. Layoutentwurf für ein Schieberegister variabler Länge in der Sea-of-Gates Technologie des IMS

P. Leber
FH Furtwangen
8. Einsatz von Macros und Startup-Files zur Optimierung von Idea-Software

J. Domat
FH Heilbronn

9. Umsetzung von Logik in I2L-Layouts

H. Clauss
FH Heilbronn

10. Aufbereitung einer Digitalschaltung mit dem IMS-DESIGN KIT
zur Integration auf Mastern des IMS

M. Faulhaber
FH Ulm

1. Fachhochschule Aalen

Fachbereich Elektronik

*Einführung in die Handhabung des
Programms AUTOTHERM zur Simulation des
thermischen Verhaltens bestückter
Leiterplatten*

Studienarbeit

Wintersemester 1990/91

Verfasser: Bernd Möbner

Betreuer: Prof. Dipl.-Ing. Rudolf Rudloff

Präsentation: Workshop an der Fachhochschule Aalen 01.02.1991

Inhaltsverzeichnis

<i>Kapitel</i>	<i>Titel</i>	<i>Seite</i>
1	EINFÜHRUNG	
2	MODELLIERUNG DER WÄRMEÜBERTRAGUNGSMECHANISMEN	
2.1	Wärmeleitung	8
2.2	Konvektion (Wärmeströmung).	10
2.3	Wärmestrahlung	11
2.4	Thermischer Widerstand	12
2.5	Thermische Modelle	13
3	MODELLIERUNG DER BAUELEMENTE	
3.1	Geometrie.	19
3.2	Thermische Merkmale der Bauelemente	20
3.3	Modellierung gestapelter Bauelemente	23
3.3.1	Wärmeleitung in gestapelten Bauelementen	24
3.3.2	Konvektion und Wärmestrahlung in gestapelten Bauelementen	27
3.3.3	Thermische Widerstände in gestapelten Bauelementen	30
4	BESCHREIBUNG DES PROGRAMMS PCB-PORTAL	
4.1	Übertragung einer Leiterkarte von Board Station nach Package Station	32
4.1.1	Aufruf des Programms PCB-Portal	35
4.2	Übertragung der Leiterkartendaten von Package Station nach Board Station	39
4.2.1	Aufruf des Programms PCB-Portal	41
5	DURCHFÜHRUNG EINER THERMISCHEN ANALYSE MIT DEM PROGRAMM AUTO THERM	
5.1	Aufruf des Programms Auto Therm.	44
5.2	Aufruf einer Datei	46
5.3	Ausgabe der den Bauelementen zugeordneten Merkmale	48
5.3.1	Auswahl von Bauelementen.	49
5.3.2	Ausgabe der Merkmale	49
5.4	Vergrößern und Verkleinern von Bildschirmausschnitten	51
5.4.1	Speichern eines Bildschirmausschnitts	52
5.4.2	Laden eines Bildschirmausschnitts	52
5.5	Ändern, Anhängen oder Löschen der thermischen Merkmale eines Bauelements	53
5.6	Festlegung der Maßeinheiten	57
5.7	Zwangsbedingungen bzgl. der Wärmeleitung	60
5.7.1	Festlegung temperaturkonstanter Linien	60

Inhaltsverzeichnis *Fortsetzung*

<i>Kapitel</i>	<i>Titel</i>	<i>Seite</i>
5	DURCHFÜHRUNG EINER THERMISCHEN ANALYSE MIT DEM PROGRAMM AUTO THERM	
5.8	Zwangsbedingungen bzgl. der Konvektion	62
5.8.1	Natürliche Konvektion	62
5.8.2	Erzwungene Konvektion	70
5.8.2.1	Festlegung der Luftzufuhr und der Luftabfuhr	73
5.8.2.1.1	Festlegung der Luftzufuhr	75
5.8.2.1.2	Festlegung der Luftabfuhr	77
5.8.3	Berechnung der Konvektionskoeffizienten mit selbst definierten Korrelationsformeln	78
5.9	Zwangsbedingungen bzgl. der Wärmestrahlung	79
5.9.1	Ändern des Wertes des Merkmals emissivity	81
5.10	Zuordnung eines Wärmeleitkoeffizienten zur Leiterkarte	82
5.10.1	Berechnung der Wärmeleitfähigkeit der Leiterkarte	82
5.11	Festlegung der Analyseart	85
5.12	Durchführung der Analyse	91
5.12.1	Berechnung der Strömungsvektoren	91
5.12.1.1	Ausgabe der Strömungslinien	93
5.12.1.2	Bestimmung der Strömungsgeschwindigkeit der Luft	96
5.12.2	Berechnung der Konvektionskoeffizienten	96
5.12.2.1	Ausgabe der bauelementespezifischen Temperaturen	99
5.12.2.2	Ausgabe der Temperaturverteilung auf der Ebene der Oberflächen der Bauelemente	102
5.12.3	Berechnung der Wärmestrahlungskoeffizienten	104
5.12.3.1	Ausgabe der Temperaturverteilung auf der Ebene der Oberflächen der Bauelemente	105
5.12.4	Berechnung der Temperaturverteilung unter Berücksichtigung der Wärmeübertragung durch Wärmeleitung, Konvektion und Wärmestrahlung	107
5.12.4.1	Ausgabe der Simulationsergebnisse	108
6	LITERATURVERZEICHNIS	

Bildverzeichnis

<i>Bilder</i>	<i>Titel</i>	<i>Seite</i>
1	Netz der Finiten Elemente	7
2	Berechnungspunkte in Abhängigkeit vom Grad der Approximation	8
3	Wärmeleitung	9
4	Konvektion	10
5	Wärmestrahlung	11
6	Definition des thermischen Widerstandes	12
7	Thermisches Widerstandsnetzwerk eines Bauelementes	14
8	Ersatzwärmestromquelle	15
9	Bauelement	16
10	Beispiel eines Leiterkartenausschnittes	17
11	Thermisches Widerstandsnetzwerk zum Leiterkartenausschnitt	17
12	Bauelement mit thermischem Fußabdruck	20
13	Das Merkmal comp_height	21
14	Thermischer Fußabdruck, bestehend aus zwei geschlossenen Flächen	22
15	Gestapelte Bauelemente	24
16	Zuordnung des Merkmals cond_rank	26
17	Zuordnung des Merkmals convect_rank	29
18	Thermische Fußabdrücke der gestapelten Bauelemente	30
19	Beispiel einer Konfigurationsdatei für das Programm PCB-Portal	33
20	Leiterkarte innerhalb der Board Station	35
21	Übertragene Leiterkarte im Programm 3D-Design	38
22	Beispiel einer Konfigurationsdatei für das Programm PCB-Portal	39
23	Leiterkarte innerhalb des Packagestation	41
24	Leiterkarte innerhalb des Programms Layout	43
25	Bildschirmfenster nach Aufruf des Programms Auto Therm	45
26	Eingabefenster der Model Open Funktion	47
27	Leiterkarte im Bearbeitungsfenster	48
28	Add Thermal Property Auswahlfenster	54
29	Eingabefenster zur Festlegung der Maßeinheiten	58
30	Festlegung der temperaturkonstanten Linie	61
31	Eingabefenster zur natürlichen Konvektion	63
32	Eingabefenster der Add Leading Edge Funktion	68
33	Festlegung der Bezugskante	69
34	Eingabefenster zur Erzwungenen Konvektion	70
35	Gehäuse mit selektiertem Gehäuseumriß	74
36	Leiterkarte mit eingefügtem Gehäuseumriß	75
37	Festlegung der Luftzufuhr und der Luftabfuhr	77
38	Eingabefenster zur Wärmestrahlung	79
39	Eingabefenster zur Festlegung der Analyseart	85
40	Eingabefenster zur Luftströmung	92
41	Strömungslinien der Luft auf der Oberseite der Leiterkarte	94
42	Strömungslinien der Luft auf der Unterseite der Leiterkarte	95
43	Eingabefenster zur Konvektion	97
44	Eingabefenster Map Component Temperatures	100

Bildverzeichnis *Fortsetzung*

<i>Bilder</i>	<i>Titel</i>	<i>Seite</i>
45	Temperaturverteilung auf der Ebene der Oberflächen der Bauelemente	103
46	Eingabefenster zur Wärmestrahlung	104
47	Temperaturverteilung auf der Ebene der Oberflächen der Bauelemente	106
48	Eingabefenster zur Auswahl der Analyseart All	107
49	Temperaturverteilung auf der Ebene der Leiterkarte	109
50	Darstellung des Temperaturverlaufs durch einen Graphen	111
51	Temperaturverteilung auf der Ebene der Oberflächen der Bauelemente	113
52	Temperaturverteilung auf der Ebene der Sperrschichten der Bauelemente	115

Aufgabenstellung

Das Programmpaket Package Station enthält neben dem Konstruktionsprogramm 3D-Design auch das Programm AutoTherm zur Simulation des thermischen Verhaltens von Bauelementen und von Baugruppen, die aus einer größeren Anzahl von Bauelementen bestehen.

Im Rahmen dieser Studienarbeit ist zu untersuchen und zu beschreiben, wie die thermischen Eigenschaften eines Bauelements ermittelt bzw. berechnet werden können, und wie man das thermische Verhalten einer bestückten Leiterkarte mit Hilfe des Programms AutoTherm erhält. Insbesondere ist zu prüfen, ob die mit dem Programmpaket Board Station entworfenen bestückten Leiterkarten bei Kenntnis der thermischen Eigenschaften der Bauelemente in das Programm AutoTherm zwecks thermischer Simulation übernommen werden können.

Für die Studienarbeit stehen folgende Hilfsmittel zur Verfügung:

Programmpaket Package Station, Trainingsprogramm Package Station Personal Learning Program mit Handbuch, AutoTherm User`s Manual, AutoTherm Reference Manual.

Ziel der Studienarbeit ist die Abfassung eines Benutzerhandbuchs, das anhand exemplarischer Beispiele die Einsatzmöglichkeiten des Programms AutoTherm beschreibt.

Zusammenfassung

In der vorliegenden Arbeit wird mit Hilfe von Beispielen eine kurze Einführung in die Handhabung des Programms AutoTherm zur Simulation des thermischen Verhaltens von Baugruppen gegeben.

Dem Benutzer, der alle von AutoTherm gebotenen Möglichkeiten ausschöpfen möchte, wird empfohlen, sich mit Hilfe der unter [3], [6] und [8] angegebenen Literatur tiefer in die Materie einzuarbeiten.

Für die Betreuung dieser Studienarbeit möchte ich mich bei Herrn Prof. Dipl.-Ing. R. Rudloff bedanken.

Aalen, den 5.2.1991

1. Einführung

Die Betriebssicherheit einer elektronischen Anlage ist stark beeinflusst von der Betriebstemperatur. Alle elektronischen Geräte wandeln elektrische Energie in Wärmeenergie um. Falls diese Wärmeumwandlung einen exzessiven Charakter besitzt, besteht die Gefahr thermisch bedingter Fehler oder Ausfälle.

Der Grundgedanke thermischer Analyse besteht darin, festzustellen, ob ein Entwurf innerhalb eines vorgegebenen Temperaturbereiches betriebssicher arbeitet.

Thermische Analyse ist die Simulation oder Modellierung des thermischen Verhaltens einer Anlage mit dem Ziel, Aufschluß darüber zu geben, wie sich die Anlage unter Betriebsbedingungen verhält.

Folgendes spricht für die Durchführung einer thermischen Analyse innerhalb des Entwicklungsprozesses:

- Mehrlagige Leiterkarten sind in der Entwicklung kostenintensiv. Die Kosten, welche durch eine Änderung des Entwurfs anfallen, sind häufig untragbar.
- Die angestrebte kurze Produktentwicklungszeit gestattet keine Änderung des Entwurfs.
- Durch die hohe Packungsdichte mehrlagiger Entwürfe und die immer kleiner werdenden Gehäuseformen steigt die Gefahr thermisch bedingter Ausfälle.
- Thermische Probleme treten häufig erst nach längerer Betriebszeit oder an einzelnen Stellen hoher Temperatur auf.
- Das nachträgliche Anbringen von Kühlkörpern und Lüftern bzw. das Umlenken des Luftstromes ist durch das bereits vorhandene Gehäuse nicht möglich.
- Nachträglich angebrachten Kühlsystemen könnten Einschränkungen in bezug auf die Ästhetik und Akustik gegenüberstehen.

2. Modellierung der Wärmeübertragungsmechanismen

Drei Wärmeübertragungsmechanismen bestimmen das thermische Verhalten elektronischer Bauelemente : Wärmeleitung, Konvektion und Wärmestrahlung.

Die thermische Analyse einer Leiterkarte erfordert die Lösung der Wärmeübertragungsgleichungen in einer komplizierten Umgebung, wobei mehrere Wärmeübertragungsmechanismen aufeinander einwirken. Diese Wechselwirkung beinhaltet die Wärmeleitung in der Platine und der darauf angebrachten Bauelemente, die Wärmeabgabe an den Luftstrom (Konvektion), sowie die Wärmestrahlung. Die thermische Analyse wird weiterhin durch die Vielzahl der Größen und Formen der Bauelemente, der Form und Art der Leiterkarte, sowie durch den Verlauf der Luftströmung über die Leiterkarte verkompliziert.

Um die Temperaturverteilung auf der Leiterkarte möglichst genau vorhersagen zu können, ist es notwendig, die Leiterkarte und die Bauelemente durch folgende Kenndaten zu beschreiben:

- die thermische Charakteristik und die Energieerzeugung jedes Bauelementes
- die Anordnung der Bauelemente auf der Leiterkarte
- die Strömungsgeschwindigkeit des Luftstromes über die Leiterkarte, deren Richtung und die Umgebungstemperatur
- die physikalische Ausrichtung der Leiterkarte und ihr Abstand zu fremden Wärmequellen

Das Programm Auto Therm der Firma Mentor Graphics, im folgenden kurz Auto Therm genannt, führt eine Temperaturanalyse im Beharrungszustand (thermischen Gleichgewicht) für bestückte Leiterkarten in vorgegebener Umgebung aus.

Auto Therm benutzt 2-dimensionale Finite Elemente, um die Temperaturverteilung auf der Leiterkarte und den Luftstrom über die Leiterkarte zu bestimmen. Bei dieser

Analysemethode handelt es sich um eine numerische Technik, welche kontinuierliche Verläufe wie die der Temperaturverteilung stückweise linear annähert.

Die Finite-Elemente-Analyse teilt die Leiterkarte mit ihren Bauelementen in unregelmäßige dreieckige Elemente auf, welche zusammen ein Netz bilden. Die Position der Punkte, welche die Elemente miteinander verbinden, bzw. die Form der Elemente, sind abhängig von der Komplexität der Leiterkarte. Auf diese Weise wird dafür gesorgt, daß dieses Netz an den Stellen höherer geometrischer Komplexität feinmaschiger wird.

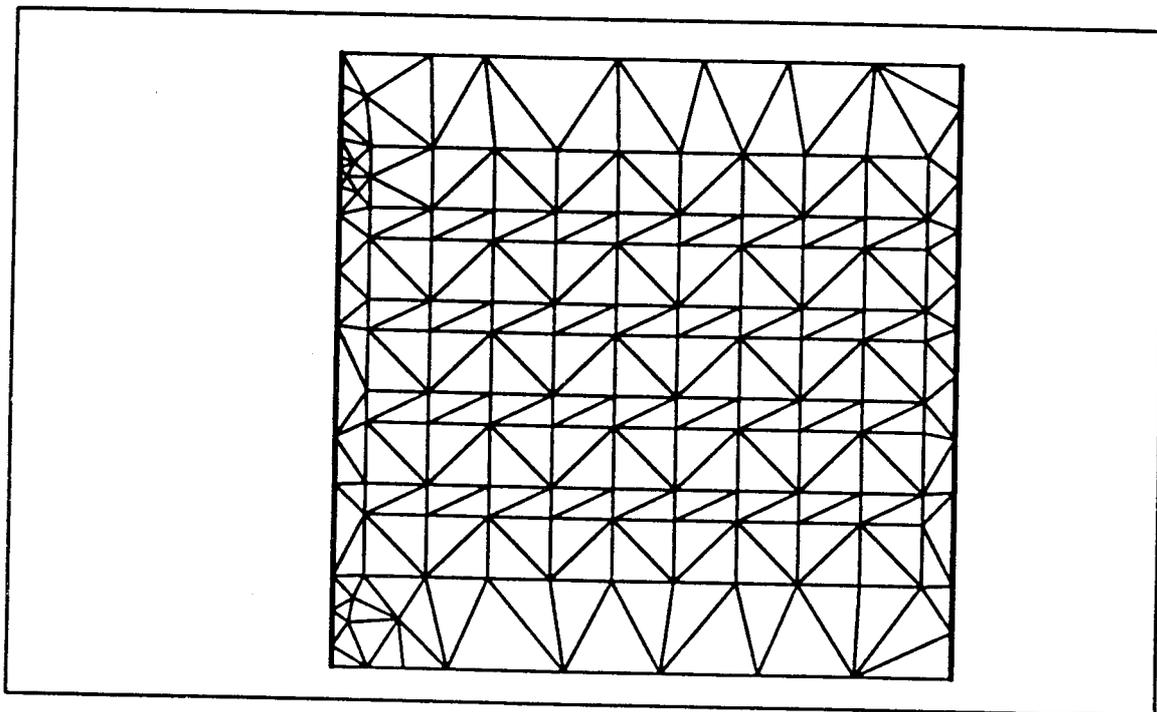


Bild 1: Netz der Finiten Elemente

Der Grad der Approximation, mit welcher die Temperaturverteilung bzw. die Luftströmung innerhalb eines Finiten Elementes berechnet wird, kann zwischen 1 und 4 eingestellt werden, wobei eine Approximation vom Grad 1 bedeutet, daß jeweils die absolute Temperatur bzw. der Vektor der Luftströmung an den Eckpunkten des Finiten Elementes berechnet wird. Wird eine Approximation höheren Grades gewählt, so werden weitere Berechnungspunkte eingefügt.

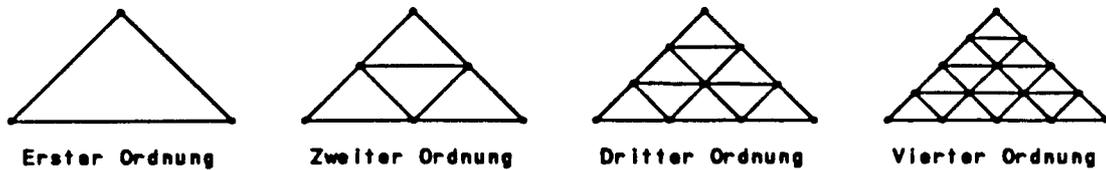


Bild 2: Berechnungspunkte in Abhängigkeit vom Grad der Approximation

Um eine Übereinstimmung mit Mentor Graphics zu erzielen, werden im folgenden die amerikanischen Bezeichnungen für die Formelzeichen benutzt.

2.1 Wärmeleitung

Bei der Wärmeleitung wird Wärmeenergie innerhalb eines Körpers weitergeleitet. In bezug auf die thermische Simulation wäre dies der Transport von Wärmeenergie in der Leiterkarte und zum Gehäuse, an welchem die Leiterkarte montiert ist. Diese Verbindungsstelle zwischen Leiterkarte und Gehäuse wird als temperaturkonstant angenommen.

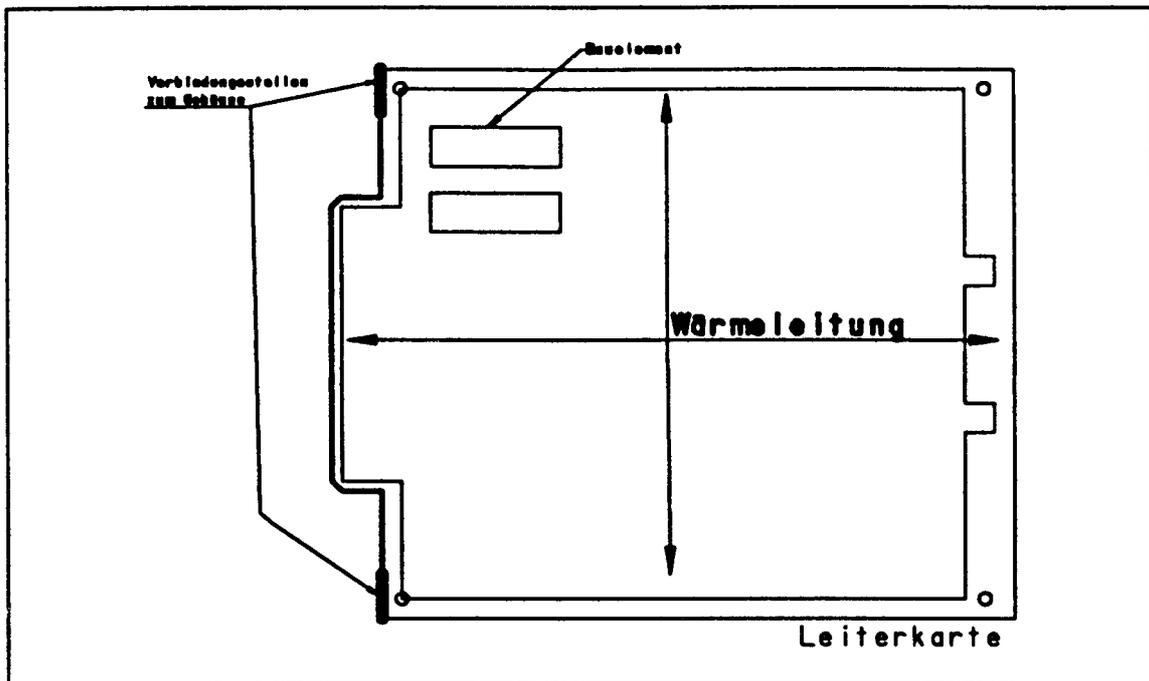


Bild 3: Wärmeleitung

Aufgrund dieser angenommenen Temperaturkonstanz der Verbindungsstelle simuliert Auto Therm eine stationäre Wärmeleitung, welche allgemein durch die unten angeführte Differentialgleichung beschrieben wird:

$$Q = -k_x \frac{\partial^2 T}{\partial x^2} - k_y \frac{\partial^2 T}{\partial y^2} ,$$

wobei Q den pro Volumeneinheit erzeugten Wärmestrom darstellt, T die absolute Temperatur an einem Punkt innerhalb des Mediums und k die Wärmeleitfähigkeit des Materials in x - bzw. y -Richtung. Es ist $[k] = \text{W/m}\cdot\text{K}$.

Im Falle einer Wärmeleitung in eine Richtung (eindimensionale Wärmeleitung) durch ein homogenes Material mit konstantem Querschnitt vereinfacht sich die Gleichung zu:

$$q = k \cdot A \frac{\Delta T}{l} ,$$

wobei q den Wärmestrom darstellt, $[q] = W$,

A die Querschnittsfläche des Wärmeleiters,

ΔT die Temperaturdifferenz zwischen dem Anfang und dem Ende des Leiters und

l die Länge des Wärmeleiters senkrecht zur Querschnittsfläche.

2.2 Konvektion (Wärmeströmung)

Als Konvektion bezeichnet man die Wärmeübertragung zwischen der Oberfläche eines Körpers und des ihn umgebenden flüssigen bzw. gasförmigen Mediums.

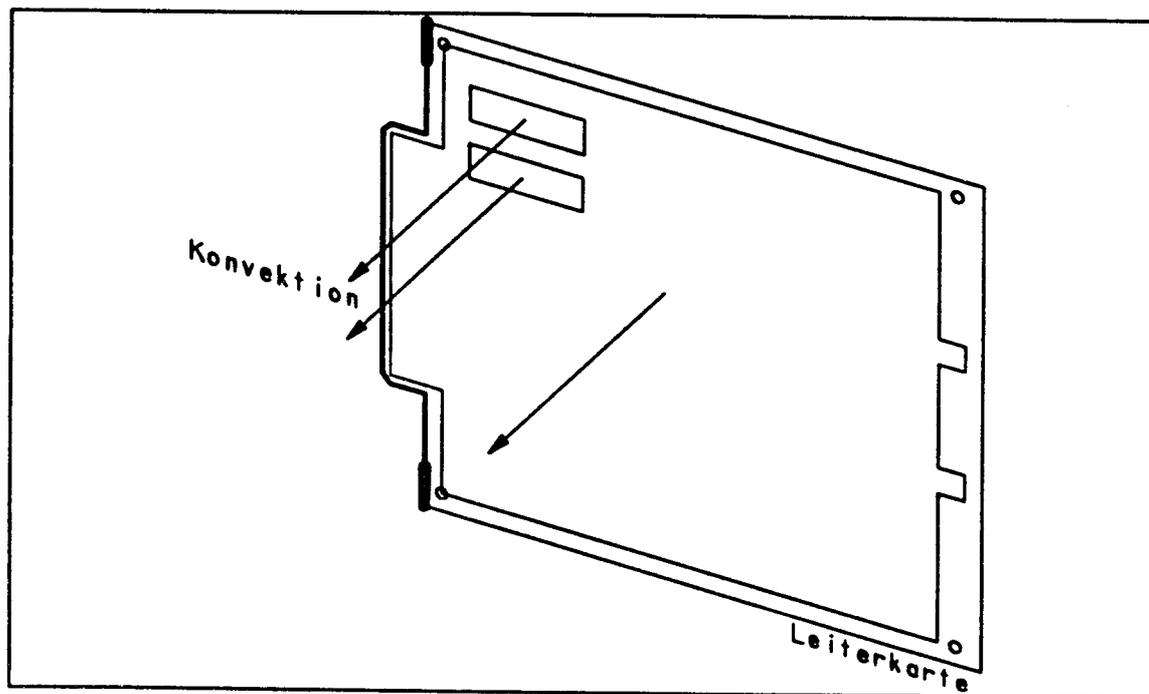


Bild 4: Konvektion

Wenn Q die Wärmemenge ist, welche durch die Grenzfläche tritt,

h_c der Wärmeübergangskoeffizient,

A die Übergangsfläche,

T_s die absolute Temperatur an der Oberfläche des Körpers und

T_a die Umgebungstemperatur,

dann gilt im stationären Fall:

$$q = h_c \cdot A \cdot (T_s - T_a) .$$

Die Einheit des Wärmeübergangskoeffizienten ist $\frac{W}{m^2 \cdot K}$.

Die Berechnung des Wärmeübergangskoeffizienten durch Auto Therm ist eine der Hauptaufgaben der thermischen Simulation.

2.3 Wärmestrahlung

Bei der Wärmestrahlung wird Wärmeenergie von einem Körper zum anderen durch Emission und Absorption elektromagnetischer Wellen transportiert.

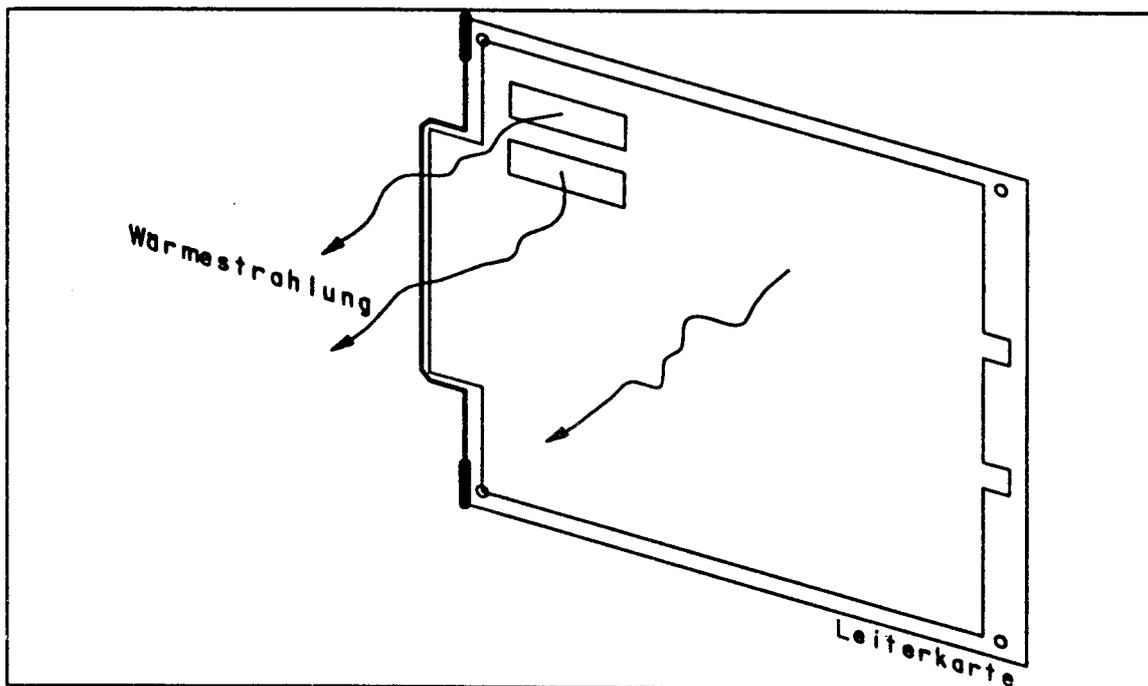


Bild 5: Wärmestrahlung

Auto Therm nähert die Wärmestrahlung durch folgende Gleichung an:

$$q = h_R \cdot A \cdot (T_s - T_a),$$

wobei h_R als Wärmestrahlungskoeffizient bezeichnet wird.

Der Wärmestrahlungskoeffizient berechnet sich zu:

$$h_R = \frac{\sigma \cdot \epsilon \cdot (T_s^4 - T_a^4)}{(T_s - T_a)},$$

hierbei ist σ die Stefan-Boltzmann-Konstante, mit $\sigma = 5.67 \cdot 10^{-8} \frac{\text{W}}{\text{m}^2 \cdot \text{K}^4}$,

ϵ der Emissionsgrad der strahlenden Fläche

(bei einem schwarzen Körper gilt $\epsilon = 1$),

q die Strahlungsleistung in Watt und

A die strahlende Oberfläche des Körpers.

2.4 Thermischer Widerstand

In Analogie zum elektrischen Widerstand kann bei eindimensionalen thermischen Modellen ein thermischer Widerstand angegeben werden. An dieser Stelle wird auf das Manuskript zur Vorlesung Elektromechanische Bauelemente [5] verwiesen.

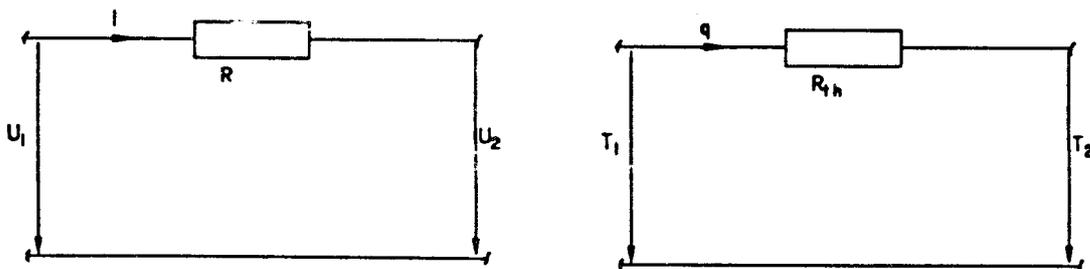


Bild 6: Definition des thermischen Widerstandes

Der thermische Widerstand im stationären Zustand ist allgemein definiert durch die Gleichung:

$$R_{th} = \frac{T_1 - T_2}{q}, \quad [R_{th}] = \text{K/W}.$$

Der thermische Widerstand bei Wärmeleitung wird beschrieben durch:

$$R_K = \frac{l}{k \cdot A_K} .$$

In dieser Gleichung ist l die Länge senkrecht zur Querschnittsfläche, A_K der Querschnitt senkrecht zum Wärmestrom und k die Wärmeleitfähigkeit.

Der thermische Widerstand bei Konvektion ist definiert als

$$R_C = \frac{1}{h_c \cdot A_X} ,$$

der bei Wärmestrahlung als

$$R_R = \frac{1}{h_R \cdot A_X} ,$$

wobei h_c der Wärmeübergangskoeffizient ist, h_R der Wärmestrahlungskoeffizient und A_X die Oberfläche des Körpers, von welchem Wärme an das flüssige bzw. gasförmige Medium durch Konvektion und Wärmestrahlung abgegeben wird.

2.5 Thermische Modelle

Die 3-dimensionalen thermischen Effekte werden durch Annahme einer konstanten Temperatur über die Leiterplattendicke auf 2-dimensionale zurückgeführt, wobei die stationäre Temperaturverteilung im eingeschwungenen Zustand in einer Ebene berechnet wird.

Auf der Platine platzierte Bauelemente werden von Auto Therm durch folgendes Widerstandsnetzwerk dargestellt:

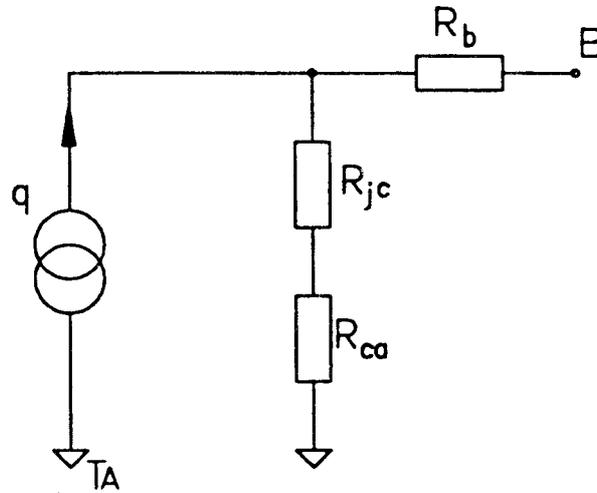


Bild 7: Thermisches Widerstandsnetzwerk eines Bauelementes

R_{jc} verkörpert den thermischen Widerstand durch Wärmeleitung zwischen der Wärmequelle und der Oberfläche des Bauelements abzüglich der Oberfläche, die den sog. thermischen Fußabdruck darstellt. R_{ca} berücksichtigt das konvektive und wärmestrahlende Verhalten derselben Oberfläche. Es ist $R_{ca} = R_C + R_R$. Der thermische Widerstand R_b hingegen beschreibt die Wärmeleitung von der Wärmequelle zur Platine über den thermischen Fußabdruck.

Auto Therm benötigt R_{jc} und berechnet R_{ca} aufgrund der beteiligten Oberfläche und anderer Daten.

Die Temperatur T_A ist die Umgebungstemperatur. Der Punkt B liegt auf der Platinenoberfläche. q ist der vom Bauelement erzeugte Wärmestrom. Bei thermisch passiven Bauelementen, wie z.B. Distanzbolzen oder Anschlußleisten, ist $q = 0$.

Das oben abgebildete Widerstandsnetzwerk wird während der Simulation in eine Ersatzwärmestromquelle mit Parallelwiderstand umgewandelt.

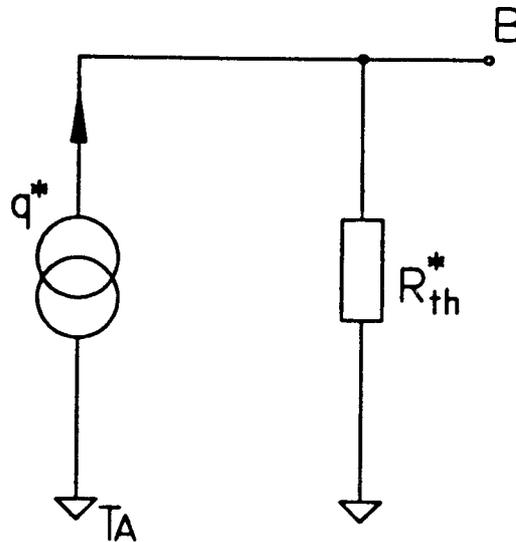


Bild 8: Ersatzwärmestromquelle

Es ist

$$q^* = q \cdot \frac{R_{jc} + R_{ca}}{R_b + R_{jc} + R_{ca}},$$

und

$$R^*_{th} = R_b + R_{jc} + R_{ca}.$$

Der thermische Widerstand R^*_{th} beschreibt somit das konvektive, das wärmestrahlende und das wärmeleitende Verhalten des Bauelements. Für diesen Widerstand gilt somit weiterhin:

$$R^*_{th} = R_K + R_c + R_R = \frac{1}{k \cdot A_K} + \frac{1}{h_c \cdot A_X} + \frac{1}{h_R \cdot A_X}$$

mit A_X = Kontaktfläche zur Umgebung und A_K = Kontaktfläche zur Leiterkarte (thermischer Fußabdruck) gemäß Bild 9.

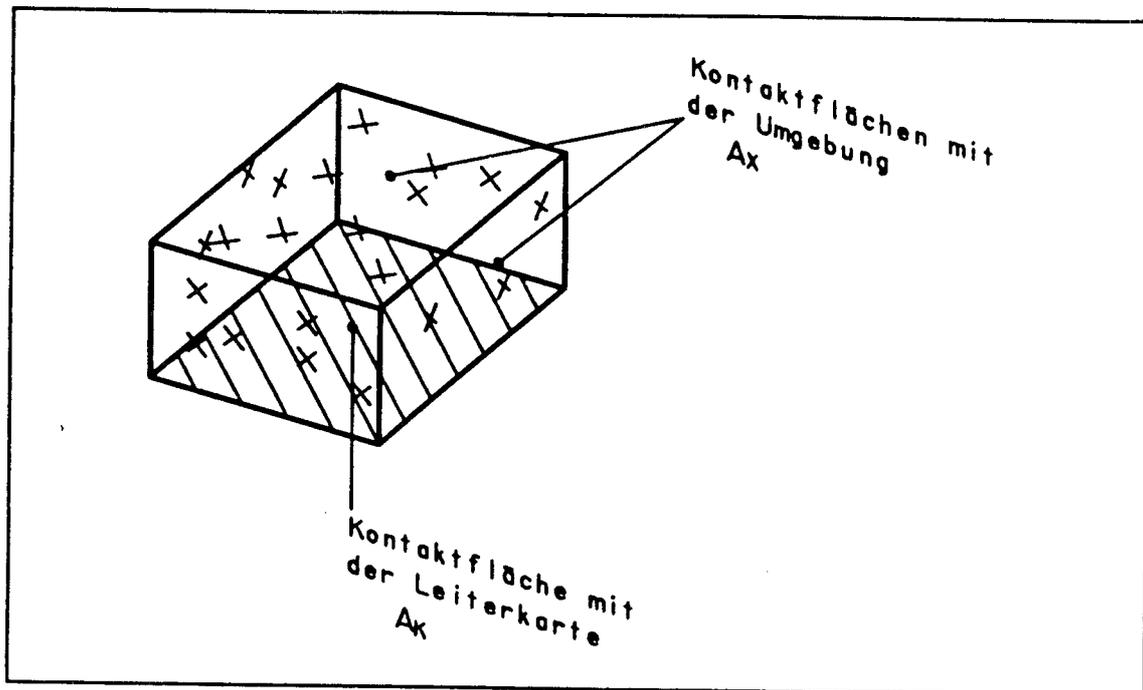


Bild 9: Bauelement

Auto Therm benutzt zur Berechnung der Temperaturverteilung einer bestückten Leiterkarte die 2-dimensionale Temperaturanalyse und berücksichtigt Aussparungen, Abdeckungen durch passive und aktive Bauelemente und Linien konstanter Temperatur, welche vorgegeben werden müssen. Zum besseren Verständnis ist eine vereinfachte Darstellung eines Leiterkartenausschnitts mit Hilfe von thermischen Widerständen in Bild 10 und Bild 11 angegeben.

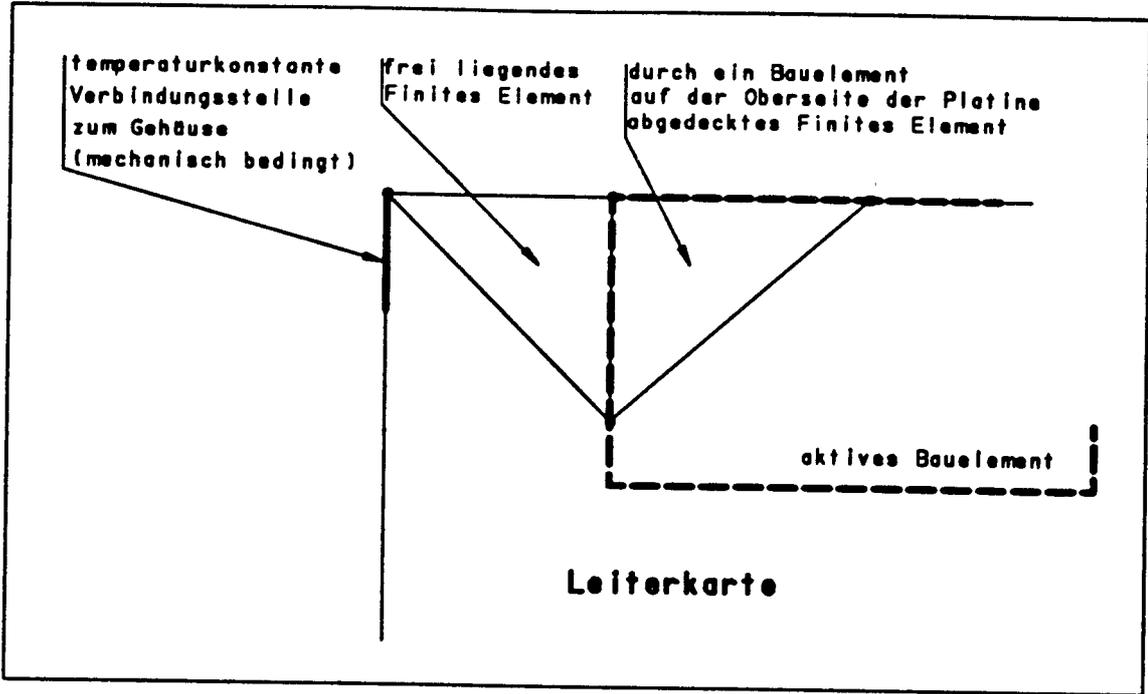


Bild 10: Beispiel eines Leiterkartenausschnittes

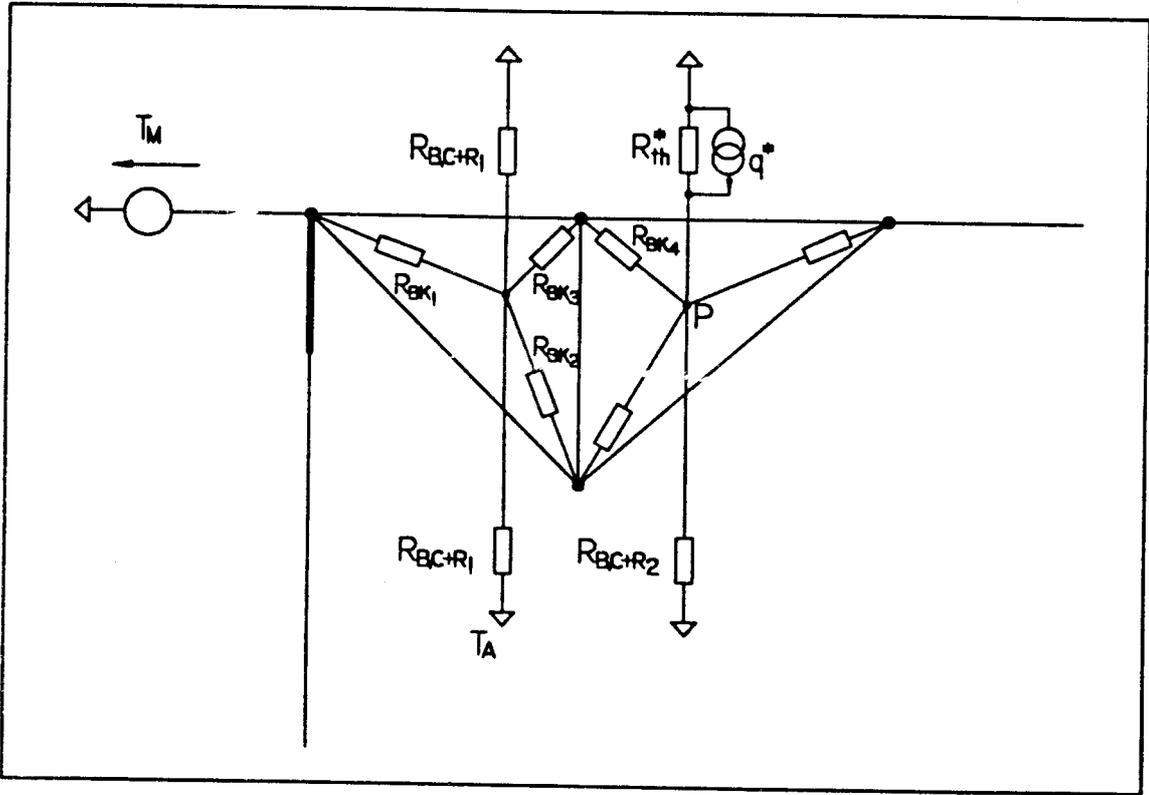


Bild 11: Thermisches Widerstandsnetzwerk zum Leiterkartenausschnitt

Durch die Abdeckung der Leiterkarte durch ein Bauelement entfällt der entsprechende thermische Widerstand der Platine bzgl. der Konvektion und der Wärmestrahlung, hier gezeigt als $R_{B,C+R_x}$. Bezüglich des Beispiels entfällt nun der Widerstand $R_{B,C+R_2}$ durch die Abdeckung der Leiterkarte durch ein Bauelement auf der Oberseite. Die Widerstände R_{Bk_x} verkörpern die thermischen Widerstände der Platine innerhalb eines Finiten Elements bei Wärmeleitung. Die mechanisch bedingte Festlegung temperaturkonstanter Punkte wird durch die Temperatur T_M zum Ausdruck gebracht. An den Kanten der Leiterkarte und an Aussparungen auf der Leiterkarte wird ein unendlich großer thermischer Widerstand bzgl. der Wärmeleitung angenommen. Der Bezugspunkt ist die Umgebungstemperatur T_A . Betrachtet man nun die bestückte Leiterkarte als ein Netzwerk, so kann die Temperatur am Punkt P, welcher auf der Leiterkarte liegt, bezüglich der Umgebungstemperatur berechnet werden. Die so berechnete Temperatur ist sowohl auf der Ober- wie auf der Unterseite der Leiterkarte die gleiche, die Dicke der Leiterkarte wird vernachlässigt. Durch Umrechnung der Ersatzwärmestromquelle (Bild 8) in die ursprüngliche Form (Bild 7) unter Zuhilfenahme der thermischen Widerstände R_b , R_{j_c} und R_{c_a} können die Sperrschichttemperatur und die Oberflächentemperatur eines Bauelements berechnet werden. Betrachtet man die gesamte bestückte Leiterkarte, so ist die Berechnung der stationären Temperaturverteilung auf der Ebene der Leiterkarte sowie durch Zurückrechnen der Ersatzwärmestromquelle in ihr ursprüngliche Form auch auf der Ebene der Sperrschichten und der Oberflächen der Bauelemente möglich.

3. Modellierung der Bauelemente

Bauelemente werden durch die Geometrie und durch die thermischen Merkmale, bei Mentor Graphics als properties bezeichnet, beschrieben.

Die Geometrie beschreibt die Größe und die Form des Bauelementes.

Die thermischen Merkmale legen die thermischen Kenndaten des Bauelementes fest.

3.1 Geometrie

Die Geometrie, welche ein Bauelement beschreibt, kann

- aus einer Bauteilbibliothek stammen,
- mit Hilfe des Programms 3D-Design der Firma Mentor Graphics, im folgenden kurz 3D-Design genannt, entworfen werden. Ein so entworfenes Bauelement kann dann einer Bauteilbibliothek zugeordnet werden (Die hierfür notwendigen Schritte werden im Handbuch 3D Design User`s Manual [4], unter dem Kapitel Adding an Electronic Part to a Parts Library, ab der Seite 4-45 ausführlich beschrieben.),
- direkt in Auto Therm entworfen werden.

Die 2-dimensionale Geometrie eines Bauelements wird als thermischer Fußabdruck bezeichnet. Falls ein Bauelement in Auto Therm entworfen wird, ist man auf die x-y-Ebene beschränkt, Bauelemente, welche aus einer Bibliothek stammen, bzw. solche, welche mit 3D-Design entworfen wurden, haben sowohl eine 3-dimensionale Geometrie als auch einen 2-dimensionalen thermischen Fußabdruck. Werden solche Bauelemente in Auto Therm plaziert, erscheint nur der thermische Fußabdruck.

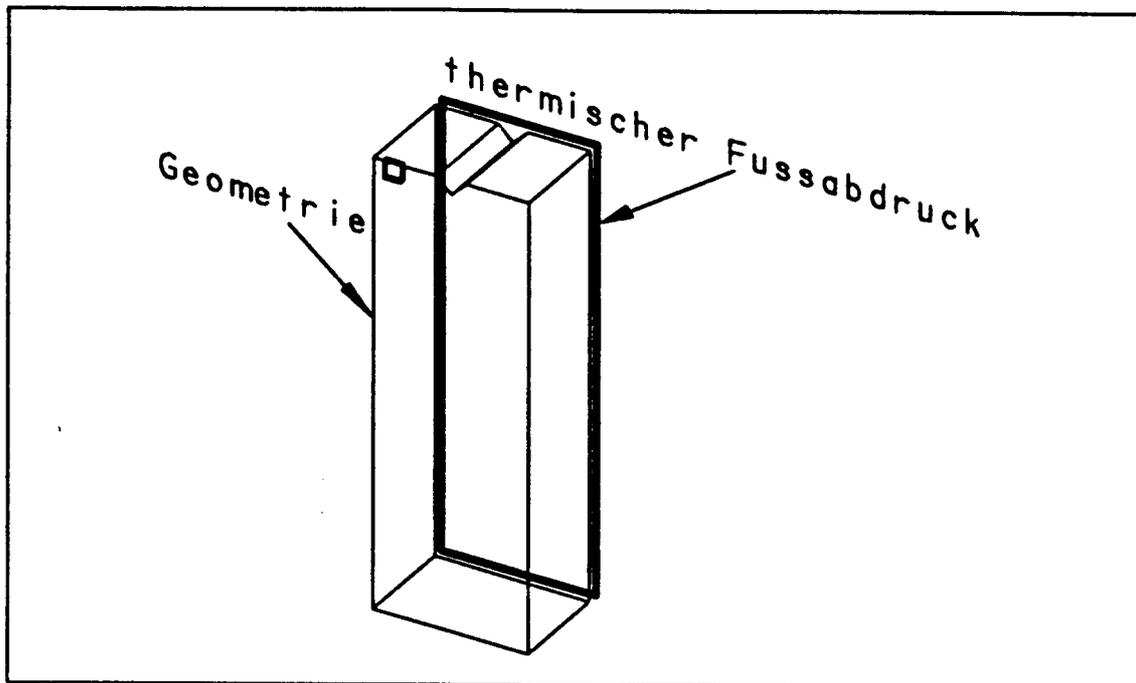


Bild 12: Bauelement mit thermischem Fußabdruck

Der thermische Fußabdruck kann aus einer oder mehreren geschlossenen Flächen bestehen, siehe hierzu Bild 14.

3.2 Thermische Merkmale der Bauelemente

Die thermischen Merkmale der Bauelemente sind dem thermischen Fußabdruck zugeordnet. Folgende thermischen Merkmale sollten einem Bauelement zugeordnet werden, welches nach dem Entwurf mit 3D-Design einer Bauteilbibliothek zugeordnet werden soll.

- analysis

Das Merkmal analysis mit dem Wert "thermal" teilt Auto Therm mit, daß das Bauelement bei der thermischen Simulation mitbeachtet werden soll.

Beispiel: analysis = thermal.

- `comp_height`

Die Höhe des Bauelementes in Meter, gemessen von der Leiterkartenoberfläche. Dieses Merkmal wird benutzt, um die Luftströmung über die Leiterkarte zu berechnen.

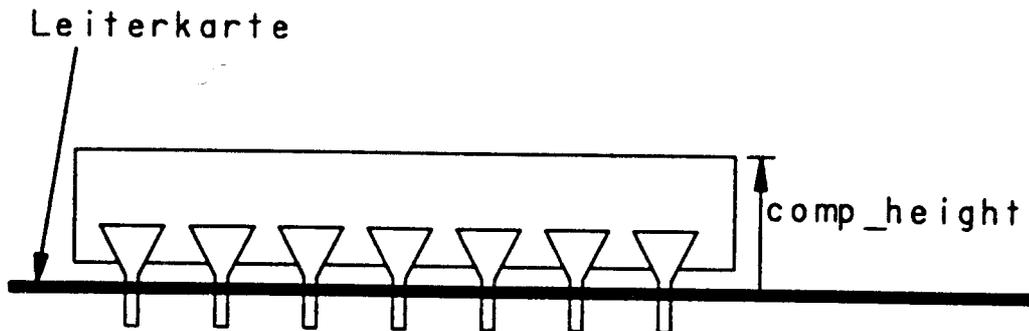


Bild 13: Das Merkmal `comp_height`

Beispiel für ein 14poliges DIL Gehäuse: `comp_height=3.81e-3`.

- `therm_cond`

Das Merkmal `therm_cond` beschreibt die Wärmeleitfähigkeit des Bauelements in x- und y-Richtung. Falls diese angegeben wird, wird an der Stelle, an der das Bauelement auf der Leiterkarte platziert wird, bzw. im Bereich seines thermischen Fußabdruckes, die Wärmeleitfähigkeit der Leiterkarte durch die des Bauelements ersetzt, bzw. die Wärmeleitfähigkeit des Bauelements und die der Leiterkarte werden miteinander verknüpft (siehe Kapitel 3.3.1 Wärmeleitung in gestapelten Bauelementen).

Für Bauelemente aus der Bauteilbibliothek wird für Gehäuse aus Kunststoff im Bereich der Fläche ihres thermischen Fußabdruckes die Wärmeleitfähigkeit der Leiterkarte durch den Wert $17.2 \text{ W/m}\cdot\text{K}$ ersetzt. Für Gehäuse aus Keramik wird eine Wärmeleitfähigkeit von $18.0 \text{ W/m}\cdot\text{K}$ verwendet.

Beispiel für ein 14 poliges DIL Gehäuse aus Kunststoff: `therm_cond=17.2`.

- `pow_typ` oder `pow_den`

Diese Merkmale verkörpern die im Bauelement freigesetzte Leistung.

Das Merkmal `pow_den` (Power Density) beschreibt die im Bauelement freigesetzte

Leistung pro Flächeneinheit. Auto Therm erwartet die Eingabe des Merkmales `pow_den` in der Einheit W/m^2 .

Anstelle des Merkmals `pow_den` kann auch das Merkmal `pow_typ` (Typical Power) angegeben werden. Dieses Merkmal beschreibt die im Bauelement freigesetzte Leistung und teilt sie auf die zugeteilte Fläche innerhalb des thermischen Fußabdruckes auf. Auto Therm erwartet die Eingabe des Merkmals `pow_typ` in der Einheit mW.

Soll bei der thermischen Simulation mitbeachtet werden, daß die Verlustleistung im Bereich des Chip anfällt, so muß dies bei der Erstellung des thermischen Fußabdruckes mitbeachtet werden.

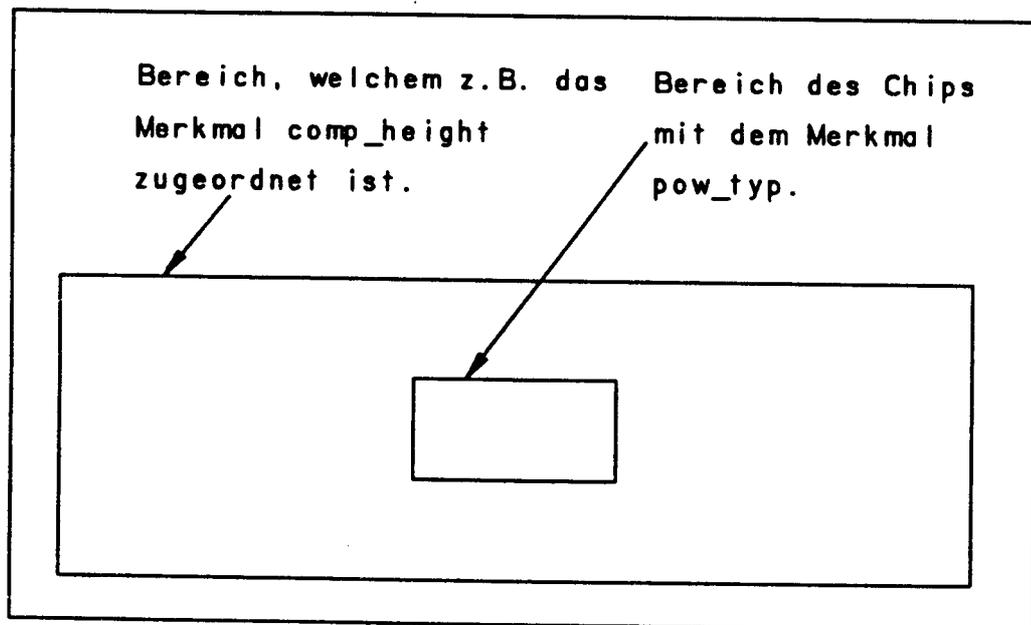


Bild 14: Thermischer Fußabdruck, bestehend aus zwei geschlossenen Flächen

Wird dem thermischen Fußabdruck sowohl das Merkmal `pow_den` als auch das Merkmal `pow_typ` zugeordnet, so beachtet Auto Therm nur das Merkmal `pow_den`.
Beispiel für dem Baustein 7400: `pow_typ=72.8`.

- `therm_r`

Das Merkmal `therm_r` beschreibt den thermischen Widerstand zwischen der Sperrschicht und dem thermischen Fußabdruck. Sofern das Bauelement direkt auf

der Leiterkarte angeordnet ist, d.h. ohne etwaigen Sockel zwischen Bauelement und Leiterkarte, beschreibt das Merkmal `therm_r` den thermischen Widerstand zwischen der Wärmequelle und der Leiterkarte. Der durch das Merkmal `therm_r` beschriebene thermische Widerstand entspricht den thermischen Widerständen R_b bzw. R_k , welche im Kapitel 2.5 beschrieben wurden.

Beispiel für ein 14 poliges DIL Gehäuse aus Kunststoff: `therm_r=74.9`.

- `therm_jc`

Das Merkmal `therm_jc` beschreibt den thermischen Widerstand zwischen der Sperrschicht und der Oberfläche des Bauelements abzüglich der Oberfläche, die den sog. thermischen Fußabdruck darstellt. Der durch das Merkmal `therm_jc` beschriebene thermische Widerstand entspricht dem thermischen Widerstand $R_{j c}$, welcher im Kapitel 2.5 beschrieben wurde.

Beispiel für ein 14 poliges DIL Gehäuse aus Kunststoff: `therm_jc=43`.

- `cond_rank` und `convect_rank`

Methode um gestapelte Bauelemente bei der thermischen Simulation zu beachten.

Siehe Kapitel 3.3 Modellierung gestapelter Bauelemente.

3.3 Modellierung gestapelter Bauelemente

Um z.B. den thermischen Einfluß von Sockeln und auf den Bauelementen platzierte Kühlkörper mit in die thermische Simulation einzubringen, gestattet Auto Therm die Vergabe von Stapel-Rangnummern durch die Merkmale `cond_rank` und `convect_rank`.

Bild 15 zeigt hierzu ein Beispiel.

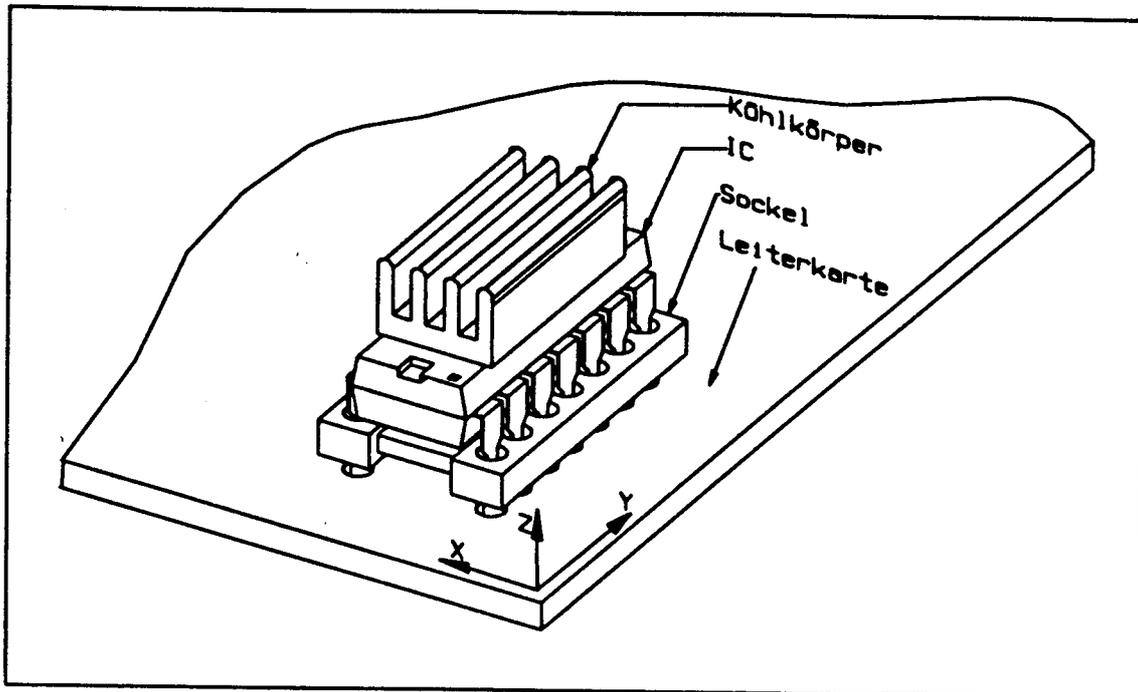


Bild 15: Gestapelte Bauelemente

3.3.1 Wärmeleitung in gestapelten Bauelementen

Der Leiterkarte selbst ist eine Wärmeleitfähigkeit durch das Merkmal `therm_cond` zugeordnet. Diese der Leiterkarte zugeordnete Wärmeleitfähigkeit hat nur in jenen Bereichen der Leiterkarte Gültigkeit, welche nicht durch ein auf der Leiterkarte platziertes Bauelement bedeckt sind.

Innerhalb eines Bereichs der Leiterkarte, welcher von einem Bauelement bedeckt ist (durch den thermischen Fußabdruck des Bauelements), wird die Wärmeleitfähigkeit in x-y-Richtung stark durch das darauf platzierte Bauelement beeinflusst.

Im obigen Beispiel (Bild 15) wird die Wärmeleitung in x-y-Richtung stark durch die Verwendung eines Sockels beeinflusst, der Einfluß des IC's und des darauf platzierten Kühlkörpers ist bezüglich der Wärmeleitung in x-y-Richtung gering.

Die Wärmeleitung in x-y-Richtung, welche dieser Region zugeordnet wird, sollte sich also aus der des Sockels und der der Leiterkarte selbst zusammensetzen.

Regeln bei der Vergabe von Stapel-Rangnummern bezüglich der Wärmeleitung in x-y-Richtung auf der Ebene der Leiterkarte durch das Merkmal cond_rank:

1. Auto Therm setzt voraus, daß der Leiterkarte eine Stapel-Rangnummer durch das Merkmal cond_rank von 0 zugeordnet ist.

Bauelementen, welche auf der Oberseite der Leiterkarte plaziert sind, wird eine positive Stapel-Rangnummer oder die Stapel-Rangnummer 0 zugeordnet. Bauelemente, welche auf der Unterseite der Leiterkarte plaziert sind, wird eine negative Stapel-Rangnummer oder die Stapel-Rangnummer 0 zugeordnet.

2. Bei Bauelementen, welche auf der Oberseite der Leiterkarte plaziert sind, benutzt Auto Therm für die Leiterkarte jene Wärmeleitfähigkeit, welche dem Bauelement mit der höchsten Stapel-Rangnummer zugeteilt wurde. Bei Bauelementen, welche auf der Unterseite der Leiterkarte plaziert sind, benutzt Auto Therm für die Leiterkarte jene Wärmeleitfähigkeit, welche dem Bauelement mit der niedrigsten Stapel-Rangnummer zugeteilt wurde. Die Wärmeleitfähigkeit in x-y-Richtung wird den Bauelementen sowie der Leiterkarte durch das Merkmal therm_cond zugeordnet.

3. Falls Bauelemente eine identische Stapel-Rangnummer besitzen und weiterhin keinem Bauelement in dem betreffenden Bereich eine betraglich höhere Stapel-Rangnummer zugeordnet wurde, addiert Auto Therm die Wärmeleitfähigkeiten dieser Bauelemente und benutzt diesen berechneten Wert für den Bereich der Überlappung.

Die Addition der Wärmeleitfähigkeiten entspricht einer Parallelschaltung der thermischen Widerstände bzgl. der Wärmeleitung in x-y-Richtung.

Wird also einem alleinstehenden Bauelement das Merkmal cond_rank = 0 zugeordnet, dann addiert Auto Therm die Wärmeleitfähigkeit des Bauelements und die der Leiterkarte und benutzt diesen Wert für den Bereich der Überlappung, d.h. für den Bereich des thermischen Fußabdrucks des Bauelements.

4. Falls einem Bauelement zwar eine Wärmeleitfähigkeit in x-y-Richtung durch das Merkmal `therm_cond` zugeordnet wurde, jedoch keine Stapel-Rangnummer durch das Merkmal `cond_rank`, dann wird die Stapel-Rangnummer 0 benutzt.
5. Wurde einem Bauelement zwar eine Stapel-Rangnummer, jedoch keine Wärmeleitfähigkeit in x-y-Richtung zugeteilt, dann wird die Stapel-Rangnummer, also das Merkmal `cond_rank`, ignoriert.

In dem Beispiel zum Bild 15 muß also der Leiterkarte eine Stapel-Rangnummer von 0 bzgl. der Wärmeleitung in x-y-Richtung durch das Merkmal `cond_rank` zugewiesen werden. Dem Sockel, welcher die Wärmeleitung in x-y-Richtung an der entsprechenden Stelle der Leiterkarte bestimmt, wird das Merkmal `cond_rank = 1` zugeordnet. Die dem Sockel zugeordnete Wärmeleitfähigkeit in x-y-Richtung (durch das Merkmal `therm_cond`) bestimmt also die Wärmeleitfähigkeit der Leiterkarte mit dem darauf platzierten Sockel. Da der Einfluß des IC's und des Kühlkörpers auf die Wärmeleitfähigkeit in x-y-Richtung an der entsprechenden Stelle auf der Leiterkarte gering ist, wird ihnen das Merkmal `cond_rank = 0` zugeordnet.

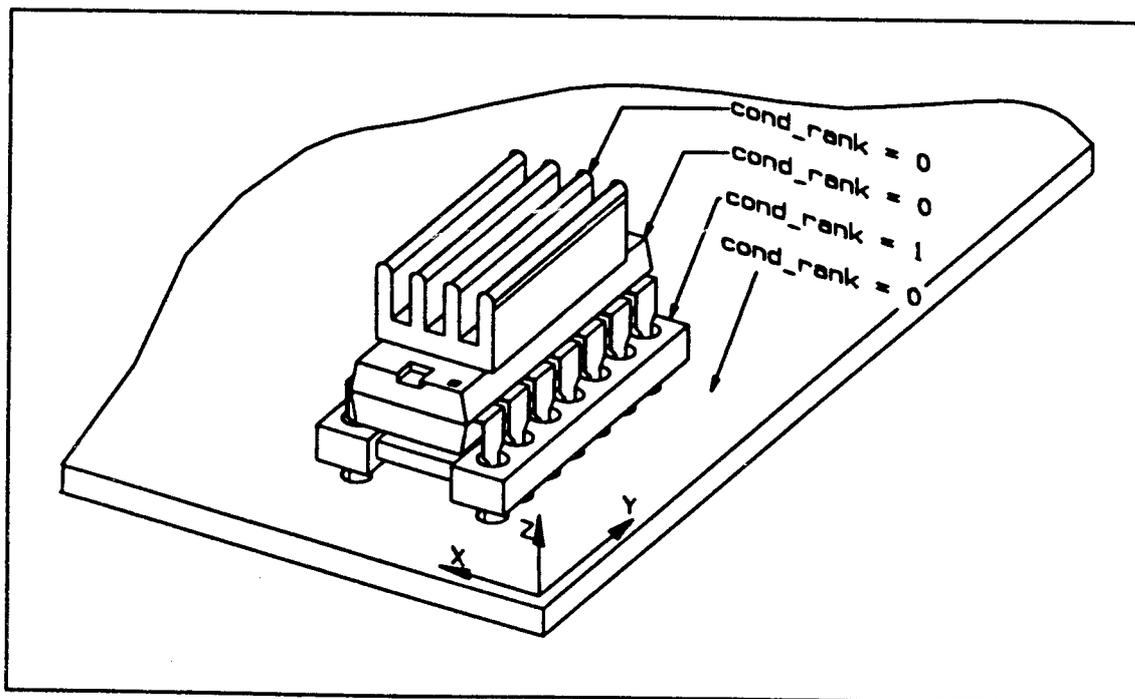


Bild 16: Zuordnung des Merkmals `cond_rank`

Auto Therm benutzt nun bei der Thermoanalyse für den Bereich des thermischen Fußabdruckes des Sockels die dem thermischen Fußabdruck des Sockel zugeordnete Wärmeleitfähigkeit in x-y-Richtung. Die der Leiterkarte, dem IC und dem Kühlkörper zugeordneten Merkmale therm_cond werden ignoriert. Die dem Sockel zugeordnete Wärmeleitfähigkeit in x-y-Richtung sollte ungefähr die Summe der Wärmeleitfähigkeit des Sockels und der der Leiterkarte sein.

3.3.2 Konvektion und Wärmestrahlung in gestapelten Bauelementen

Der Leiterkarte selbst ist ein Konvektionskoeffizient (convect_h) und ein Wärmestrahlungskoeffizient (radiate_h) zugeordnet. Diese werden von Auto Therm für jedes Bauelement durch Ermittlung des thermischen Widerstandes R_{ca} , siehe Kapitel 2.5, berechnet (Weiteres zu diesem Thema folgt später).

Diese der Leiterkarte zugeordneten Wärmeübertragungskoeffizienten haben nur in jenen Bereichen der Leiterkarte Gültigkeit, welche nicht durch ein auf der Leiterkarte plaziertes Bauelement bedeckt sind.

Auto Therm benutzt das Merkmal convect_rank dazu, um festzulegen, welches Bauelement in Bereichen der Überlappung von Bauelementen, bzw. der Überlappung ihrer thermischen Fußabdrücke, die Wärmeübertragung durch Konvektion und Wärmestrahlung dominiert.

Regeln bei der Vergabe von Stapel-Rangnummern bezüglich der Wärmeübertragung durch Konvektion und Wärmestrahlung mit Hilfe des Merkmal convect_rank:

1. Auto Therm setzt voraus, daß der Leiterkarte eine Stapel-Rangnummer durch das Merkmal convect_rank von 0 zugeordnet ist.

Bauelemente, welche auf der Oberseite der Leiterkarte plazierte sind, wird eine positive Stapel-Rangnummer oder die Stapel-Rangnummer 0 zugeordnet. Bauelemente, welche auf der Unterseite der Leiterkarte plazierte sind, wird eine

negative Stapel-Rangnummer oder die Stapel-Rangnummer 0 zugeordnet.

2. Bei Bauelementen, welche auf der Oberseite der Leiterkarte platziert sind, benutzt Auto Therm jenen Konvektions- und Wärmestrahlungskoeffizienten, welcher für das Bauelement mit der höchsten Stapel-Rangnummer berechnet wurde. Bei Bauelementen, welche auf der Unterseite der Leiterkarte platziert sind, benutzt Auto Therm jenen Konvektions- und Wärmestrahlungskoeffizienten, welcher für das Bauelement mit der niedrigsten Stapel-Rangnummer berechnet wurde.
3. Falls Bauelemente eine identische Stapel-Rangnummer besitzen und weiterhin keinem Bauelement in dem betreffenden Bereich eine betragslich höhere Stapel-Rangnummer zugeordnet wurde, addiert Auto Therm sowohl die Konvektions- als auch die Wärmestrahlungskoeffizienten dieser Bauelemente und benutzt diese berechneten Werte für den Bereich der Überlappung ihrer thermischen Fußabdrücke.
Die Addition der Konvektionskoeffizienten und die Addition der Wärmestrahlungskoeffizienten entspricht einer Parallelschaltung der thermischen Widerstände, welche das konvektive und wärmestrahlende Verhalten der Bauelemente verkörpern. Dies entspricht weiterhin einer Parallelschaltung der Widerstände R_{ca} , welche im Kapitel 2.5 beschrieben wurden.
Wird also einem alleinstehenden Bauelement das Merkmal `convect_rank = 0` zugeordnet, dann addiert Auto Therm sowohl den Konvektionskoeffizienten des Bauelements und den der Leiterkarte als auch den Wärmestrahlungskoeffizient des Bauelements und den der Leiterkarte und benutzt diese Werte für den Bereich der Überlappung ihrer thermischen Fußabdrücke.
4. Falls einem Bauelement zwar ein Konvektions- und ein Wärmestrahlungskoeffizient durch die Merkmale `convect_h` und `radiate_h` zugeordnet wurde, jedoch keine Stapel-Rangnummer durch das Merkmal `convect_rank`, dann wird die Stapel-Rangnummer 0 benutzt.

5. Wurde einem Bauelement zwar eine Stapel-Rangnummer, jedoch weder ein Konvektionskoeffizient noch ein Wärmestrahlungskoeffizient zugeteilt, dann wird die Stapel-Rangnummer, also das Merkmal `convect_rank`, ignoriert.

Im Beispiel zum Bild 15 wird infolgedessen der Leiterkarte eine Stapel-Rangnummer von 0 bzgl. der Konvektion und Wärmestrahlung durch das Merkmal `convect_rank` zugewiesen. Dem Kühlkörper, welcher die Wärmeübertragung durch Konvektion und Wärmestrahlung an der entsprechenden Stelle auf der Leiterkarte dominiert, wird eine Stapel-Rangnummer von 3 durch das Merkmal `convect_rank` zugewiesen. Das IC erhält die Stapel-Rangnummer 2 und der Sockel die Stapel-Rangnummer 1.

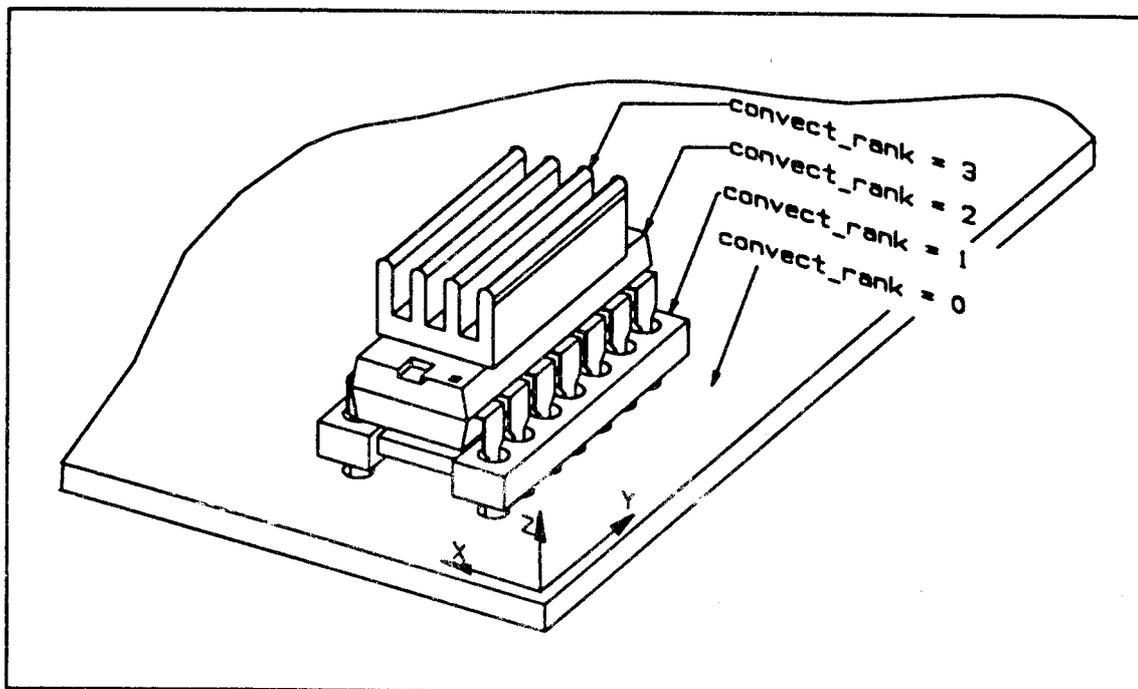


Bild 17: Zuordnung des Merkmals `convect_rank`

Im obigen Beispiel bedeckt der thermische Fußabdruck des Kühlkörpers den des IC's nicht vollständig (siehe Bild 18). Aufgrund der oben angegebenen Verteilung der Stapel-Rangnummern benutzt Auto Therm für den verbleibenden Bereich den Konvektions- und Wärmestrahlungskoeffizient des IC's. Da der thermische Fußabdruck des IC's den des Sockels nicht vollständig bedeckt (siehe Bild 18), benutzt Auto Therm aufgrund der oben angegebenen Verteilung der Stapel-Rangnummern für den

verbleibenden Bereich den Konvektions- und Wärmestrahlungskoeffizienten des Sockels. Für den unbedeckten Bereich der Leiterkarte benutzt Auto Therm den Konvektions- und Wärmeübertragungskoeffizienten der Leiterkarte.

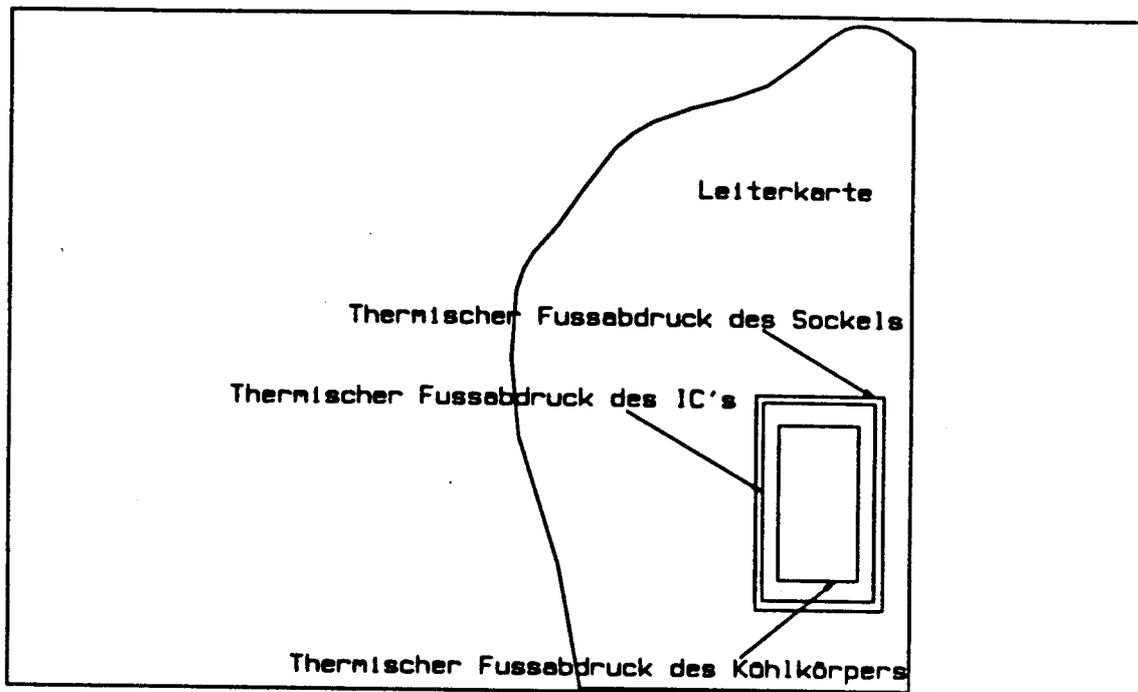


Bild 18: Thermische Fußabdrücke der gestapelten Bauelemente

3.3.3 Thermische Widerstände in gestapelten Bauelementen

Das Merkmal `convect_rank` wird auch dazu benutzt, um den thermischen Widerstand bei gestapelten Bauelementen zwischen der Sperrschicht und der Leiterkarte zu berechnen.

Wie in Kapitel 3.2 gezeigt wurde, beschreibt das Merkmal `therm_r` den thermischen Widerstand in z-Richtung zwischen der Sperrschicht (Wärmequelle) und dem thermischen Fußabdruck des Bauelements. Im Beispiel zum Bild 15 ist dem IC und dem Sockel ein solcher thermischer Widerstand zugeordnet. Da die Dicke der Leiterkarte vernachlässigt wird, ist es unnötig, der Leiterkarte das Merkmal `therm_r` zuzuweisen.

4. Beschreibung des Programms PCB-Portal

Um eine thermische Analyse innerhalb des Entwicklungsprozesses durchzuführen, ist es notwendig, die bestückte Leiterkarte von dem Programmpaket Board Station der Firma Mentor Graphics, im folgenden kurz Board Station genannt (innerhalb der Board Station wird die Leiterkarte entflochten), in das Programmpaket Package Station der Firma Mentor Graphics, im folgenden kurz Package Station genannt (innerhalb der Package Station wird die Thermische Analyse durchgeführt), zu transferieren.

Das Programm PCB-Portal der Firma Mentor Graphics, im folgenden kurz PCB-Portal genannt, übernimmt die Übertragung der Leiterkartendaten zwischen den beiden Programmpaketen. Bei der Übertragung werden die Geometrie der Leiterkarte und der Bauelemente, die thermischen Fußabdrücke der Bauelemente, die Positionierungsdaten der Bauelemente auf der Leiterkarte sowie die den Bauelementen und der Leiterkarte zugeordneten Merkmale übertragen.

4.1 Übertragung einer Leiterkarte von Board Station nach Package Station

Das Programm PCB-Portal benötigt zur Übertragung einer Leiterkarte von der Board Station zur Package Station eine Konfigurationsdatei, welche beim Aufruf des Programms PCB-Portal mitangegeben werden muß. Soll eine Leiterkarte übertragen werden, so müssen die Bauelemente auf der Leiterkarte plaziert sein, es ist jedoch nicht notwendig, daß die Leiterkarte entflochten ist.

```

../training/thermal_7.0/card_reader.cfg  R  1
MODEL FILE: card_reader.mdl
DESIGN PATH: card_reader_design
PARTS FILE: parts_file_ascii
NEW MODELS: card_reader_new_models
LOG FILE: card_reader_log

```

Bild 19: Beispiel einer Konfigurationsdatei für das Programm PCB-Portal

Beschreibung der Einträge in der Konfigurationsdatei für das Programm PCB-Portal zur Übertragung einer Leiterkarte von der Board Station zur Package Station

- **MODEL FILE**

Name der Datei, welche zur weiteren Benutzung in der Package Station erzeugt werden soll. Der Dateiname sollte das Suffix .mdl erhalten, welches die Datei zur Benutzung in 3D-Design und Auto Therm kennzeichnet.

- **DESIGN PATH**

Name des Verzeichnisses, welches die Daten des Leiterkartenentwurfes beinhaltet und welches ursprünglich durch das Programm Neted der Firma Mentor Graphics erzeugt wurde.

- **PARTS FILE**

Name der ASCII-Datei innerhalb des mit DESIGN PATH festgelegten Verzeichnisses, welche die Geometrie der Bauelemente beschreibt. Üblicherweise besteht diese Datei noch nicht, sie muß deshalb innerhalb des Programms Layout der Firma Mentor Graphics durch Eingabe der Kommandozeile:

LAYOUT> write ascii Dateiname <Return>

erzeugt werden und anschliessend in das Verzeichnis, welches mit DESIGN PATH festgelegt wurde, kopiert werden.

- **NEW MODELS**

Name des Verzeichnisses, in welches das Programm PCB-Portal Geometrieinformationen eines Bauelements schreibt, falls die Geometrie eines Bauelements in der Datei, welche mit PARTS FILE festgelegt wurde, nicht gefunden wird.

Üblicherweise besteht ein solches Verzeichnis noch nicht, es muß deshalb auf der Ebene des Verzeichnisses, welches mit DESIGN PATH festgelegt wurde, erzeugt werden.

- **LOG FILE**

Protokolldatei, welche vom Programm PCB-Portal auf der Ebene des Verzeichnisses, welches mit DESIGN PATH festgelegt wurde, erzeugt wird.

Bild 20 zeigt die zu übertragende Leiterkarte innerhalb des Programms Layout der Firma Mentor Graphics. Bei dieser Leiterkarte handelt es sich um ein Beispiel aus dem Auto Therm Trainingsprogramm.

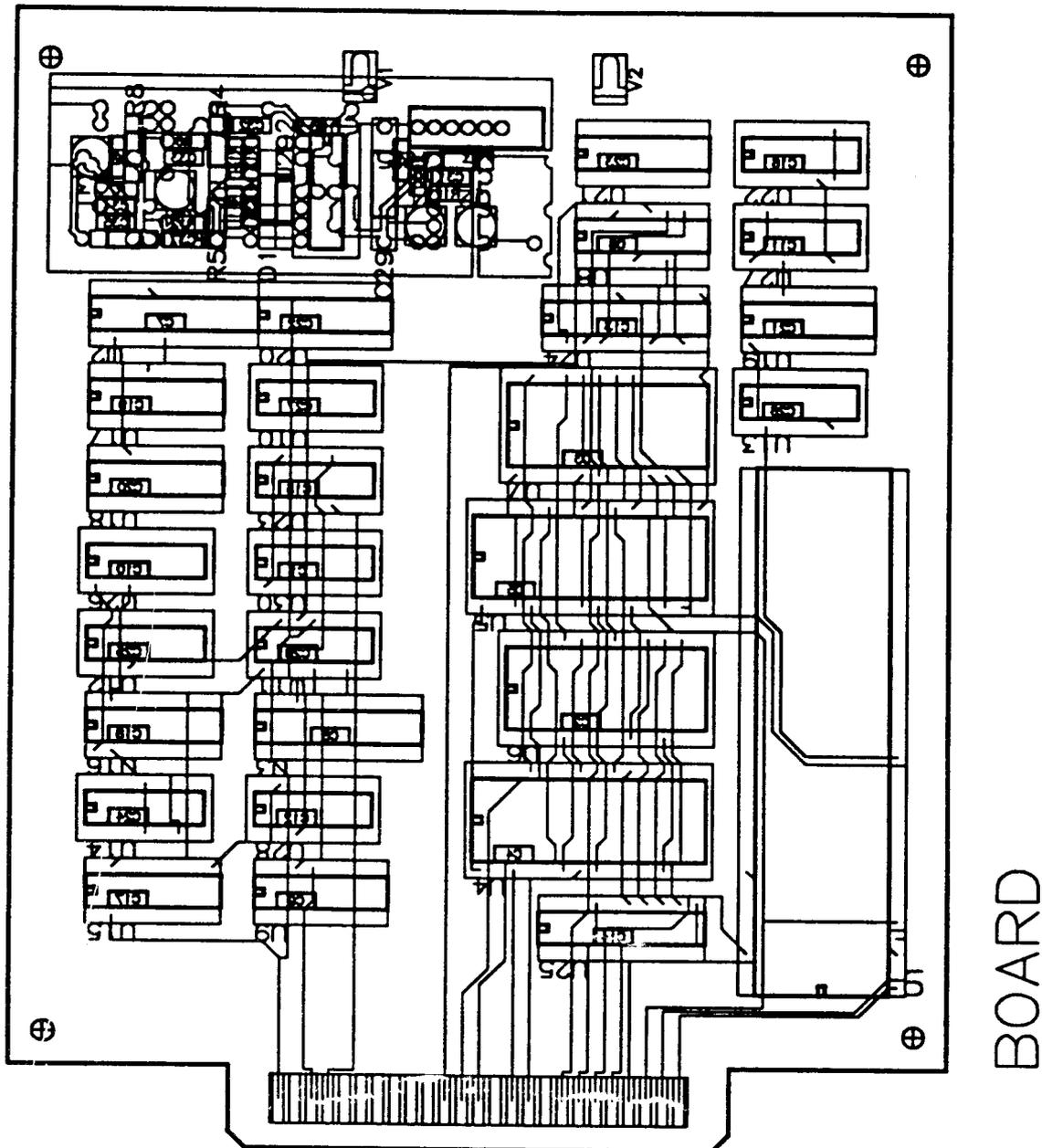


Bild 20: Leiterkarte Innerhalb der Board Station

4.1.1 Aufruf des Programms PCB-Portal

Um eine Leiterkarte von der Board Station in die Package Station zu übertragen, erfolgt der Aufruf des Programms PCB-Portal durch die Eingabe des Shellkomandos `psport -i` und der Angabe der Konfigurationsdatei.

Um die Leiterkarte aus Bild 20 zu übertragen, wird die in Bild 19 dargestellte Konfigurationsdatei verwendet. Der Aufruf des Programms PCB-Portal erfolgt von einer Shell-Ebene aus und lautet für dieses Beispiel:

```
$ pSPORT -i card_reader.cfg <Return>
```

Während der Übertragung wird folgender Text auf dem Bildschirm ausgegeben:

```
Copyright (c) Mentor Graphics Corporation, 1988, All Rights Reserved.  
UNPUBLISHED, LICENSED SOFTWARE.  
CONFIDENTIAL AND PROPRIETARY INFORMATION WHICH IS THE  
PROPERTY OF MENTOR GRAPHICS CORPORATION OR ITS  
LICENSORS.
```

```
Read the catalogs file --  
Read of the file catalog_files completed.  
Read the components file --  
The read of the Components file is complete.
```

```
93 total components on board to process.
```

```
Read the packages file --  
Read of the file pkgs_file completed.  
Read the spares file --  
The read of the spares file is complete.  
Read the parts file --  
The read of the parts file is complete.  
Creating part definitions for components.  
Creation of part definitions for components completed.
```

```
Board outline being created.
```

```
Instances of part definitions being created.  
Creation of instances of part definitions completed.
```

```
93 of a total of 93 components translated  
card_reader.mdl has been written.
```

```
Translation completed
```

Durch die Übertragung der Leiterkarte werden die Dateien, welche in der Konfigurationsdatei durch die Einträge LOG FILE und MODEL FILE festgelegt wurden, erzeugt.

Die unten aufgeführte Datei mit dem Namen card_reader_log, festgelegt durch den Eintrag LOG FILE in der Konfigurationsdatei (siehe Bild 19), enthält Protokolldaten der Übertragung.

Board Station (TM) to Package Station (TM).

Version: Pcb In V7.0_4.16.

Built: Fri May 4 16:05:21 PDT 1990

Package Station Gateway (TM) Software.

Version: Proc IF V7.0_4.16.

Built: Fri May 4 16:03:43 PDT 1990.

Mentor Graphics Corporation.

Translation started Mon Dec 17 12:36:45 1990

Using the configuration file -- card_reader.cfg

*Read the catalogs file -- card_reader_design/catalog_files
card_reader_design/catalog_files is the catalog file or
is being used as the source for the catalog files.*

Read the components file -- card_reader_design/comp_file

*Read the packages file -- card_reader_design/pkgs_file
card_reader_design/pkgs_file is the catalog file or
is being used as the source for the catalog files.*

Read the spares file -- card_reader_design/spares_file

Read the parts file -- card_reader_design/parts_file_ascii

Processing Part: PN-101207-063.

Processing Part: PN-101205-014.

Processing Part: PN-101205-054.

Processing Part: PN-101207-029.

•

•

•

Processing Part: PN-117225-002.

Processing Part: PN-117223-001.

Translation completed Mon Dec 17 12:38:30 1990

card_reader.mdl has been written.

Die Datei, welche durch den Eintrag MODEL FILE in der Konfigurationsdatei festgelegt wurde, dient der Leiterkartenbeschreibung innerhalb des Programmpackets Package Station.

Bild 21 zeigt die übertragene Leiterkarte im Programm 3D-Design.

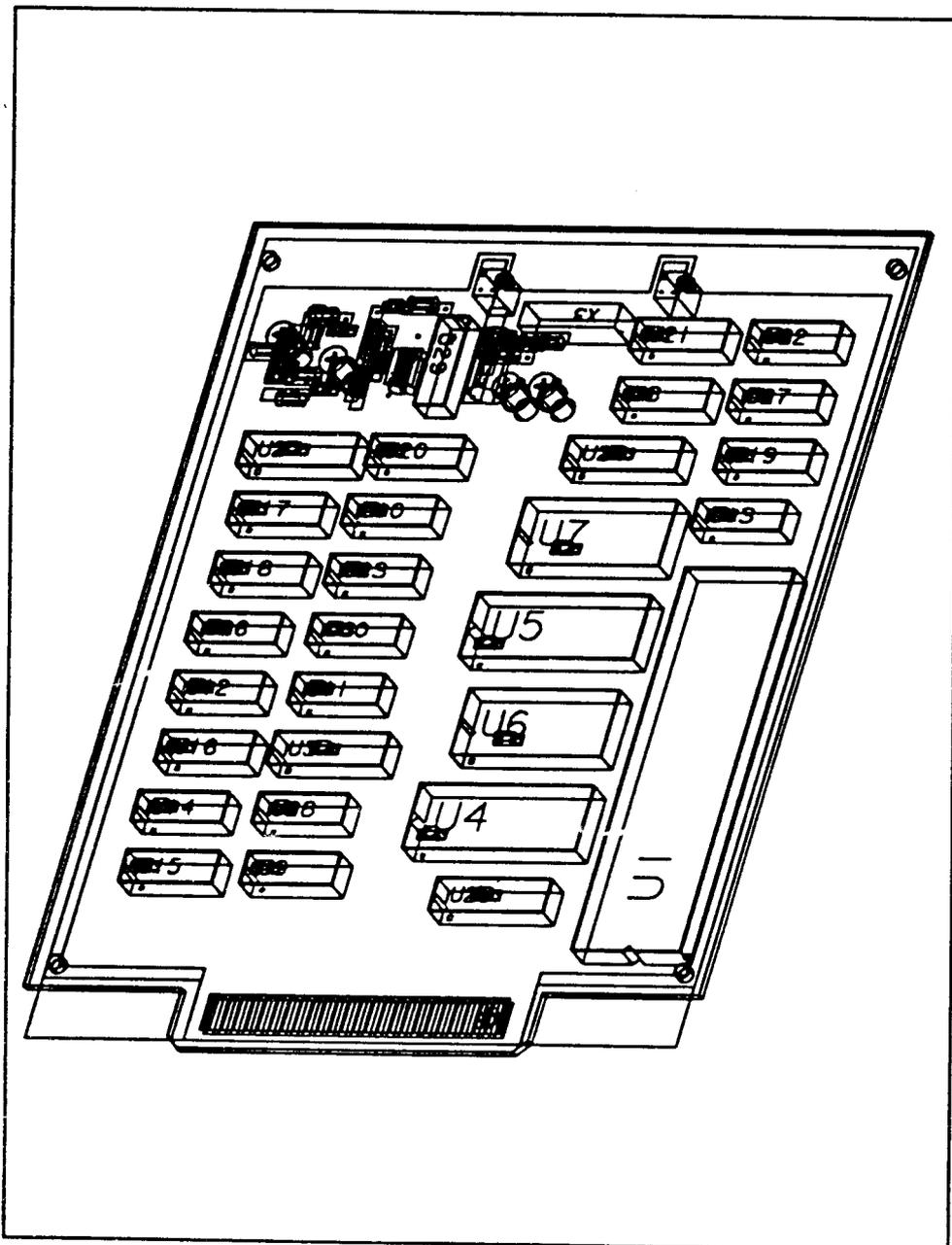
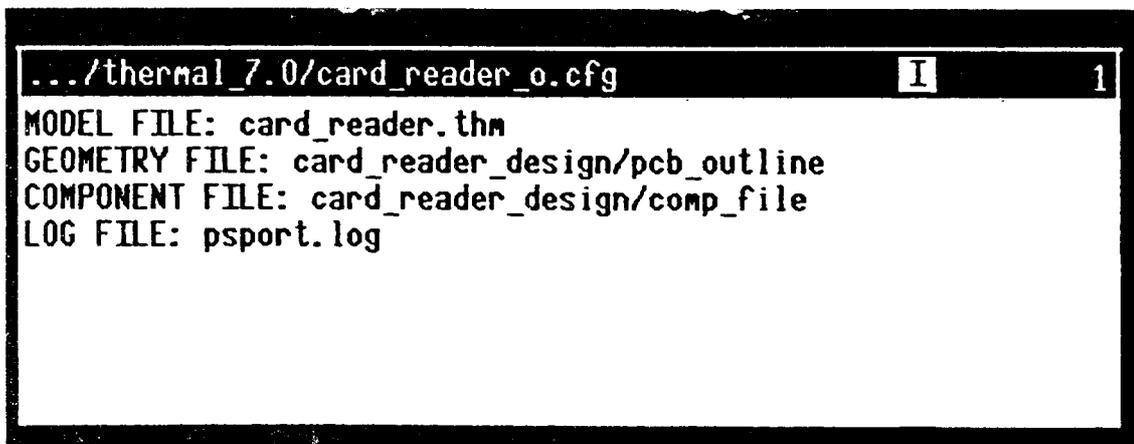


Bild 21: Übertragene Leiterkarte im Programm 3D-Design

Bei der Übertragung der Leiterkartendaten wird jedem auf der Oberseite der Leiterkarte platzierten Bauelement eine Stapel-Rangnummern durch das Merkmale cond_rank von 1 sowie eine Stapel-Rangnummer durch das Merkmal convect_rank von 1 zugeordnet (siehe Kapitel 3.3). Bauelemente, welche auf der Unterseite der Leiterkarte platziert wurden, erhalten eine Stapel-Rangnummer durch das Merkmale cond_rank von -1 sowie eine Stapel-Rangnummer durch das Merkmal convect_rank von -1 zugeordnet. Der Leiterkarte selbst werden keine Stapel-Rangnummern zugeteilt, Auto Therm benutzt somit für die Leiterkarte Stapel-Rangnummern mit dem Wert 0.

4.2 Übertragung der Leiterkartendaten von Package Station nach Board Station

Falls aus thermischen Gründen Bauelemente auf der Leiterkarte verschoben bzw. Bauelemente hinzugefügt wurden, oder das Außenmaß der Leiterkarte verändert wurde, ist es notwendig, die geänderten Leiterkartendaten in das Programmpaket Board Station zu übertragen, um sie dort mit Hilfe des Programms Layout entflechten zu lassen. Das Programm PCB-Portal benötigt zur Übertragung der Leiterkartendaten von der Board Station zur Package Station eine Konfigurationsdatei ähnlich der, welche bei der Übertragung von Leiterkartendaten von der Board Station zur Package Station in Kapitel 4.1 beschrieben wurde.



```
.../thermal_7.0/card_reader_o.cfg  I  1
MODEL FILE: card_reader.thm
GEOMETRY FILE: card_reader_design/pcb_outline
COMPONENT FILE: card_reader_design/comp_file
LOG FILE: psport.log
```

Bild 22: Beispiel einer Konfigurationsdatei für das Programm PCB-Portal

Beschreibung der Einträge in der Konfigurationsdatei für das Programm PCB-Portal zur Übertragung von Leiterkartendaten von der Package Station zur Board Station.

- **MODEL FILE**

Name der Datei, welche von Auto Therm oder 3D-Design verändert wurde, und aus welcher das Programm PCB-Portal die zu übertragenden Leiterkartendaten bezieht. Der Dateiname sollte das Suffix .mdl für eine in 3D-Design erzeugte Datei, oder .thm für eine in Auto Therm erzeugte Datei haben.

- **GEOMETRY FILE**

Name der Datei, welche von PCB-Portal erzeugt wird, und welche die Geometrie der Leiterkarte beschreibt. Dieser Eintrag in die Konfigurationsdatei muß nur dann angegeben werden, wenn die Außenabmessung der Leiterkarte verändert wurde. Die Datei muß in das Verzeichnis geschrieben werden, welches die Daten des Leiterkartenentwurfes beinhaltet. Der von Mentor Graphics empfohlene Dateiname lautet pcb_outline. Eine mit dem gleichen Namen bestehende Datei wird überschrieben.

- **COMPONENT FILE**

Name der Datei, welche von PCB-Portal erzeugt wird, und welche die Positionierdaten der Bauelemente beinhaltet. Die Datei muß in das Verzeichnis geschrieben werden, welches die Daten des Leiterkartenentwurfes beinhaltet. Es muß der Dateiname comp_file benutzt werden.

- **LOG FILE**

Name der Protokolldatei welche vom Programm PCB-Portal während der Übertragung erzeugt wird.

Bild 23 zeigt die zu übertragende Leiterkarte, deren Daten zu übertragen sind, innerhalb des Programms 3D-Design. Hierbei handelt es sich um die thermisch optimierte Leiterkarte aus dem Auto Therm Trainingsprogramm.

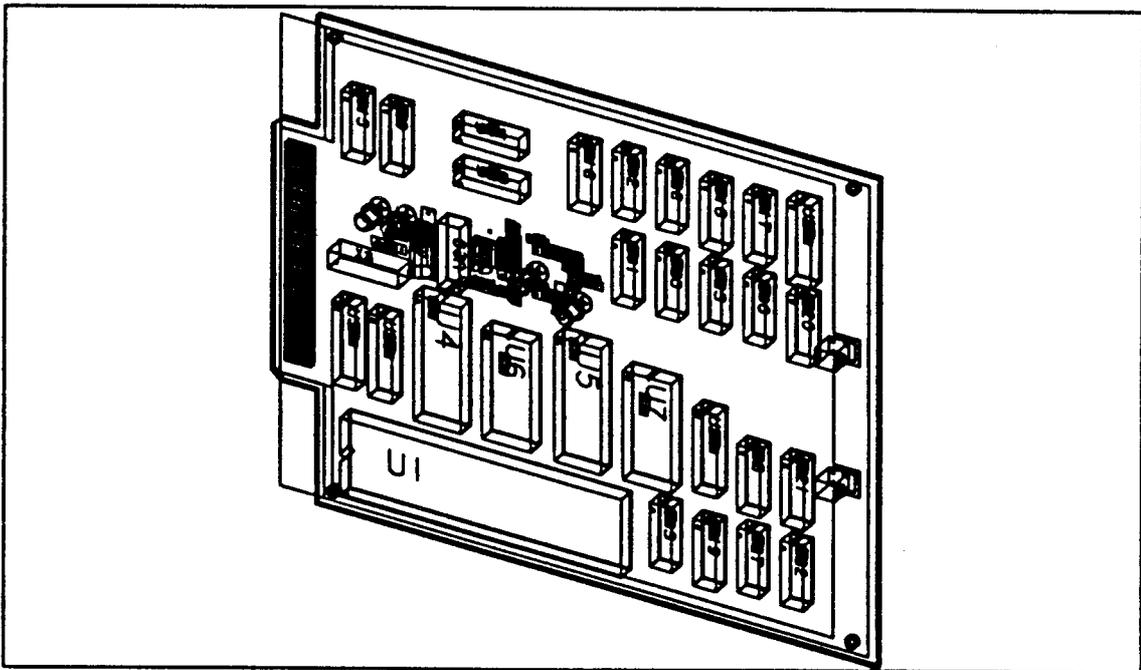


Bild 23: Leiterkarte innerhalb des Package Station

4.2.1 Aufruf des Programms PCB-Portal

Zur Übertragung von Leiterkartendaten von der Package Station zur Board Station erfolgt der Aufruf des Programms PCB-Portal durch die Eingabe des Shellkomandos `psport -o` und der Angabe der Konfigurationsdatei.

Um die Daten der Leiterkarte aus Bild 23 zu übertragen, wird die in Bild 22 dargestellte Konfigurationsdatei verwendet. Der Aufruf des Programms PCB-Portal erfolgt von einer Shell-Ebene aus und lautet für dieses Beispiel:

```
$ psport -o card_reader_o.cfg <Return>
```

Durch die Übertragung der Daten der Leiterkarte werden die Dateien, welche in der Konfigurationsdatei durch die Einträge `LOG FILE`, `COMPONENT FILE` und `GFOMETRY FILE` festgelegt wurden, erzeugt.

Die unten aufgeführte Datei mit dem Namen psport.log, festgelegt durch den Eintrag LOG FILE in der Konfigurationsdatei (siehe Bild 22), enthält Protokolldaten der Übertragung.

```
*****
Package Station (TM) to Board Station (TM).
Version: Pcb Out V7.0 4.16.
Built: Fri May 4 16:05:41 PDT 1990

Package Station Gateway (TM) Software.
Version: Proc IF V7.0 4.16.
Built: Fri May 4 16:03:43 PDT 1990.

Mentor Graphics Corporation.
*****

Translation started Wed Dec 19 18:23:25 1990

Using the configuration file -- card_reader_o.cfg
Reading file card_reader.thm

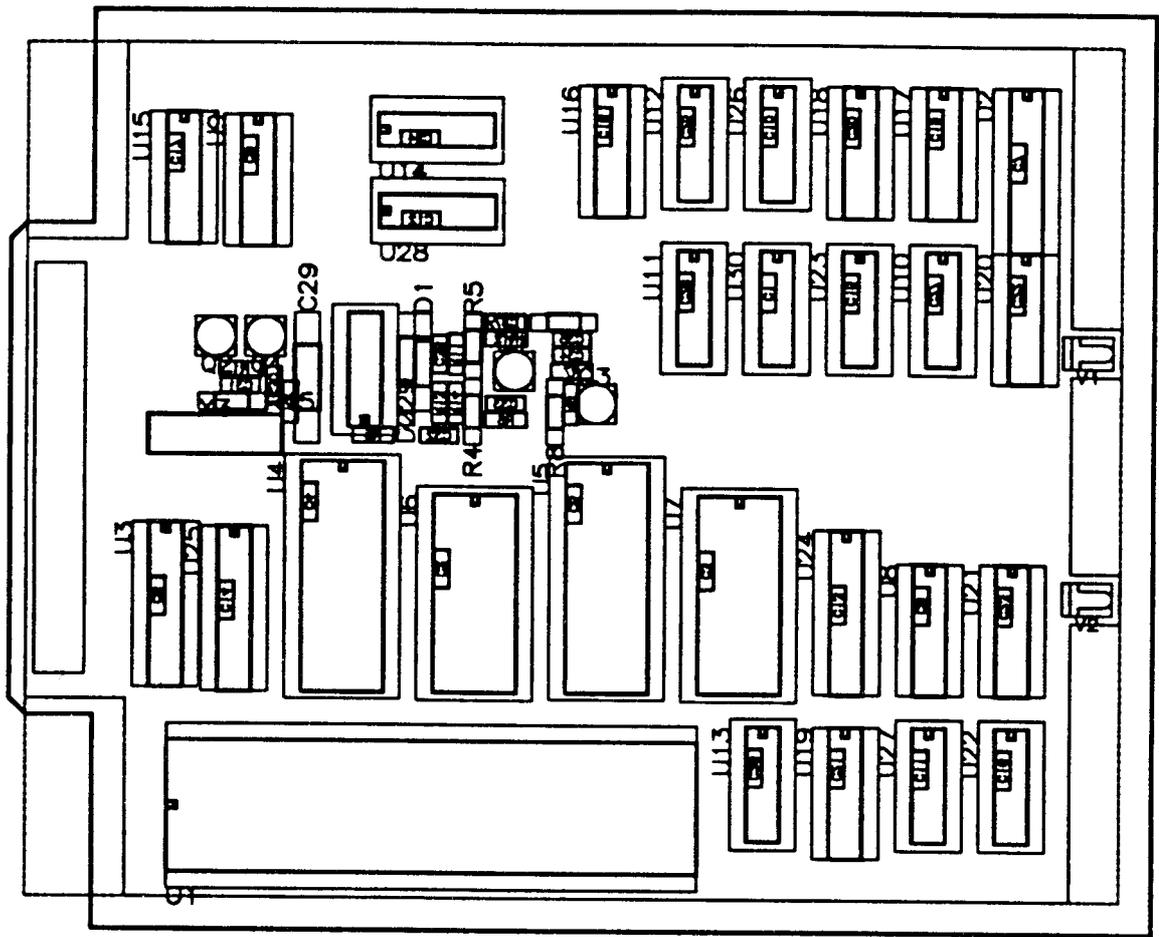
card_reader_design/pcb_outline has been written.

Reading file card_reader.thm
93 components in the model file were read.

Read the components file -- card_reader_design/comp_file
card_reader_design/comp_file_$11 has been written.

Translation completed Wed Dec 19 18:24:23 1990
```

Bild 24 zeigt die Leiterkarte, deren Daten übertragen wurden, im Programm Layout. Die Leiterkarte kann nun mit den neu platzierten Bauelementen entflochten werden.



BOARD

Bild 24: Leiterkarte innerhalb des Programms Layout

5. Durchführung einer thermischen Analyse mit dem Programm Auto Therm

5.1 Aufruf des Programms Auto Therm

Der Aufruf des Programms Auto Therm erfolgt von einer Shell-Ebene aus durch

```
$ therm <Return>
```

Nach dem Aufruf des Programms Auto Therm erscheint das in Bild 25 dargestellte Bildschirmfenster.

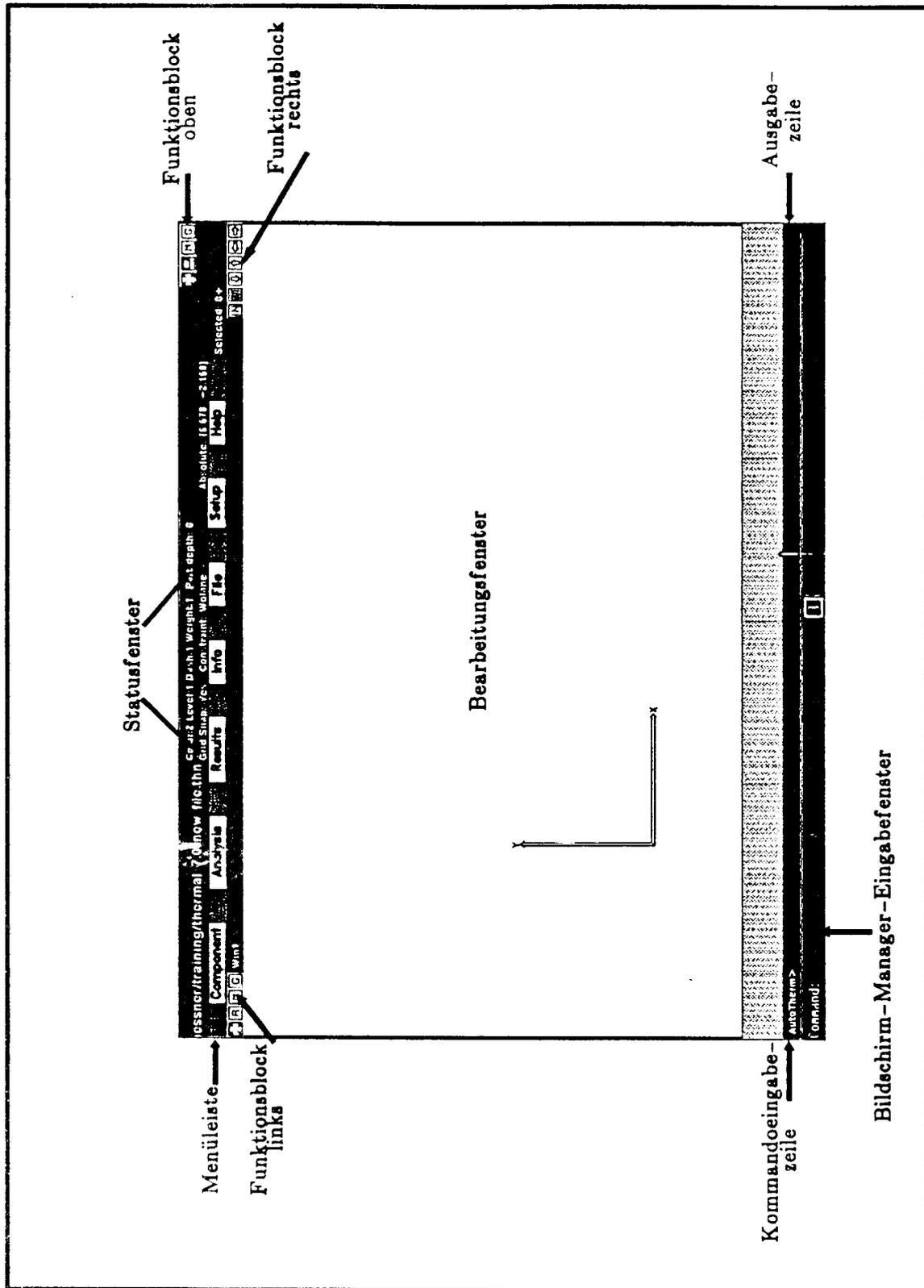


Bild 25: Bildschirmfenster nach Aufruf des Programms Auto Therm

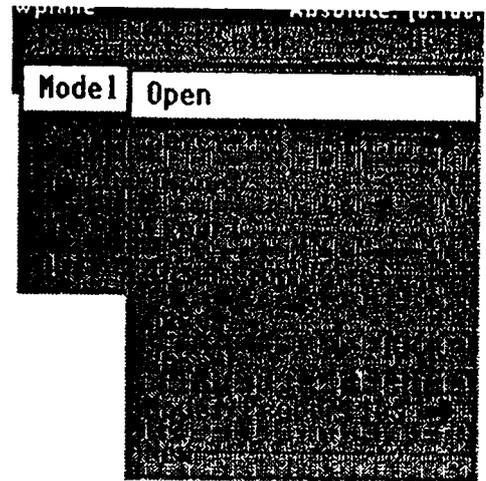
Im Gegensatz zu den Programmen der Board Station benutzen die Programme der Package Station nach ihrem Aufruf nur das Fenster, von welchem sie aufgerufen wurden, und nicht den gesamten Bildschirm. Um den gesamten Bildschirm auszunutzen, klickt man das Symbol mit den vier nach außen gerichteten Pfeilen aus dem Funktionsblock oben (siehe Bild 25) mit der linken Maustaste an.

5.2 Aufruf einer Datei

Der Dateiaufruf geschieht durch

(Menüleiste)/File/<MM>↓{Model→}
{Open}<MM>↑

(siehe Bild rechts).



Anschließend erscheint das in Bild 26 abgebildete Eingabefenster über der Kommandoeingabezeile.

Ein Eingabefenster dieser Art erscheint bei jeder Kommandoeingabe, gleichgültig, ob das Kommando in der Kommandoeingabezeile eingegeben wurde, oder ob es mit Hilfe von Menüs ausgewählt wurde.

Das in Bild 26 abgebildete Eingabefenster kann auch durch Eingabe des Kommandos mdop (Model Open) in der Kommandoeingabezeile aufgerufen werden:

AutoTherm> mdop <Return>

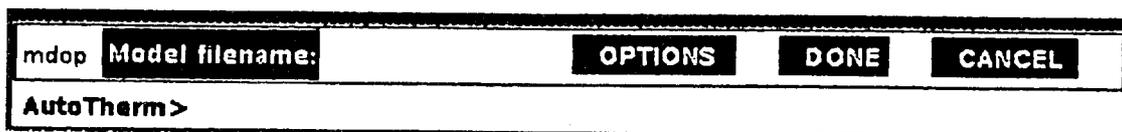


Bild 26: Eingabefenster der Model Open Funktion

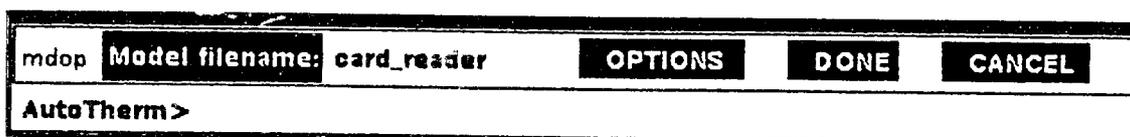
Da das Programm Auto Therm die Eingabe aller Kommandos mit Hilfe von Menüs gestattet, wird im folgenden auf die Eingabe von Kommandos in der Kommandoingabezeile nicht mehr eingegangen. Eine Zusammenfassung aller Kommandos findet man im Auto Therm User's Manual [3].

Nach der Eingabe des Dateinamens (hier: card_reader im Eingabefenster (siehe Bild unten) und



wird die Datei geladen.

Gültige Dateinamen haben das Suffix .mdl oder .thm, das Suffix muß bei der Eingabe des Dateinamens nicht angegeben werden. Existiert sowohl eine Datei mit dem Suffix .mdl als auch eine mit dem Suffix .thm so wird die Datei mit dem Suffix .thm aufgerufen.



In diesem Beispiel (Dateiname = card_reader) wird die Leiterkarte, deren Daten in Kapitel 4.1 mit Hilfe des Programms PCB-Portal zur Package Station übertragen wurden, aufgerufen.

Nach dem Aufruf der Datei card_reader.mdl erscheint die in Bild 27 abgebildete Leiterkarte im Bearbeitungsfenster.

Die Umrisse der Bauelemente stellen die den Bauelementen zugeordneten thermischen Fußabdrücke dar.

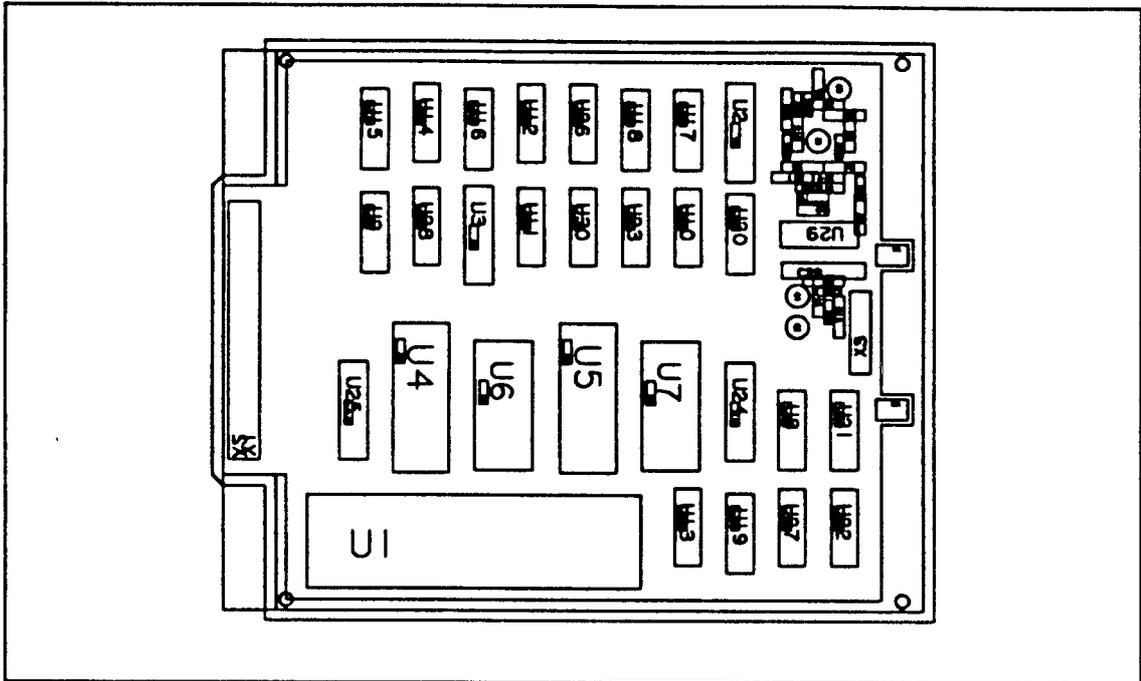


Bild 27: Leiterkarte im Bearbeitungsfenster

5.3 Ausgabe der den Bauelementen zugeordneten Merkmale

Durch

(Menüleiste)/Info/<MM>↓{Item Data} <MM>↑

erscheint das unten abgebildete Eingabefenster, das durch den Eintrag Items: und das dahinter abgebildete Symbol darauf hinweist, daß ein oder mehrere Bauelemente auszuwählen sind.



5.3.1 Auswahl von Bauelementen

Mehrere Bauelemente werden folgendermaßen selektiert:

Cursor auf einen Eckpunkt des zu selektierenden Ausschnitts positionieren und

<ML>↓

Ein Eckpunkt wird fixiert.

Verschieben des Cursors. Die Position des Cursors dient als weiterer diagonalen Eckpunkt eines veränderlichen Rechtecks, innerhalb dessen die Bauelemente selektiert werden.

Rechteck fixieren mit

<ML>↑

Einzelne Bauelemente werden folgendermaßen selektiert:

Cursor auf das Bauelement positionieren.

<ML>

Die selektierten Bauelemente erscheinen in weißer Farbe. Die Anzahl der selektierten Bauelemente erscheint im Statusfenster.

5.3.2 Ausgabe der Merkmale

Die den selektierten Bauelementen zugeordneten Merkmale werden durch ein Mitteilungsfenster ausgegeben. Weiterhin wird eine Textdatei mit dem Namen `epad_report` im Verzeichnis `/user_temp` erzeugt. Im folgenden Beispiel wurde das Bauelement mit der Bezeichnung U1 selektiert (siehe Bild 27), der Inhalt der daraufhin erzeugten Datei ist unten aufgeführt. Die für die thermische Simulation relevanten Merkmale sind durch Fettschrift gekennzeichnet. Die Bedeutung dieser Merkmale wurde in Kapitel 3.2 beschrieben.

Unique ID: 99
Type: Reference Part
1 instance of this part exists in the current model
Level: 1
Properties:
 model_file = /user/pcb_parts/ps_parts/\$dip64.mdl (unprotected)
 catalog_file = /user/pcb_parts/maps/hml_maps/hml.catalog.new
(unprotected)
 part_name = pn-110296-001 (unprotected)
 SYMBOL = mc68000 (unprotected)
 GEOMETRY = \$dip64 (unprotected)
 MAPPING = \$mc68000.map (unprotected)
 PRTN = 1 (unprotected)
 prop_file_1 = ps_material (unprotected)
 index_1 = ceramic (unprotected)
 therm_cond = 18.0 (unprotected)
 prop_file_2 = ps_plastic (unprotected)
 index_2 = \$dip64 (unprotected)
 therm_jc = 16 (unprotected)
 therm_r = 38 (unprotected)
 comp_height = 0.138 (unprotected)
 junction_max_t = 90 (unprotected)
 pow_min = 1350 (unprotected)
 pow_max = 1950 (unprotected)
 pow_typ = 1650 (unprotected)
 mfg = motorola (unprotected)
 Ref_Des = U1 (unprotected)
 Board_Station_Symbol = mc68000 (unprotected)
 pins_spare = 0 (unprotected)
 cond_rank = 1 (unprotected)
 convect_rank = 1 (unprotected)

Das Mitteilungsfenster wird folgendermaßen geschlossen:

(Mitteilungsfenster)<MM>↓{Close}<MM>↑

5.4 Vergrößern und Verkleinern von Bildschirmausschnitten

Durch

<F8>

erscheint ein Eingabefenster. Durch Positionieren des Cursors in die linke obere Ecke des zu vergrößernden Bildschirmausschnitts und

<ML>↓

erscheint an der Stelle des Cursors ein Fixpunkt. Dieser Fixpunkt ist der Eckpunkt eines Rechtecks.

Verschieben des Cursors mit der Maus. Die Position des Cursors dient als weiterer diagonalen Eckpunkt eines veränderlichen Rechtecks, welcher durch

<ML>↑

fixiert wird. Der Ausschnitt unter dem veränderlichen Rechteck wird vergrößert dargestellt.

Durch

<SHIFT F8>

erhält man die Gesamtansicht der Leiterkarte.

Durch



<ML>

aus dem Funktionsblock rechts (siehe Bild 25) wird der Bildschirmausschnitt um den Faktor 1.5 vergrößert.

Durch



<ML>

aus dem Funktionsblock rechts (siehe Bild 25) wird der Bildschirmausschnitt um den Faktor 1.5 verkleinert.

5.4.1 Speichern eines Bildschirmausschnitts

Durch

(Bearbeitungsfenster)<MM>↓{View →}{Save} <MM>↑

erscheint ein Eingabefenster. Durch Eingabe des Namens, unter welchem der Bildschirmausschnitt abgespeichert werden soll, und



<ML>

im Eingabefenster wird der Bildschirmausschnitt abgespeichert.

5.4.2 Laden eines Bildschirmausschnitts

Durch

(Bearbeitungsfenster)<MM>↓{View →}{Restore} <MM>↑

erscheint ein Eingabefenster. Durch Eingabe des Namens eines zuvor abgespeicherten Bildschirmausschnitts (siehe Kapitel 5.4.1) und



<ML>

im Eingabefenster wird der Bildschirmausschnitt geladen.

Durch

(Menüleiste)/Info/<MM>↓{Model Data} <MM>↑

erscheint ein Mitteilungsfenster, in dem unter anderem auch die Namen der bisher abgespeicherten Bildschirmausschnitte aufgelistet werden.

5.5 Ändern, Anhängen oder Löschen der thermischen Merkmale eines Bauelements

Durch

(Menüleiste)/Component/<MM>↓{Properties →}{Thermal Template} <MM>↑

erscheint ein Eingabefenster, welches darauf hinweist, daß ein oder mehrere Bauelemente durch die in Kapitel 5.3.1 beschriebene Vorgehensweise auszuwählen sind.

Nachdem ein oder mehrere Bauelemente ausgewählt wurden, erscheint das Auswahlfenster der Add Thermal Properties Funktion (siehe Bild 28). Falls nur ein Bauelement ausgewählt wurde, sind die Eingabefelder des Auswahlfensters mit den Merkmalswerten des ausgewählten Bauelements gefüllt. In Bild 28 wurde das Bauelement mit der Bezeichnung U1 (siehe Bild 27) ausgewählt, vergleiche hierzu Kapitel 5.3.2

adtp.

Add "analysis" property? Thermal Flow Comment

Conduction:

Coefficient (W/M C)

Rank

Convection Rank:

Power:

Typical (mW)

Density (W/M³M)

Resistance:

Junction to Board (C/W)

Junction to Case (C/W)

Maximum Junction Temp: (C)

Component height: (M)

Bild 28: Add Thermal Property Auswahlfenster

Bedeutung der Einträge des Add Thermal Properties Auswahlfensters:

- Add "analysis" property

Durch

NO

<ML>

wird der Wert des Merkmals analysis (siehe Kapitel 3.2) nicht verändert, sämtliche Bauelemente erhalten bei der Übertragung der Daten einer Leiterkarte von der Board Station zur Package Station das Merkmal analysis mit dem Wert thermal.

Damit ein Bauelement, welches in Auto Therm entworfen wurde, bei der thermischen Simulation mitbeachtet wird, muß ihm das Merkmal analysis mit dem Wert thermal zugeordnet werden, dies geschieht durch

Thermal <ML>

Durch

Flow <ML>

wird das Bauelement nur bei der Berechnung der Strömungsvektoren mitbeachtet.

Durch

Comment <ML>

wird das Bauelement zwar in Auto Therm angezeigt, jedoch bei der Berechnung des thermischen Verhaltens der Leiterkarte nicht mitbeachtet.

- Conduction

- o Coefficient

Durch Ändern dieses Feldeintrags wird die Wärmeleitfähigkeit des Bauelements in x-y-Richtung, d.h. der Wert des Merkmals therm_cond geändert (siehe Kapitel 3.2).

- o Rank

Durch Ändern dieses Feldeintrages wird die Stapel-Rangnummer bzgl. der Wärmeleitfähigkeit eines Bauelements, d.h. der Wert des Merkmals cond_rank, geändert. Die Regeln bei der Vergabe von Stapel-Rangnummern bzgl. der Wärmeleitung wurden in Kapitel 3.3.1 erläutert.

- **Convection Rank**

Durch Ändern dieses Feldeintrags wird die Stapel-Rangnummer bzgl. der Konvektion, d.h. der Wert des Merkmals `convect_rank` geändert. Zur Erläuterung siehe Kapitel 3.3.2 und 3.3.3.

- **Power**
 - **Density**

Durch Ändern dieses Feldeintrags wird der Wert des Merkmals `pow_den`, siehe Kapitel 3.2, geändert.

 - **Typical**

Durch Ändern dieses Feldeintrags wird der Wert des Merkmals `pow_typ`, siehe Kapitel 3.2, geändert.

- **Resistance**
 - **Junction to Board**

Durch Ändern dieses Feldeintrags wird der Wert des thermischen Widerstands eines Bauelements zwischen dessen Sperrschicht und dessen thermischen Fußabdruck, d.h. der Wert des Merkmals `therm_r` geändert. Zur Erläuterung siehe Kapitel 3.2.

 - **Junction to Case**

Durch Ändern dieses Feldeintrags wird der Wert des thermischen Widerstands eines Bauelements zwischen dessen Sperrschicht und dessen Oberfläche abzüglich der Fläche, welche durch den thermischen Fußabdruck bedeckt ist, d.h. der Wert des Merkmals `therm_jc` geändert. Zur Erläuterung siehe Kapitel 3.2.

- **Maximum Junction Temp**

Durch Ändern dieses Feldeintrags wird der Wert des Merkmals `junction_max_t` geändert. Dieses Merkmal gibt Aufschluß über die maximale

Sperrschichttemperatur, welche während des Betriebs eines Bauelements auftreten darf. Bei der Überschreitung des Merkmalwertes wird von Auto Therm eine Warnung ausgegeben.

- **Component Height**

Durch Ändern dieses Feldeintrags wird der Wert des Merkmals `comp_height` geändert. Zur Erläuterung siehe Kapitel 3.2.

Durch



<ML>

werden die Änderungen übernommen.

Durch



<ML>

werden die Änderungen verworfen.

5.6 Festlegung der Maßeinheiten

Durch

(Menüleiste)/Setup/<MM>↓{Model Units} <MM>↑

erscheint das in Bild 29 dargestellt Eingabefenster.

stnu	
Description: <input type="text"/>	
Basic unit:	<input type="radio"/> User-defined <input type="radio"/> Inch <input type="radio"/> Foot <input checked="" type="radio"/> Centimeter <input type="radio"/> Meter
Basic unit millimeter equivalent: <input type="text" value="25.4"/> (e.g. 25.4 for inch) (for "User-defined" above ONLY)	
Output Temperatures:	<input checked="" type="radio"/> Fahrenheit <input type="radio"/> Kelvin
Digits to Right of Decimal:	<input type="text" value="3"/>
Numeric Format:	<input checked="" type="radio"/> Exponential
Metric Decimal Type:	<input checked="" type="radio"/> Comma (,)

Bild 29: Eingabefenster zur Festlegung der Maßeinheiten

Bedeutung der Einträge des Eingabefensters zur Festlegung der Maßeinheiten

- Description

In dieses Feld kann ein kurzer Vermerk zur Festlegung der Maßeinheiten geschrieben werden.

- Basic Unit

Durch

Millimeter

<ML>

müssen sämtliche Längenangaben in Millimeter eingegeben werden.

Auto Therm gibt sämtliche Längenangaben in Millimeter aus.

- Output Temperatures

Durch

Centigrade

<ML>

werden alle Temperaturangaben in Grad Celcius ausgegeben. Gleichgültig, welche Maßeinheit der Ausgabetemperatur hier gewählt wird, die Temperatureingabe muß immer in Grad Celcius erfolgen.

- Digits to Right of Decimal

In dieses Feld wird die Anzahl der Nachkommastellen eingegeben.

- Numeric Format

Durch

Fixed Decimal

<ML>

werden Zahlen in Fließkommadarstellung ausgegeben.

- Metric Decimal Type

Durch

Period (.)

<ML>

wird der Punkt als Trennzeichen zwischen den Vorkomma- und den Nachkommastellen einer Zahl verwendet.

Durch



<ML>

werden die Änderungen übernommen.

5.7 Zwangsbedingungen bzgl. der Wärmeleitung

Zwangsbedingungen bzgl. der Wärmeleitung sind Linien konstanter Temperatur an der Kante der Leiterkarte. Eine solche Leiterkartenkante kann auch eine Aussparung auf der Leiterkarte sein.

Zur Berechnung der Wärmeleitung auf der Leiterkartenebene ist es notwendig, mindestens eine temperaturkonstante Linie festzulegen (siehe Kapitel 2.5). Üblicherweise werden die Befestigungspunkte der Leiterkarte am Gehäuse als temperaturkonstante Linien (temperaturkonstante Verbindungsstelle) festgelegt, siehe Bild 10 und 11.

5.7.1 Festlegung temperaturkonstanter Linien

Durch

(Menüleiste)/Analysis/<MM>↓{Constraints →}{Conduction →}
{Fixed} <MM>↑

erscheint ein Eingabefenster, welches als erstes die Eingabe der konstanten Temperatur in Grad Celcius verlangt.

Durch

<Return>

wird die Eingabe übernommen.

Anschließend wird der Cursor auf den Anfangspunkt der temperaturkonstanten Linie positioniert, dieser Punkt muß an der Leiterkartenkante liegen.

Durch

<ML>

wird der Anfangspunkt fixiert.

Anschließend wird der Cursor auf den Endpunkt der temperaturkonstanten Linie positioniert, dieser Punkt muß ebenfalls an der Leiterkartenkante liegen.

Durch

<ML>

wird der Endpunkt fixiert.

Die Eingabe der temperaturkonstanten Linie ist abgeschlossen, die so markierte temperaturkonstante Linie erscheint in gelber Farbe.

Bild 30 zeigt die Festlegung der temperaturkonstanten Linie am Beispiel card_reader.

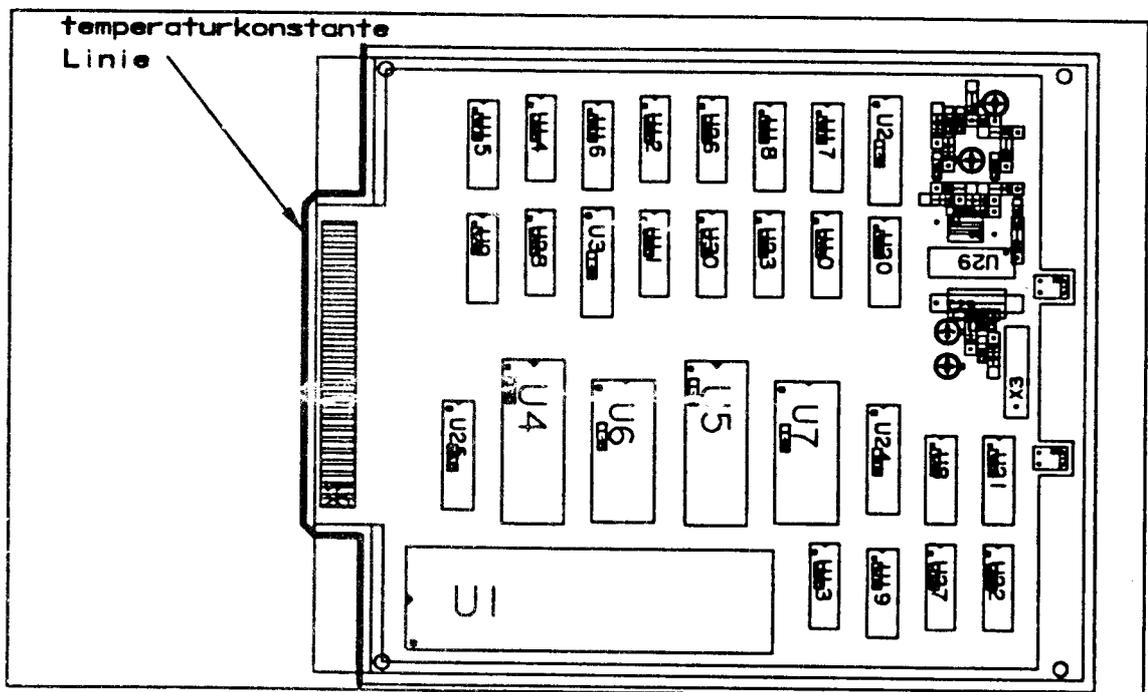


Bild 30: Festlegung der temperaturkonstanten Linie

5.8 Zwangsbedingungen bzgl. der Konvektion

Auto Therm unterscheidet zwischen natürlicher und erzwungener Konvektion.

Erzwungene Konvektion tritt auf, wenn die Luftbewegung durch mechanische Mittel wie Ventilatoren dahingegen beeinflusst wird, daß eine gerichtete Strömung zur Kühlung der Bauelemente entsteht.

Natürliche Konvektion tritt auf, wenn die Luftbewegung innerhalb eines Systems nicht durch mechanische Mittel beeinflusst wird, sondern durch den natürlichen Auftrieb, welcher durch Ausdehnung der Luft infolge von Erwärmung entsteht.

5.8.1 Natürliche Konvektion

Durch

(Menüleiste)/Analysis/<MM>↓{Constraints →}{Convection →}
{Natural} <MM>↑

erscheint ein Eingabefenster, welches darauf hinweist, daß ein oder mehrere Bauelemente auszuwählen sind (siehe Kapitel 5.3.1). Durch Auswahl der gesamten Leiterkarte erscheint ein weiteres Eingabefenster, welches in Bild 31 dargestellt ist.

cnnc	
<input type="checkbox"/> <input type="checkbox"/>	
Natural Convection heat transfer method:	
Board front or component:	
<input type="checkbox"/> Leave As Is <input type="checkbox"/> None <input type="checkbox"/> Horizontal Up <input type="checkbox"/> Horizontal Down <input type="checkbox"/>	
Board back:	
<input type="checkbox"/> Leave As Is <input type="checkbox"/> None <input type="checkbox"/> Horizontal Up <input type="checkbox"/> Horizontal Down <input type="checkbox"/>	
Ambient Temperatures (degrees C):	
Front: <input type="text" value="25"/>	Back: <input type="text" value="25"/>
Characteristic Length:	<input type="checkbox"/> Leave As Is <input type="checkbox"/> Fixed <input type="checkbox"/>

Bild 31: Eingabefenster zur natürlichen Konvektion

Bedeutung der Einträge des Eingabefensters zur natürlichen Konvektion:

- Board front or component

Auto Therm ist in der Lage, mit Hilfe von Korrelationsformeln, den Wärmeübergang durch natürliche Konvektion entlang einer horizontal bzw. vertikal angeordnete Leiterkarten zu berechnen. Ziel dieser Berechnungen sind die Ermittlung der Konvektionskoeffizienten der Bauelemente und der Leiterkarte, mit deren Hilfen dann die Temperaturverteilung auf der Leiterkartenebene berechnet wird.

Durch

Horizontal Up

<ML>

wird festgelegt, daß die Leiterkarte im Gehäuse horizontal angeordnet ist und daß die Oberseite der Leiterkarte im Gehäuse nach oben zeigt.

Durch

Horizontal Down

<ML>

wird festgelegt, daß die Leiterkarte im Gehäuse horizontal angeordnet ist und daß die Oberseite der Leiterkarte im Gehäuse nach unten zeigt.

Durch

Vertical

<ML>

wird festgelegt, daß die Leiterkarte im Gehäuse vertikal angeordnet ist.

Durch

None

<ML>

wird festgelegt, daß für die auf der Oberseite der Leiterkarte platzierten Bauelemente keine Konvektionskoeffizienten berechnet werden.

Durch

Leave As Is

<ML>

wird festgelegt, daß eine bereits festgelegte Berechnungsmethode für die auf der Oberseite der Leiterkarte platzierten Bauelemente beibehalten werden soll.

- Board back

Durch

Horizontal Up

<ML>

wird festgelegt, daß die Leiterkarte im Gehäuse horizontal angeordnet ist, und daß die Unterseite der Leiterkarte im Gehäuse nach oben zeigt.

Durch

Horizontal Down

<ML>

wird festgelegt, daß die Leiterkarte im Gehäuse horizontal angeordnet ist, und daß die Unterseite der Leiterkarte im Gehäuse nach unten zeigt.

Durch

Vertical

<ML>

wird festgelegt, daß die Leiterkarte im Gehäuse vertikal angeordnet ist.

Durch

None

<ML>

wird festgelegt, daß für die auf der Unterseite der Leiterkarte platzierten Bauelemente keine Konvektionskoeffizienten berechnet werden. Dies wird verwendet, wenn die Leiterkarte nur einseitig bestückt ist.

Durch

Leave As Is

<ML>

wird festgelegt, daß eine bereits festgelegte Berechnungsmethode für die auf der Unterseite der Leiterkarte platzierten Bauelemente beibehalten werden soll.

- Ambient Temperatures

- Front

In dieses Feld wird die Umgebungstemperatur für die auf der Oberseite der Leiterkarte platzierten Bauelemente eingetragen.

- Back

In dieses Feld wird die Umgebungstemperatur für die auf der Unterseite der Leiterkarte platzierten Bauelemente eingetragen. Es besteht somit die Möglichkeit, daß unterschiedliche Umgebungstemperaturen für die Ober- und die Unterseite der Leiterkarte angegeben werden.

- Characteristic Length

Auto Therm benötigt zur Berechnung der Konvektionskoeffizienten mit Hilfe von Korrelationsformeln für jedes Bauelement die Angabe einer charakteristischen Länge. Die Konvektionskoeffizienten der einzelnen Bauelemente werden unter Zuhilfenahme der thermischen Widerstände (s. Kapitel 2.5) sowie der charakteristischen Länge berechnet, indem die Wärmeübergangsverhältnisse auf Modellfälle zurückgeführt werden. Zur vollständigen Erläuterung der Berechnungsmethoden siehe Auto Therm User's Manual [3], die physikalischen Grundlagen zur Berechnung von Konvektionskoeffizienten findet man in Physik für Ingenieure [6].

Durch

Leave As Is

<ML>

wird gezeigt, daß bereits charakteristischen Längen festgelegt wurden.

Durch

Leading Edge

<ML>

wird festgelegt, daß die charakteristischen Längen, welche den Bauelementen zugeordnet werden, von einer Bezugskante der Leiterkarte aus berechnet werden.

Durch



<ML>

werden die Eingaben verworfen.

Durch

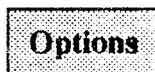


<ML>

werden die Eingaben übernommen. Falls im Eingabefenster, siehe Bild 31, Leading Edge gewählt wurde, erscheint das unten abgebildete Eingabefenster.



Durch



<ML>

erscheint das in Bild 32 dargestellte Eingabefenster der Add Leading Edge Funktion, in welchem ausgewählt werden kann, für welche Seite der Leiterkarte die Bezugskante Gültigkeit hat.

adle

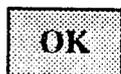
Add to board front or component:
Leave As Is None

Add to board back:
Leave As Is None

Hold options: Yes

Bild 32: Eingabefenster der Add Leading Edge Funktion

Durch



<ML>

werden die Eingaben übernommen.

Anschließend wird der Cursor auf den Anfangspunkt der Bezugskante positioniert, dieser Punkt muß an der Leiterkartenkante liegen.

Durch

<ML>

wird der Anfangspunkt der Bezugskante fixiert.

Anschließend wird der Cursor auf den Endpunkt der Bezugskante positioniert, dieser Punkt muß ebenfalls an der Leiterkartenkante liegen.

Durch

<ML>

wird der Endpunkt fixiert.

Die Eingabe der Bezugskante ist abgeschlossen, die so markierte Bezugskante erscheint in gelber Farbe (siehe Bild 33).

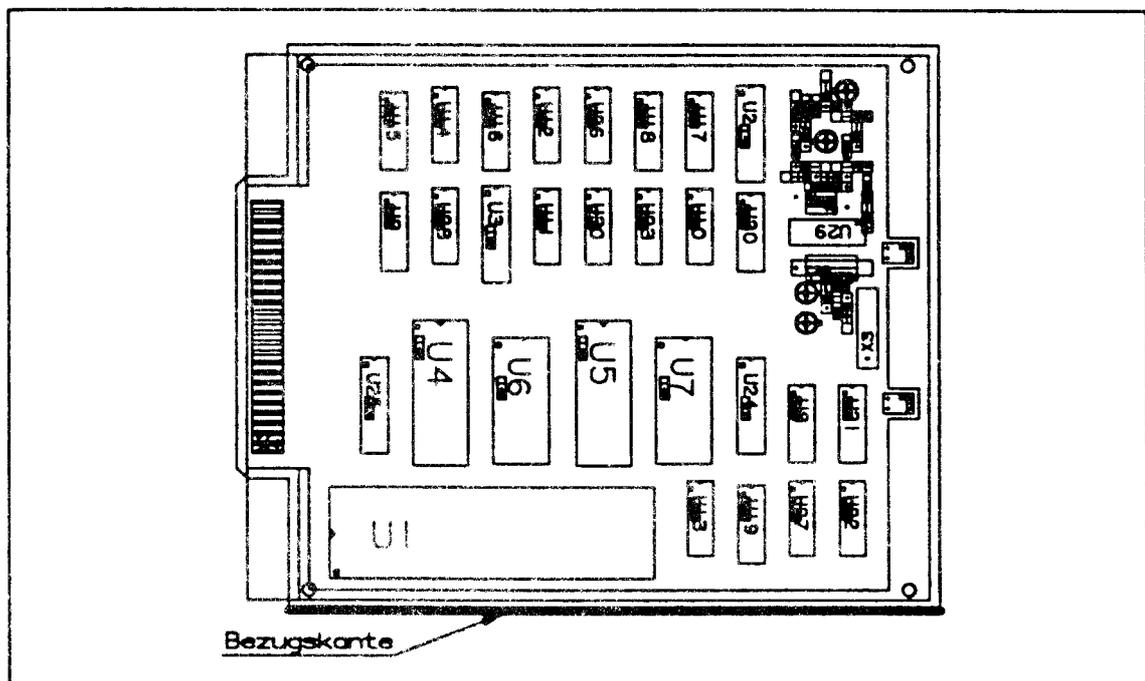


Bild 33: Festlegung der Bezugskante

Die Eingabefelder der Eingabefenster in Bild 31 und Bild 32 sind mit den Werten zum Beispiel `card_reader` ausgefüllt. Allen Bauelementen sowie der Leiterkarte wurde das Merkmal `convect_h`, siehe Kapitel 3.3.2, zugeordnet. Die Werte der Merkmale `convect_h`, also die Konvektionskoeffizienten der einzelnen Bauelemente, werden von Auto Therm während der Analyse berechnet.

5.8.2 Erzwungene Konvektion

Durch

(Menüleiste)/Analysis/<MM>↓{Constraints →}{Convection →}
{Forced} <MM>↑

erscheint ein Eingabefenster, welches darauf hinweist, daß ein oder mehrere Bauelemente auszuwählen sind. Durch Auswahl der gesamten Leiterkarte erscheint ein weiteres Eingabefenster, welches in Bild 34 dargestellt ist.

cnfc			
Forced Convection heat transfer method:			
Board front or component:	Leave As Is	None	Duct
Board back:	Leave As Is	None	Duct
Characteristic Length:			
Leave As Is	Fixed	Leading Edge	

Bild 34: Eingabefenster zur Erzwungenen Konvektion

Bedeutung der Einträge des Eingabefensters zur erzwungenen Konvektion:

- Board front or component

Auto Therm ist in der Lage, mit Hilfe von Korrelationsformeln den Wärmeübergang durch erzwungene Konvektion entlang einer ebenen Platte (Flat Plate) oder innerhalb einer Röhre (Duct) zu berechnen. Ziel dieser Berechnungen ist die Ermittlung der Strömungsvektoren sowie die Berechnung der Konvektionskoeffizienten der Bauelemente und der Leiterkarte, mit Hilfe derer dann die Temperaturverteilung auf der Leiterkartenebene berechnet wird.

Durch

Leave As Is

<ML>

wird festgelegt, daß eine bereits vermerkte Berechnungsmethode für die auf der Oberseite der Leiterkarte platzierten Bauelemente beibehalten werden soll.

Durch

None

<ML>

wird festgelegt, daß für die auf der Oberseite der Leiterkarte platzierten Bauelemente keine Konvektionskoeffizienten berechnet werden.

Durch

Flat Plate

<ML>

wird festgelegt, daß der Wärmeübergang zur Umgebung auf der Oberseite der Leiterkarte durch erzwungene Konvektion entlang einer ebenen Platte berechnet wird.

Durch

Duct

<ML>

wird festgelegt, daß der Wärmeübergang zur Umgebung auf der Oberseite der Leiterkarte durch erzwungene Konvektion innerhalb eines Rohrs berechnet wird.

- Board back

Durch

Leave As Is

<ML>

wird festgelegt, daß eine bereits vermerkte Berechnungsmethode für die auf der Unterseite der Leiterkarte platzierten Bauelemente beibehalten werden soll.

Durch

None

<ML>

wird festgelegt, daß für die auf der Unterseite der Leiterkarte platzierten Bauelemente keine Konvektionskoeffizienten berechnet werden. Dies wird verwendet, wenn die Leiterkarte nur einseitig bestückt ist.

Durch

Flat Plate

<ML>

wird festgelegt, daß der Wärmeübergang zur Umgebung auf der Unterseite der Leiterkarte durch erzwungene Konvektion entlang einer ebenen Platte berechnet wird.

Durch

Duct

<ML>

wird festgelegt, daß der Wärmeübergang zur Umgebung auf der Unterseite der Leiterkarte durch erzwungene Konvektion innerhalb eines Rohrs berechnet wird.

- Characteristic Length

Auto Therm benötigt zur Berechnung der Konvektionskoeffizienten mit Hilfe von Korrelationsformeln für jedes Bauelement die Angabe einer charakteristischen Länge. Die Konvektionskoeffizienten der einzelnen Bauelemente werden unter Zuhilfenahme der thermischen Widerstände (s. Kapitel 2.5) sowie der charakteristischen Länge berechnet, indem die Wärmeübergangsverhältnisse auf Modellfälle zurückgeführt werden. Zur vollständigen Erläuterung der Berechnungsmethoden siehe Auto Therm User's Manual [3], die physikalischen

Grundlagen zur Berechnung von Konvektionskoeffizienten findet man in Physik für Ingenieure [6]. Laut Mentor Graphics ist die Verwendung der Strömungslinien (Streamlines) als Bezugslinien zur Ermittlung der charakteristischen Länge bei der Berechnung des Wärmeübergangs durch erzwungene Konvektion der Verwendung einer Bezugskante (Leading Edge) vorzuziehen.

Durch

Use Streamlines

<ML>

wird festgelegt, daß die charakteristischen Längen, welche den Bauelementen zugeordnet werden, von den Strömungslinien der Luftströmung aus berechnet werden.

Durch

Leading Edge

<ML>

wird festgelegt, daß die charakteristischen Längen, welche den Bauelementen zugeordnet werden, von einer Bezugskante der Leiterkarte aus berechnet werden.

Durch

OK

<ML>

werden die Eingaben übernommen.

5.8.2.1 Festlegung der Luftzufuhr und der Luftabfuhr

Die Luftzufuhr- und die Luftabfuhrdurchlässe eines Gehäuses müssen festgelegt werden. Der Gehäuseumriß eines in 3D-Design entworfenen Gehäuses wird in das Programm Auto Therm übertragen. Bild 35 zeigt das Gehäuse mit selektiertem Gehäuseumriß. Wie dieser Gehäuseumriß abgespeichert wird, wird sowohl im 3D-Design User's Manual [4] als auch im Package Station Personal Learning Program [2] erläutert.

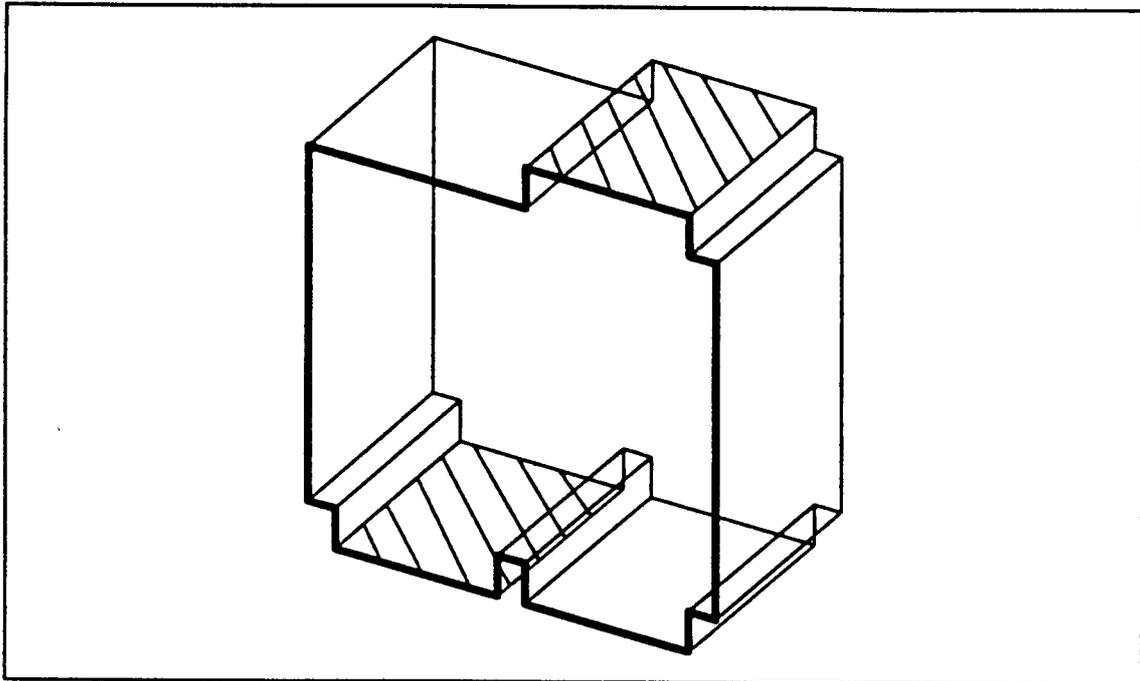


Bild 35: Gehäuse mit selektiertem Gehäuseumriß

Durch

(Menüleiste)/File/<MM>↓{Part →}{Insert} <MM>↑

erscheint ein Eingabefenster, in welches der Dateiname des in 3D-Design entworfenen Gehäuseumrisses mit dem Suffix .mdl eingegeben wird. Durch

<TAB>

wird der Dateiname übernommen. Cursor auf den Einfügepunkt des Gehäusesumrisses, welcher zuvor in 3D-Design festgelegt wurde, positionieren. Mit

<ML>

wird der Einfügepunkt fixiert und der Gehäuseumriß eingefügt (siehe Bild 36).

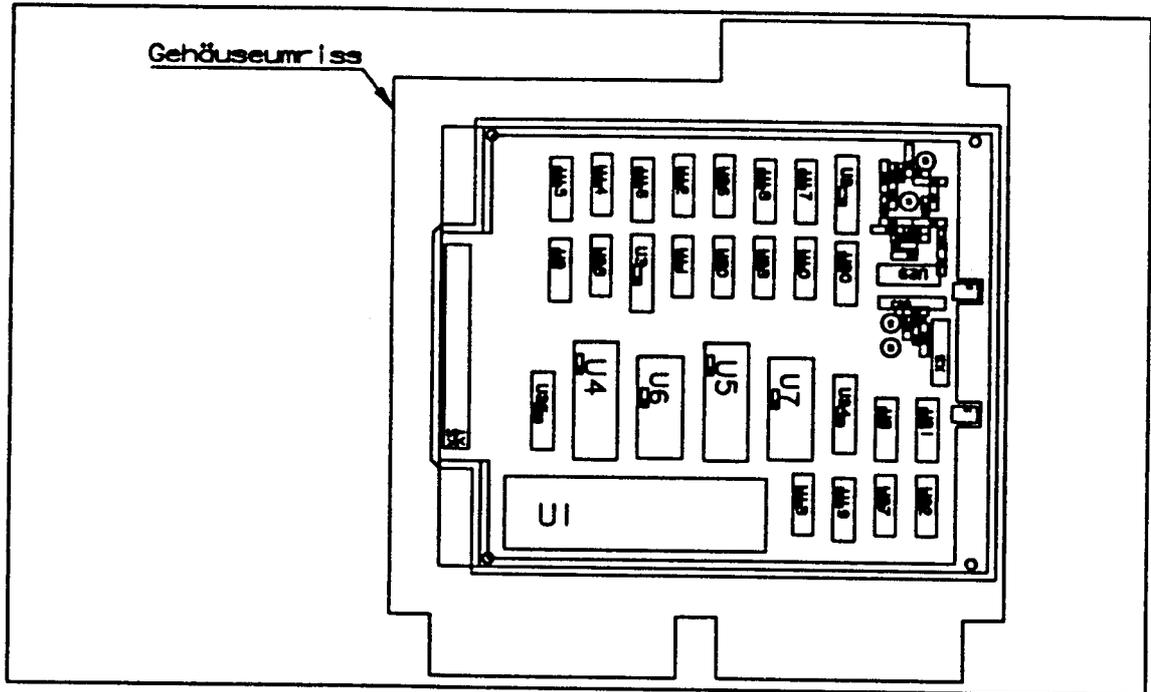


Bild 36: Leiterkarte mit eingefügtem Gehäuseumriß

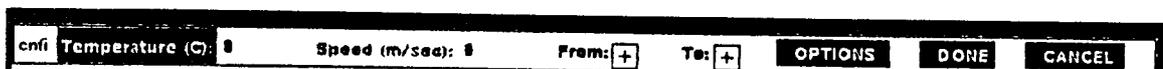
Damit der Gehäuseumriß bei der Berechnung der Strömungsvektoren mitbeachtet wird, muß ihm das Merkmal analysis mit dem Wert flow zugeordnet werden. Die Vorgehensweise wurde im Kapitel 5.5 erläutert.

5.8.2.1.1 Festlegung der Luftzufuhr

Durch

(Menüleiste)/Analysis/<MM>↓{Constraints →}{Flow →}{Inlet} <MM>↑

erscheint das unten abgebildete Eingabemenü, welches als erstes die Eingabe der Lufttemperatur an der Luftzufuhr erwartet.



Durch

<TAB>

wird die Eingabe übernommen. Das Eingabemenü erwartet nun die Eingabe der Strömungsgeschwindigkeit der Luft in m/s. Die hier eingegebene Strömungsgeschwindigkeit der Luft im Bereich der Luftzufuhr wird während der Analyse konstant gehalten. Die kleinst mögliche Strömungsgeschwindigkeit ist $1e-12$ m/s.

Durch

<TAB>

wird die Eingabe übernommen. Nun folgt die Festlegung des Bereichs der Luftzufuhr durch eine Linie. Cursor auf den Anfangspunkt der Linie, welche den Bereich der Luftzufuhr darstellt, positionieren, dieser Punkt muß auf dem Gehäusegrundriß liegen.

Durch

<ML>

wird der Anfangspunkt fixiert. Cursor auf den Endpunkt der Linie, welche den Bereich der Luftzufuhr darstellt, positionieren, dieser Punkt muß ebenfalls auf dem Gehäusegrundriß liegen. Durch

<ML>

wird der Endpunkt fixiert. Die Festlegung der Luftzufuhr ist abgeschlossen. Die Linie, welche den Bereich der Luftzufuhr darstellt, erscheint in roter Farbe (siehe Bild 37). Es können mehrere Bereiche der Luftzufuhr definiert werden.

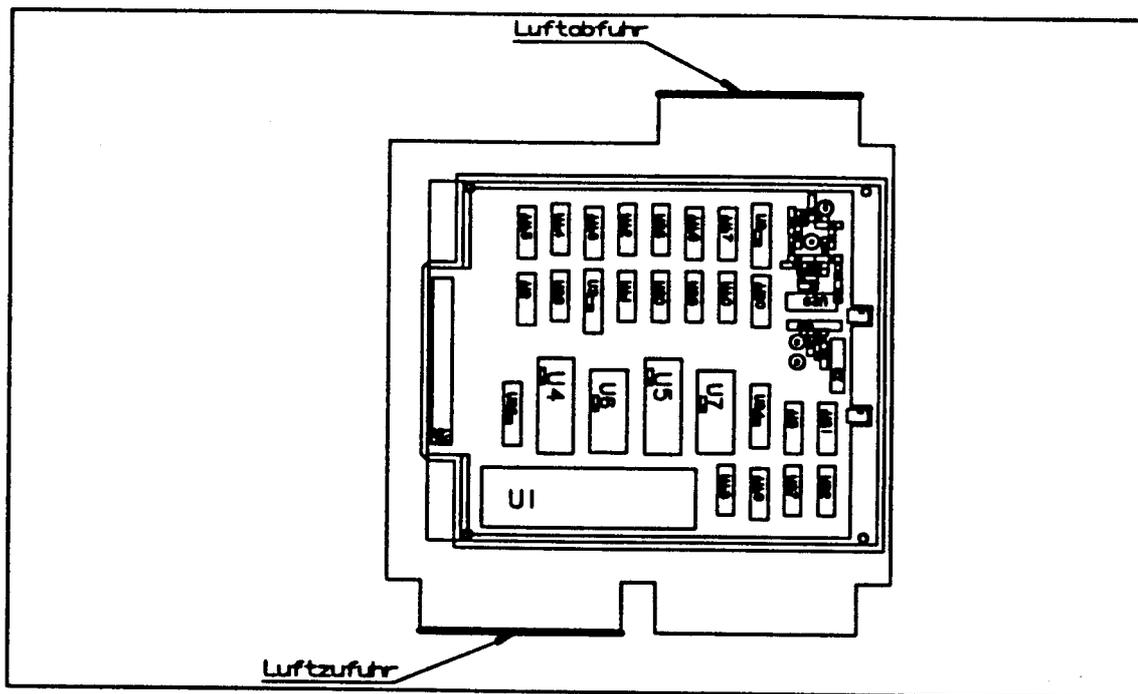


Bild 37: Festlegung der Luftzufuhr und der Luftabfuhr

5.8.2.1.2 Festlegung der Luftabfuhr

Durch

(Menüleiste)/Analysis/<MM>↓{Constraints →}{Flow →}{Outlet} <MM>↑

erscheint ein Eingabemenü, welches die Festlegung des Bereichs der Luftabfuhr durch eine Linie verlangt. Cursor auf den Anfangspunkt der Linie, welche den Bereich der Luftabfuhr darstellt, positionieren. Dieser Punkt muß auf dem Gehäusegrundriß liegen.

Durch

<ML>

wird der Anfangspunkt fixiert. Cursor auf den Endpunkt der Linie, welche den Bereich der Luftabfuhr darstellt, positionieren. Dieser Punkt muß ebenfalls auf dem Gehäusegrundriß liegen.

Durch

<ML>

wird der Endpunkt fixiert. Die Festlegung der Luftabfuhr ist abgeschlossen. Die Linie, welche den Bereiche der Luftzufuhr darstellt, erscheint in roter Farbe (siehe Bild 37). Es können mehrere Bereiche der Luftabfuhr definiert werden.

5.8.3 Berechnung der Konvektionskoeffizienten mit selbst definierten Korrelationsformeln

Auto Therm ermöglicht die Eingabe eigener Korrelationsformeln zur Berechnung der Konvektionskoeffizienten.

Durch

(Menüleiste)/Analysis/<MM>↓{Constraints →}{Convection →}{User Defined}
<MM>↑

erscheint ein Eingabemenü, mit dessen Hilfe eigene Korrelationsformeln eingegeben werden können. Die Verwendung eigener Korrelationsformeln wäre z.B. nötig, wenn die Wärmeübertragung durch natürliche Konvektion an einer geeigneten Leiterkarte berechnet werden soll. Das Auto Therm User's Manual [3] erläutert die Eingabe der Korrelationsformeln, die physikalischen Hintergründe findet man in Physik für Ingenieure [6] sowie in Konvektive Wärme- und Stoffübertragung [9], eine Auswahl von Korrelationsformeln, welche auch in Auto Therm angewendet werden können, findet man im VDI-Wärmeatlas [8].

5.9 Zwangsbedingungen bzgl. der Wärmestrahlung

Auto Therm berechnet den Wärmestrahlungskoeffizienten (siehe Kapitel 2.3) durch ein iteratives Näherungsverfahren.

Durch

(Menüleiste)/Analysis/<MM>↓{Constraints →}{Radiation →}{Iterative }
<MM>↑

erscheint ein Eingabefenster, welches darauf hinweist, daß mehrere Bauelemente durch die in Kapitel 5.3.1 erläuterte Vorgehensweise auszuwählen sind. Es werden alle auf der Leiterkarte platzierten Bauelemente sowie die Leiterkarte selbst ausgewählt.

Nachdem die Auswahl abgeschlossen ist, erscheint das in Bild 38 dargestellte Eingabefenster.

cnir	
Apply Radiation heat transfer to:	
Board front or component:	<input type="button" value="Leave As Is"/> <input type="button" value="None"/> <input type="button" value="..."/>
Board back:	<input type="button" value="Leave As Is"/> <input type="button" value="None"/> <input type="button" value="..."/>
Ambient Temperatures (degrees C):	
Front:	<input type="text" value="25"/>
Back:	<input type="text" value="25"/>
Emissivity (dimensionless):	<input type="text" value="0.82"/>

Bild 38: Eingabefenster zur Wärmestrahlung

Bedeutung der Einträge des Eingabefensters zur Wärmestrahlung:

- Board front or component

Durch

Radiation

<ML>

wird festgelegt, daß für die auf der Oberseite der Leiterkarte platzierten Bauelemente die Wärmeübertragung zur Umgebung durch Wärmestrahlung berechnet wird.

- Board back

Durch

Radiation

<ML>

wird festgelegt, daß für die auf der Unterseite der Leiterkarte platzierten Bauelemente die Wärmeübertragung zur Umgebung durch Wärmestrahlung berechnet wird.

- Ambient Temperatures

- Front

In dieses Feld wird die Umgebungstemperatur für die auf der Oberseite der Leiterkarte platzierten Bauelemente eingetragen.

- Back

In dieses Feld wird die Umgebungstemperatur für die auf der Unterseite der Leiterkarte platzierten Bauelemente eingetragen. Es besteht somit die Möglichkeit, unterschiedliche Umgebungstemperaturen für die Ober- und die Unterseite der Leiterkarte anzugeben.

- Emissivity

In dieses Feld wird der Emissionsgrad der Bauelemente eingetragen, siehe Kapitel 2.3. Der Emissionsgrad ϵ ist eine dimensionslose Größe im Bereich zwischen 0 und 1, wobei für einen schwarzen Körper $\epsilon = 1$ ist.

Der Emissionsgrad wird den Bauelementen sowie der Leiterkarte durch das Merkmal emissivity zugeordnet. Da alle Bauelemente sowie die Leiterkarte ausgewählt wurden, wird nun allen Bauelementen sowie der Leiterkarte das Merkmal emissivity mit dem Wert des Eingabefeldes zugeordnet. Für ein IC im schwarzen Kunststoffgehäuse schlägt Mentor Graphics einen Emissionsgrad von 0.82 vor.

Durch



<ML>

werden die Eingaben übernommen, sämtlichen Bauelementen sowie der Leiterkarte wurden nun die Merkmale emissivity und radiate_h (Wärmestrahlungskoeffizient) zugeordnet.

5.9.1 Ändern des Wertes des Merkmals emissivity

Da allen Bauelementen sowie der Leiterkarte der gleiche Wert des Merkmals emissivity zugeordnet wurde, muß dieser für einige Bauelemente sowie für die Leiterkarte geändert werden. Eine tabellarische Zusammenfassung der Emissionsgrade einiger Oberflächen findet man im VDI-Wärmeatlas [8].

Durch

(Menüleiste)/Component/<MM>↓{Properties →}{Change} <MM>↑

erscheint das Eingabefenster der Change Modify Property Funktion, welches darauf hinweist, daß ein oder mehrere Bauelemente durch die in Kapitel 5.3.1 erläuterte Vorgehensweise auszuwählen sind.

Nachdem die Bauelemente ausgewählt wurden, muß der Name des zu ändernden Merkmals eingegeben werden (in diesem Fall emissivity). Durch

<TAB>

wird der Name übernommen.

Anschließend kann ein neuer Merkmalsname eingegeben werden, da nur der Wert der Merkmals emissivity geändert werden soll, wird dieses Feld durch

<TAB>

übersprungen.

Nun kann der neue Merkmalswert eingegeben werden.

Durch



<ML>

werden die Eingaben übernommen.

5.10 Zuordnung eines Wärmeleitkoeffizienten zur Leiterkarte

Auto Therm modelliert die Wärmeleitung in x-y-Richtung (siehe Kapitel 2.1) auf der Ebene der Leiterkarte. Da der Leiterkarte kein Wärmeleitkoeffizient durch das Programm PCB-Portal bei der Übertragung der bestückten Leiterkarte von der Board Station zur Package Station zugeordnet wurde, muß ihr dieser durch das Merkmal therm_cond zugeordnet werden. Die Vorgehensweise zur Zuordnung von thermischen Merkmalen wurde in Kapitel 5.5 erläutert.

5.10.1 Berechnung der Wärmeleitfähigkeit der Leiterkarte

Die Kupferauflagen einer Leiterkarte sind im allgemeinen sehr dünn (0.035 mm). Durch die hohe Wärmeleitfähigkeit des Kupfers von 380 W/m·K gegenüber der des Leiterkartenbasismaterials (die Wärmeleitfähigkeit von Epoxydharz beträgt 0.26 W/m·K) bestimmt die Kupferauflage trotzdem die Wärmeleitfähigkeit der Leiterkarte.

Für den thermischen Widerstand bei Wärmeleitung gilt nach Kapitel 2.4

$$R_K = \frac{l}{k \cdot A_K} .$$

Die Tatsache, daß die Leiterkarte aus mehreren Lagen besteht, kann durch eine Parallelschaltung der thermischen Widerstände der einzelnen Lagen dargestellt werden.

Für den thermischen Widerstand einer Lage gilt

$$R_{Lage} = \frac{l}{k_{Lage} \cdot (w \cdot t_{Lage})} . \quad (1)$$

In dieser Gleichung ist l die Länge der Leiterkarte, k_{Lage} die Wärmeleitfähigkeit der Lage, w die Breite der Leiterkarte und t_{Lage} die Dicke der Lage.

Es gilt weiterhin für die aus mehreren Lagen bestehende Leiterkarte

$$R_{PCB} = \frac{1}{1/R_{Lage1} + 1/R_{Lage2} + 1/R_{Lage3} + \dots} . \quad (2)$$

Für eine Leiterkarte, welche aus einer Lage aus dem Leiterkartenbasismaterial und aus zwei Kupferlagen besteht, gilt demnach

$$R_{PCB} = \frac{1}{1/R_{Basis} + 1/R_{Cu1} + 1/R_{Cu2}}$$

Aus den Gleichungen (1) und (2) ergibt sich für den Wärmeleitkoeffizienten der Leiterkarte:

$$k_{PCB} = k_{Lage1} \cdot \frac{t_{Lage1}}{t_{PCB}} + k_{Lage2} \cdot \frac{t_{Lage2}}{t_{PCB}} + k_{Lage3} \cdot \frac{t_{Lage3}}{t_{PCB}} + \dots$$

Übertragen auf das Beispiel ergibt sich:

$$k_{PCB} = k_{Basis} \cdot \frac{t_{Basis}}{t_{PCB}} + k_{Cu1} \cdot \frac{t_{Cu1}}{t_{PCB}} + k_{Cu2} \cdot \frac{t_{Cu2}}{t_{PCB}}$$

Die so berechnete Wärmeleitfähigkeit (k_{PCB}) der Leiterkarte, ginge von zwei geschlossenen Kupferschichten auf dem Leiterkartenbasismaterial aus. Da die Leiterbahnen jedoch nur einen Bruchteil der geschlossenen Kupferschicht einnehmen, wird ein Faktor F eingeführt, der die prozentuale Ausnutzung der Kupferlagen wiedergibt.

Übertragen auf das Beispiel ergibt sich:

$$k_{PCB} = k_{Basis} \cdot \frac{t_{Basis}}{t_{PCB}} + k_{Cu1} \cdot \frac{t_{Cu1}}{t_{PCB}} \cdot F_{Cu1} + k_{Cu2} \cdot \frac{t_{Cu2}}{t_{PCB}} \cdot F_{Cu2}$$

Für die Leiterkarte, welche aus dem Leiterkartenbasismaterial mit der Wärmeleitfähigkeit $k_{Basis} = 0.26 \text{ W/m}\cdot\text{K}$ und der Dicke $t_{Basis} = 1.5 \text{ mm}$ sowie aus den beiden Kupferlagen mit der Wärmeleitfähigkeiten $k_{Cu1} = k_{Cu2} = 380 \text{ W/m}\cdot\text{K}$ und den Dicken $t_{Cu1} = t_{Cu2} = 0.035 \text{ mm}$ besteht, gilt demnach für eine geschätzte Ausnutzung der Kupferlagen von 40% ($F_{Cu1} = F_{Cu2} = 0.4$) eine Wärmeleitfähigkeit von

$$k_{PCB} = 0.248 \text{ W/m}\cdot\text{K} + 3.389 \text{ W/m}\cdot\text{K} + 3.389 \text{ W/m}\cdot\text{K} = 7.026 \text{ W/m}\cdot\text{K}$$

bei einer Dicke der Leiterkarte von

$$t_{PCB} = t_{basis} + t_{Cu1} + t_{Cu2} = 1.57 \text{ mm} .$$

Dieser Leiterkarte müßte somit das Merkmal therm_cond mit dem Wert von 7.026 zugeordnet werden.

Weitere Beispiele zur Berechnung der Wärmeleitfähigkeit von Leiterkarten findet man im Auto Therm User's Manual [3].

5.11 Festlegung der Analyseart

Durch

(Menüleiste)/Setup/<MM>↓{Analysis} <MM>↑

erscheint das in Bild 39 dargestellte Eingabefenster zur Festlegung der Analyseart.

stan.

Order of approximation: First Second Third Fourth

Finite Element Mesh:

How many nodes around circles?

Model units diameter for this many nodes: (0 for all circles)

Solver:

Solution Type: Conduction Convection Radiation All

Model Depth: (in current length units)

Solve Accuracy:

Set selected solution parameters? No Yes

Calculate heat transfer coefficients? No Yes

Bild 39: Eingabefenster zur Festlegung der Analyseart

Bedeutung der Einträge des Eingabefensters zur Festlegung der Analyseart:

- Order of approximation

Durch

First

<ML>

wird festgelegt, daß die Temperaturverteilung bzw. die Luftströmung innerhalb eines Finiten Elements durch eine Approximation vom Grad 1 berechnet wird. Siehe hierzu Kapitel 2 Bild 2.

Durch

Second

<ML>

bzw.

Third

<ML>

bzw.

Fourth

<ML>

wird ein Approximationsgrad von 2 bzw. 3 bzw. 4 eingestellt (siehe Bild 2). Da das Netz der Finiten Elemente (siehe Bild 1) ausreichend dicht ist, genügt im Regelfall eine Approximation vom Grad 1.

- Finite Element Mesh

- How many nodes around circles?

In dieses Eingabefeld wird die Anzahl der Berechnungspunkte an einem Kreis, d.h. die Anzahl der Eckpunkte der Finiten Elemente um einen Kreis eingetragen. Standardwert ist 8.

- Model units diameter for this many nodes

In dieses Feld wird der Durchmesser des Kreises, auf welchen sich die obige Angabe bezieht, eingetragen. Falls eine Null eingetragen wird, bezieht sich die obige Angabe auf alle Kreisdurchmesser. Standardwert ist 0.

- Solver

- Solution Type

Durch

Conduction

<ML>

wird festgelegt, daß die Wärmeübertragung durch Wärmeleitung auf der Ebene der Leiterkarte berechnet werden soll. Damit die Wärmeleitung auf der Ebene der Leiterkarte berechnet werden kann, müssen zuvor die Zwangsbedingungen bez. der Wärmeleitung, siehe Kapitel 5.7, festgelegt werden.

Durch

Convection

<ML>

wird festgelegt, daß sowohl die Wärmeübertragung auf der Ebene der Leiterkarte, als auch die Wärmeübertragung zur Umgebung durch Konvektion berechnet werden soll. Damit die Wärmeleitung auf der Ebene der Leiterkarte berechnet werden kann, müssen zuvor die Zwangsbedingungen bzgl. der Wärmeleitung, siehe Kapitel 5.7, festgelegt werden. Damit die Wärmeübertragung

zur Umgebung durch Konvektion berechnet werden kann, müssen zuvor die Zwangsbedingungen bzgl. der Konvektion, siehe Kapitel 5.8, festgelegt werden.

Durch

Radiation

<ML>

wird festgelegt, daß sowohl die Wärmeübertragung auf der Ebene der Leiterkarte, als auch die Wärmeübertragung zur Umgebung durch Wärmestrahlung berechnet werden soll. Damit die Wärmeleitung auf der Ebene der Leiterkarte berechnet werden kann, müssen zuvor die Zwangsbedingungen bez. der Wärmeleitung, siehe Kapitel 5.7, festgelegt werden. Damit die Wärmeübertragung zur Umgebung durch Wärmestrahlung berechnet werden kann, müssen zuvor die Zwangsbedingungen bez. der Wärmestrahlung, siehe Kapitel 5.9, festgelegt werden.

Durch

All

<ML>

wird festgelegt, daß sowohl die Wärmeübertragung durch Wärmeleitung auf der Ebene der Leiterkarte, als auch die Wärmeübertragung zur Umgebung durch Konvektion und Wärmestrahlung berechnet werden sollen. Damit die drei Wärmeübertragungsmechanismen berechnet werden können, müssen zuvor die Zwangsbedingungen bez. der Wärmeleitung (Kapitel 5.7), der Konvektion (Kapitel 5.8) und der Wärmestrahlung (Kapitel 5.9) festgelegt werden.

Durch

Flow

<ML>

wird festgelegt, daß nur die Strömungsvektoren der Luft berechnet werden sollen. Falls diese Strömungsvektoren berechnet werden sollen, muß von einer erzwungenen Konvektion ausgegangen werden (siehe Kapitel 5.8.2). Weiterhin müssen ein Gehäuseumriß sowie die Luftzufuhr und die Luftabfuhr festgelegt werden (siehe Kapitel 5.8.2.1).

o Model Depth

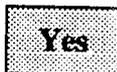
In dieses Feld wird die Dicke der Leiterkarte, in Kapitel 5.10.1 als t_{PCB} bezeichnet, eingetragen.

o Solve Accuracy

In dieses Feld wird der Restfehler eingetragen, bei welchem die Berechnung des in Solution Type festgelegten Wärmeübergangs abgebrochen wird. Der Standardwert ist $1 \cdot 10^{-6}$.

o Set selected solution parameters?

Durch



<ML>

wird festgelegt, daß nach der Übernahme dieser Eingaben ein weiteres Eingabefenster zur Eingabe weiterer Daten der in Solution Type gewählten Analyseart erscheint.

Durch



<ML>

wird festgelegt, daß kein weiteres Eingabefenster erscheinen soll, da die Eingaben bereits erfolgt sind.

- o Calculate heat transfer coefficients?

Durch

Yes

<ML>

wird festgelegt, daß, abhängig von der Analyseart, die Konvektionskoeffizienten bzw. die Wärmestrahlungskoeffizienten berechnet werden sollen.

Durch



<ML>

werden die Eingaben übernommen. Falls bei Set selected solution Parameters Yes angegeben wurde, erscheint, abhängig von der Analyseart, ein weiteres Eingabefenster.

Durch



<ML>

werden die Eingaben verworfen.

5.12 Durchführung der Analyse

Im folgenden wird eine thermische Analyse der Leiterkarte, deren Daten in Kapitel 4.1 mit Hilfe des Programms PCB-Portal übertragen wurden, durchgeführt. Dabei soll die Wärmeübertragung durch Wärmeleitung auf der Ebene der Leiterkarte, sowie die Wärmeübertragung durch erzwungene Konvektion und Wärmestrahlung berechnet werden.

5.12.1 Berechnung der Strömungsvektoren

Damit die Wärmeübertragung durch erzwungene Konvektion berechnet werden kann, müssen zuvor die Strömungsvektoren der Luft berechnet werden.

Da im folgenden die Wärmeübertragung durch erzwungene Konvektion berechnet werden soll, ist es notwendig, die in Kapitel 5.8.2 beschriebenen Festlegungen zu treffen.

Durch die in Kapitel 5.11 gezeigte Vorgehensweise wird die Analyseart Flow ausgewählt (siehe Bild 39).

Nach der Übernahme der Eingaben erscheint das unten abgebildete Eingabefenster.

stan_flow

Solve flow for:

Board Separation (current length units):

Front:

Back:

Bild 40: Eingabefenster zur Luftströmung

Bedeutung der Einträge des Eingabefensters zur Luftströmung:

- Solve flow for

Durch



<ML>

wird festgelegt, daß die Strömungsvektoren sowohl für die Oberseite der Leiterkarte als auch für die Unterseite der Leiterkarte berechnet werden.

- Board separation

- Front

In dieses Eingabefeld wird der Abstand der Leiterkartenoberseite zum Gehäuse bzw. zu einer benachbarten Leiterkarte eingegeben.

- Back

In dieses Eingabefeld wird der Abstand der Leiterkartenunterseite zum Gehäuse bzw. zu einer benachbarten Leiterkarte eingegeben.

Durch



<ML>

werden die Eingaben übernommen.

Durch

(Menüleiste)/Analysis/<MM>↓{Solve} <MM>↑

werden die Strömungsvektoren berechnet.

5.12.1.1 Ausgabe der Strömungslinien

Durch

(Menüleiste)/Results/<MM>↓{Map →}{Flow} <MM>↑

werden die Strömungslinien der Luft auf der Oberseite der Leiterkarte ausgegeben (siehe Bild 41).

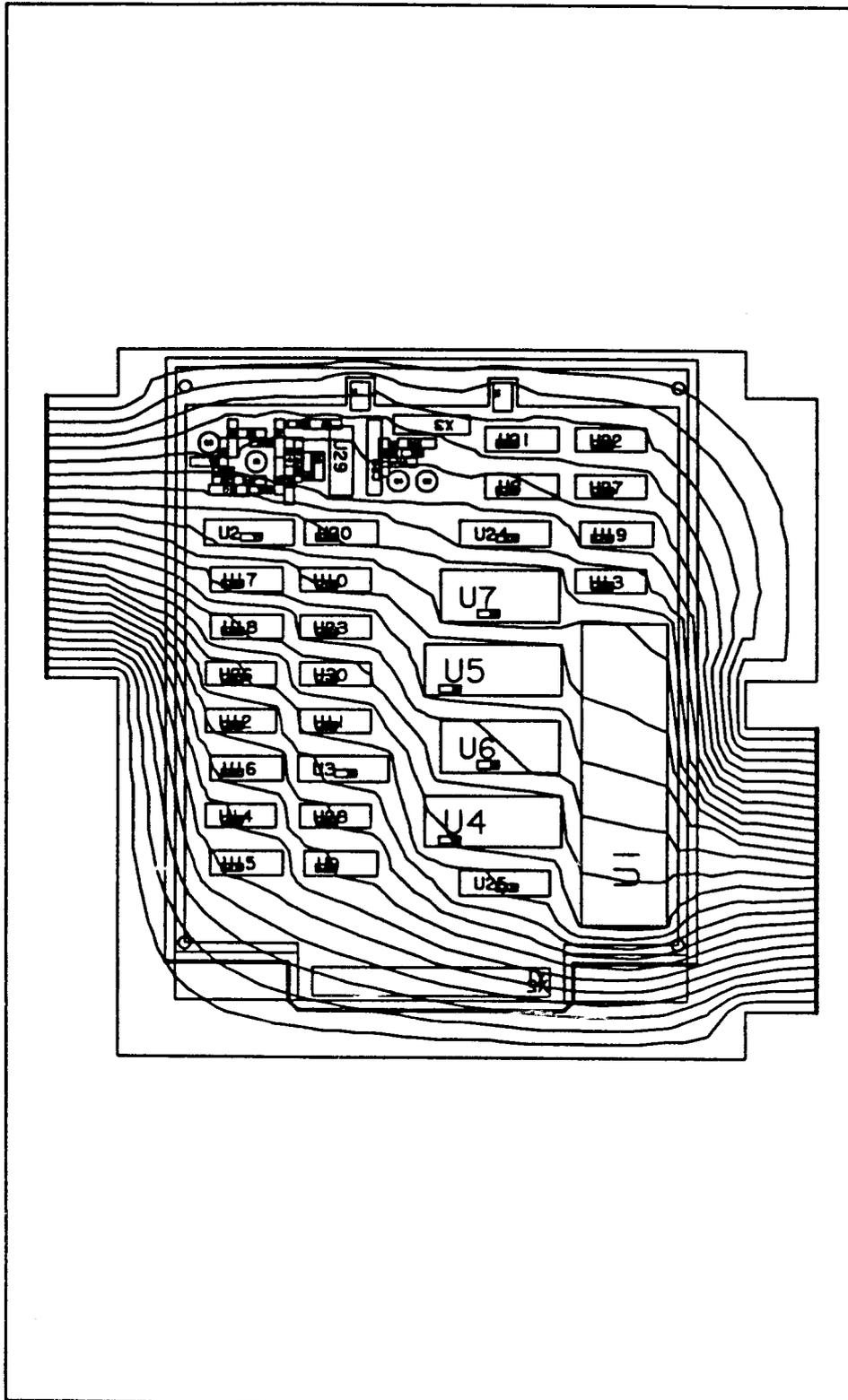


Bild 41: Strömungslinien der Luft auf der Oberseite der Leiterkarte

Durch

(Menüleiste)/Analysis/<MM>↓{Restore Soln} <MM>↑

erscheint das Eingabefenster der Restore Solution Funktion.

Durch die Eingabe von flow_front und

Done <ML>

werden die berechneten Strömungsvektoren für die Unterseite der Leiterkarte geladen.

Durch

(Menüleiste)/Results/<MM>↓{Map →}{Flow} <MM>↑

werden die Strömungslinien der Luft auf der Unterseite der Leiterkarte ausgegeben (siehe Bild 42).

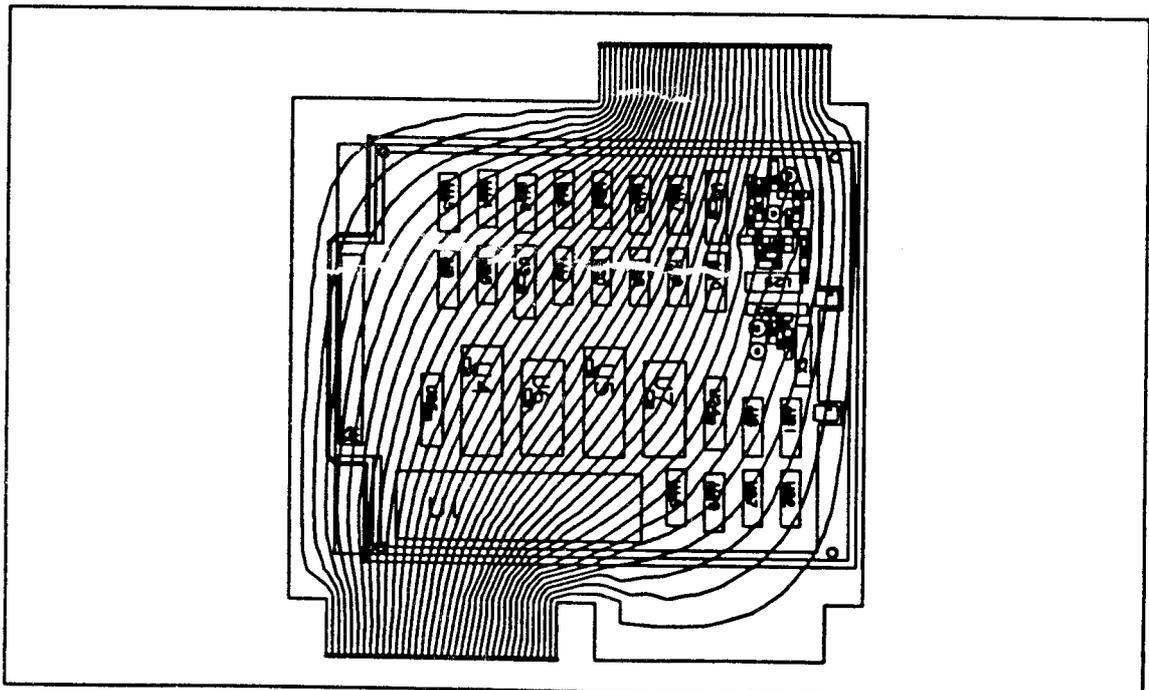


Bild 42: Strömungslinien der Luft auf der Unterseite der Leiterkarte

5.12.1.2 Bestimmung der Strömungsgeschwindigkeit der Luft

Durch

(Menüleiste)/Results/<MM>↓{Report →}{Velocity} <MM>↑

erscheint ein Eingabefenster, welches darauf hinweist, daß der Punkt, an welchem die Strömungsgeschwindigkeit der Luft bestimmt werden soll, zu fixieren ist.

Durch Positionieren des Cursors an die Stelle auf der Leiterkarte, an welcher die Strömungsgeschwindigkeit der Luft zu bestimmen ist und

<ML>

wird die Strömungsgeschwindigkeit der Luft in m/s in der Ausgabezeile (siehe Bild 25) angezeigt.

5.12.2 Berechnung der Konvektionskoeffizienten

Um die Konvektionskoeffizienten bei einer Wärmeübertragung zur Umgebung durch erzwungene Konvektion berechnen zu lassen, müssen zuvor die Strömungsvektoren der Luft berechnet werden (siehe Kapitel 5.12.1).

Durch die in Kapitel 5.11 gezeigte Vorgehensweise wird die Analyseart Konvektion ausgewählt. Nach der Übernahme der Eingaben erscheint das in Bild 43 dargestellte Eingabefenster zur Konvektion.

stan_conv

Calculate convect_h for: Front Back

Convection type: Forced Natural

For Natural Convection:

Convergence Accuracy:

For Forced Convection:

Board Separation (current length units):

Front: Back:

Power Density of adjacent boards (W/m²):

Front: Back:

Bild 43: Eingabefenster zur Konvektion

Bedeutung der Einträge des Eingabefensters zur Konvektion:

- Calculate convect_h for

Durch



<ML>

wird festgelegt, daß die Konvektionskoeffizienten sowohl für die auf der Oberseite der Leiterkarte als auch für die auf der Unterseite der Leiterkarte platzierten Bauelemente berechnet werden.

- Convection type

Durch

Forced

<ML>

wird festgelegt, daß eine Wärmeübertragung zur Umgebung durch erzwungene Konvektion berechnet werden soll (siehe Kapitel 5.8.1).

Durch

Natural

<ML>

wird festgelegt, daß eine Wärmeübertragung zur Umgebung durch natürliche Konvektion berechnet werden soll (siehe Kapitel 5.8.1).

- For Natural Convection

- Convergence Accuracy

In dieses Feld wird der Restfehler eingetragen, bei welchem die Berechnung der Konvektionskoeffizienten abgebrochen wird. Dieser Eintrag wird nur bei einer Wärmeübertragung zur Umgebung durch natürliche Konvektion beachtet. Der Standardwert ist 0.01.

- For Forced Convection

- Board Separation

- Front

In dieses Eingabefeld wird der Abstand der Leiterkartenoberseite zum Gehäuse bzw. zu einer benachbarten Leiterkarte eingegeben.

- Back

In dieses Eingabefeld wird der Abstand der Leiterkartenunterseite zum Gehäuse bzw. zu einer benachbarten Leiterkarte eingegeben.

Durchführung einer thermischen Analyse mit dem Programm Auto Therm

- o Power Density of adjacent boards

In diese Felder wird die abgegebene Wärmestromdichte (Wärmestrom pro Flächeneinheit) einer evtl. benachbarten Leiterkarte eingetragen.

Durch



<ML>

werden die Eingaben übernommen.

Durch

(Menüleiste)/Analysis/<MM>↓{Solve} <MM>↑

werden die Konvektionskoeffizienten der Bauelemente sowie der Leiterkarte berechnet. Weiterhin werden sowohl die Wärmeübertragung durch Wärmeleitung auf der Ebene der Leiterkarte als auch die Wärmeübertragung zur Umgebung durch Konvektion berechnet, so daß bereits eine Temperaturverteilung ausgegeben werden kann.

5.12.2.1 Ausgabe der bauelementespezifischen Temperaturen

Durch

(Menüleiste)/Results/<MM>↓{Map →}{Component Temps } <MM>↑

erscheint das in Bild 44 abgebildete Eingabefenster.

mpct

Component Temperature Map...

Type desired: Minimum Maximum Average Criticality Case

Display components with convect_rank's on which side(s) of the board? Front Back Other

For "Other" only, specific convect_rank range:

Min Value:

Max Value:

Bild 44: Eingabefenster Map Component Temperatures

Bedeutung der Einträge des Eingabefensters zur Ausgabe der bauelementespezifischen Temperaturen:

- Component Temperature Map

Durch

Junction

<ML>

wird festgelegt, daß die Temperaturverteilung auf der Ebene der Sperrschichten der Bauelemente ausgegeben wird.

Durch

Case

<ML>

wird festgelegt, daß die Temperaturverteilung auf der Ebene der Oberflächen der Bauelemente ausgegeben wird.

Durch

Criticality

<ML>

wird festgelegt, daß die Temperaturdifferenz zwischen der berechneten Sperrschichttemperatur und der maximal zulässigen Sperrschichttemperatur, welche den Bauelementen durch das Merkmal `junction_max_t` (siehe Kapitel 5.5) zugeordnet wurde, ausgegeben wird.

- Display Components with

Durch

All

<ML>

wird festgelegt, daß die Temperaturverteilung für alle auf der Leiterkarte platzierten Bauelemente ausgegeben werden soll.

Durch

Front

<ML>

wird festgelegt, daß die Temperaturverteilung für alle auf der Oberseite der Leiterkarte platzierten Bauelemente ausgegeben werden soll.

Durch

Back

<ML>

wird festgelegt, daß die Temperaturverteilung für alle auf der Unterseite der

Leiterkarte platzierten Bauelemente ausgegeben werden soll.

Durch

Other

<ML>

wird festgelegt, daß die Bauelemente, für welche die Temperaturverteilung ausgegeben werden soll, durch die Angabe der Stapel-Rangnummern bzgl. der Konvektion (siehe Kapitel 3.3.2) ausgewählt werden sollen.

- For "Other" only, specific convect_rank range

Falls obenstehend Other angegeben wurde, wird der Bereich der Stapel-Rangnummern in die Felder Min Value und Max Value eingetragen.

5.12.2.2 Ausgabe der Temperaturverteilung auf der Ebene der Oberflächen der Bauelemente

Dadurch, daß in Kapitel 5.12.2 die Wärmeübertragung sowohl durch Wärmeleitung auf der Ebene der Leiterkarte als auch die Wärmeübertragung zur Umgebung durch erzwungene Konvektion berechnet wurden, kann nun die Temperaturverteilung am Beispiel der Temperaturverteilung auf der Ebene der Oberfläche der Bauelemente ausgegeben werden. Es ist jedoch zu beachten, das hierbei die Wärmeübertragung zur Umgebung durch Wärmestrahlung nicht mitbeachtet wurde. Auto Therm berechnet die Oberflächentemperatur der Bauelemente durch Umrechnung der Ersatzwärmestromquelle (Bild 8) in die ursprüngliche Form (Bild 7) unter Zuhilfenahme der thermischen Widerstände R_b , R_{j_c} und R_{c_a} (siehe Kapitel 2.5).

Durch Auswahl der Temperaturverteilung auf der Ebene der Oberflächen der Bauelemente durch die in Kapitel 5.12.2.1 gezeigte Vorgehensweise erscheint die in Bild 45 dargestellte Temperaturverteilung.

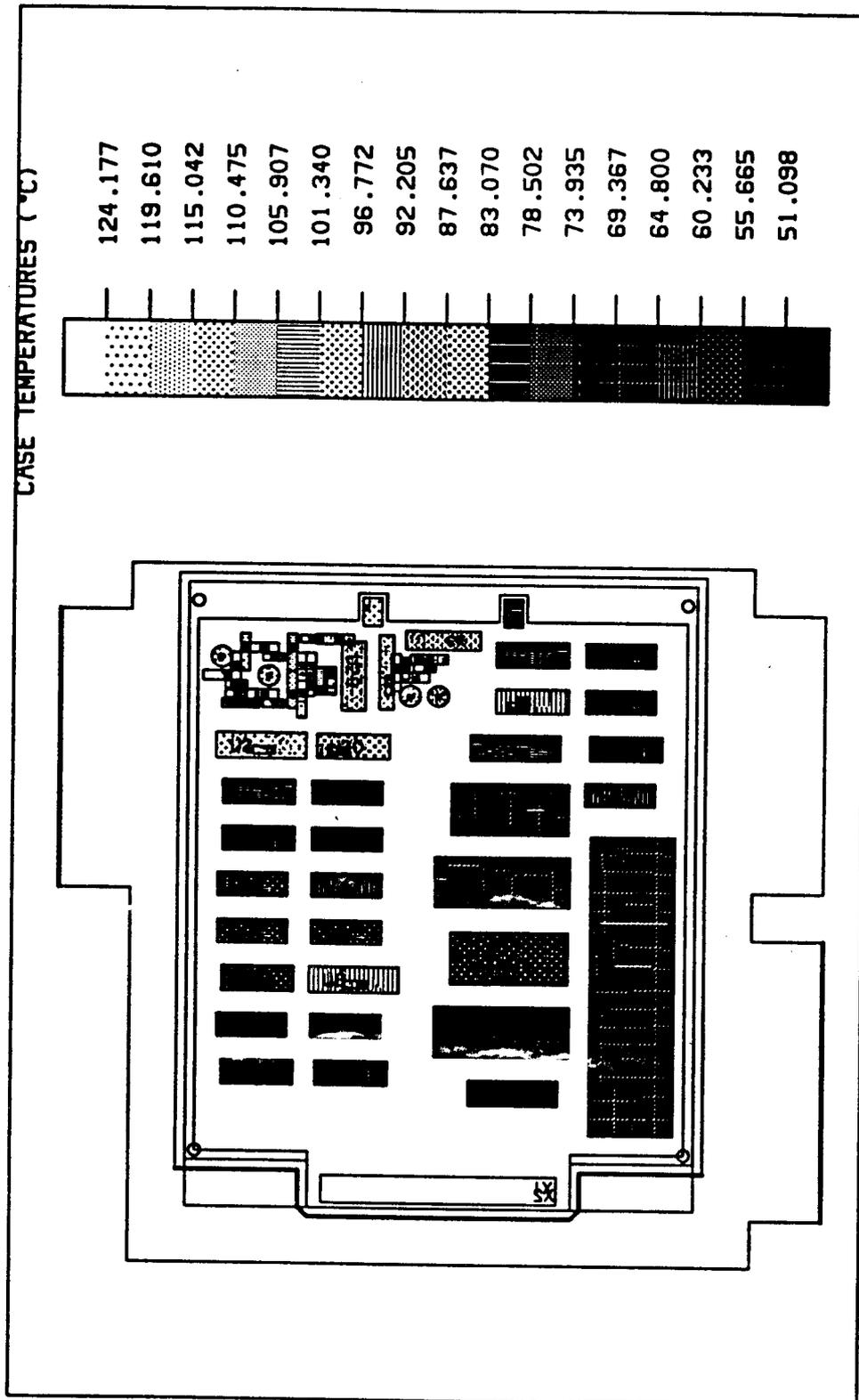
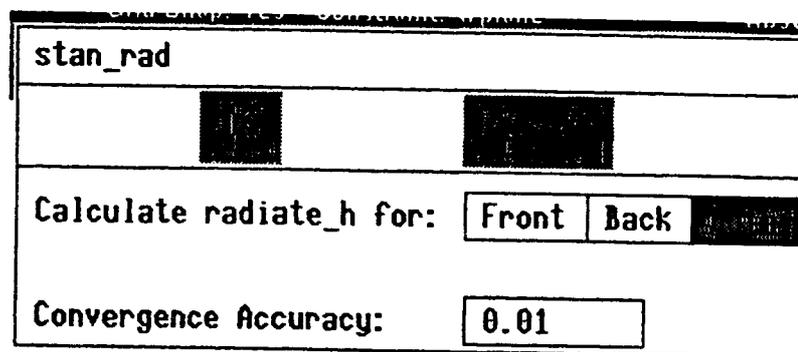


Bild 45: Temperaturverteilung auf der Ebene der Oberflächen der Bauelemente

5.12.3 Berechnung der Wärmestrahlungskoeffizienten

Durch die in Kapitel 5.11 gezeigte Vorgehensweise wird die Analyseart Radiation ausgewählt. Nach der Übernahme der Eingaben erscheint das in Bild 46 dargestellte Eingabefenster zur Wärmestrahlung.



stan_rad	
<input type="checkbox"/>	<input type="checkbox"/>
Calculate radiate_h for:	<input type="button" value="Front"/> <input type="button" value="Back"/> <input type="button" value="Both"/>
Convergence Accuracy:	<input type="text" value="0.01"/>

Bild 46: Eingabefenster zur Wärmestrahlung

Bedeutung der Einträge des Eingabefensters zur Wärmestrahlung:

- Calculate radiate_h for

Durch



<ML>

wird festgelegt, daß die Wärmestrahlungskoeffizienten sowohl für die auf der Oberseite der Leiterkarte als auch für die auf der Unterseite der Leiterkarte platzierten Bauelemente berechnet werden.

- Convergence Accuracy

In dieses Feld wird der Restfehler eingetragen, bei welchem die Berechnung der Wärmestrahlungskoeffizienten abgebrochen wird. Der Standardwert ist 0.01.

Durch



<ML>

werden die Eingaben übernommen.

Durch

(Menüleiste)/Analysis/<MM>↓{Solve} <MM>↑

werden die Wärmestrahlungskoeffizienten der Bauelemente sowie der Leiterkarte berechnet. Weiterhin werden sowohl die Wärmeübertragung durch Wärmeleitung auf der Ebene der Leiterkarte als auch die Wärmeübertragung zur Umgebung durch Wärmestrahlung berechnet, so daß eine Temperaturverteilung ausgegeben werden kann.

5.12.3.1 Ausgabe der Temperaturverteilung auf der Ebene der Oberflächen der Bauelemente

Dadurch, daß in Kapitel 5.12.3 die Wärmeübertragung sowohl durch Wärmeleitung auf der Ebene der Leiterkarte als auch die Wärmeübertragung zur Umgebung durch Wärmestrahlung berechnet wurden, kann nun die Temperaturverteilung am Beispiel der Temperaturverteilung auf der Ebene der Oberfläche der Bauelemente ausgegeben werden. Es ist jedoch zu beachten, daß hierbei die Wärmeübertragung zur Umgebung durch Konvektion nicht mitbeachtet wurde. Auto Therm berechnet die Oberflächentemperatur der Bauelemente durch Umrechnung der Ersatzwärmestromquelle (Bild 8) in die ursprüngliche Form (Bild 7) unter Zuhilfenahme der thermischen Widerstände R_b , R_{j_c} und R_{c_a} (siehe Kapitel 2.5).

Durch Auswahl der Temperaturverteilung auf der Ebene der Oberflächen der Bauelemente durch die in Kapitel 5.12.2.1 gezeigte Vorgehensweise erscheint die in Bild 47 dargestellte Temperaturverteilung.

Im Vergleich zu Bild 45 ist zu erkennen, daß die Wärmemenge, welche durch Wärmestrahlung abgeführt wird, einen nicht zu vernachlässigbaren Anteil darstellt.

5.12.4 Berechnung der Temperaturverteilung unter Berücksichtigung der Wärmeübertragung durch Wärmeleitung, Konvektion und Wärmestrahlung

Dadurch, daß in Kapitel 5.12.2 die Konvektionskoeffizienten und in Kapitel 5.12.3 die Wärmestrahlungskoeffizienten berechnet wurden, kann nun die Temperaturverteilung auf der Leiterkarte unter Berücksichtigung aller drei Wärmeübertragungsmechanismen berechnet werden.

Durch die in Kapitel 5.11 gezeigte Vorgehensweise wird die Analyseart All ausgewählt (Eingabefenster Siehe Bild 48 und Bild 39). Die Tatsache, daß die Wärmeübertragungskoeffizienten bereits berechnet wurden, muß im Eingabefenster berücksichtigt werden (vgl. Bild 48 und Bild 39).

stan.

Order of approximation: First Second Third Fourth

Finite Element Mesh:

How many nodes around circles?

Model units diameter for this many nodes: (0 for all circles)

Solver:

Solution Type: Conduction Convection Radiation Flow

Model Depth: (in current length units)

Solve Accuracy:

Set selected solution parameters? No Yes

Calculate heat transfer coefficients? No Yes

Bild 48: Eingabefenster zur Auswahl der Analyseart All

Durch

(Menüleiste)/Analysis/<MM>↓{Solve} <MM>↑

werden sowohl die Wärmeübertragung durch Wärmeleitung auf der Ebene der Leiterkarte als auch die Wärmeübertragung zur Umgebung durch Konvektion und Wärmestrahlung berechnet.

5.12.4.1 Ausgabe der Simulationsergebnisse

Durch

(Menüleiste)/Results/<MM>↓{Map →}{Temperatures} <MM>↑

wird die Temperaturverteilung auf der Ebene der Leiterkarte durch Isothermen dargestellt (siehe Bild 49).

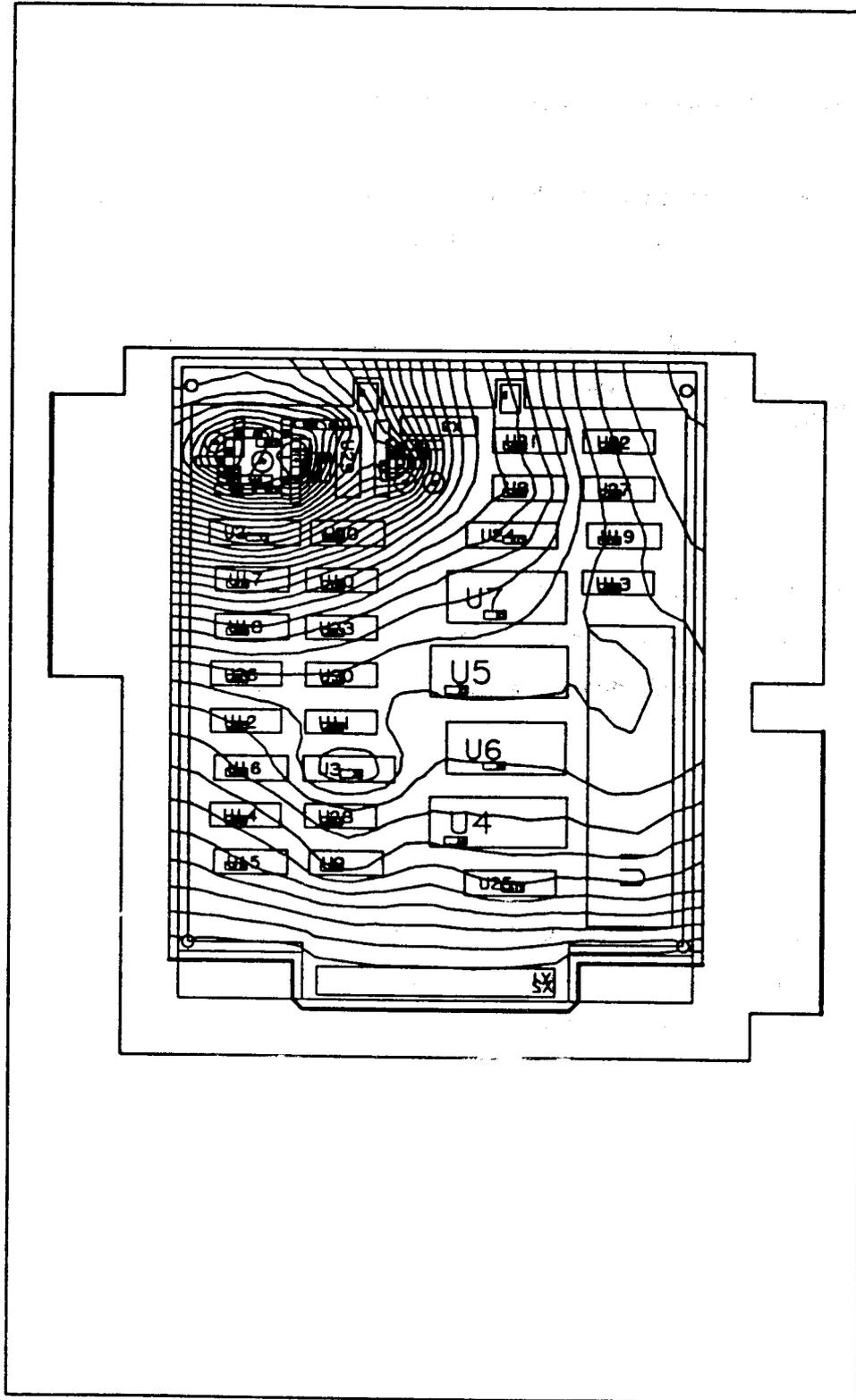


Bild 49: Temperaturverteilung auf der Ebene der Leiterkarte

Nach

(Menüleiste)/Results/<MM>↓{Graph →}{Temperatures} <MM>↑

erscheint ein Eingabemenü, welches die Eingabe einer Linie, festgelegt durch 2 Punkte, verlangt, an welcher die Temperaturverteilung ausgegeben werden soll.

Durch Positionieren des Cursors auf den Anfangspunkt der Linie (dieser Punkt muß auf der Leiterkarte bzw. an der Leiterkartenkante liegen) und

<ML>

wird der Anfangspunkt fixiert.

Anschließend wird der Cursor auf den Endpunkt der Linie positioniert, dieser Punkt muß ebenfalls auf der Leiterkarte bzw. an der Leiterkartenkante liegen.

Durch

<ML>

wird der Endpunkt fixiert. Es erscheint nun ein Ausgabefenster ähnlich dem, welches in Bild 50 abgebildet ist, in welchem die Temperaturverteilung entlang der Linie durch einen Graphen dargestellt wird.

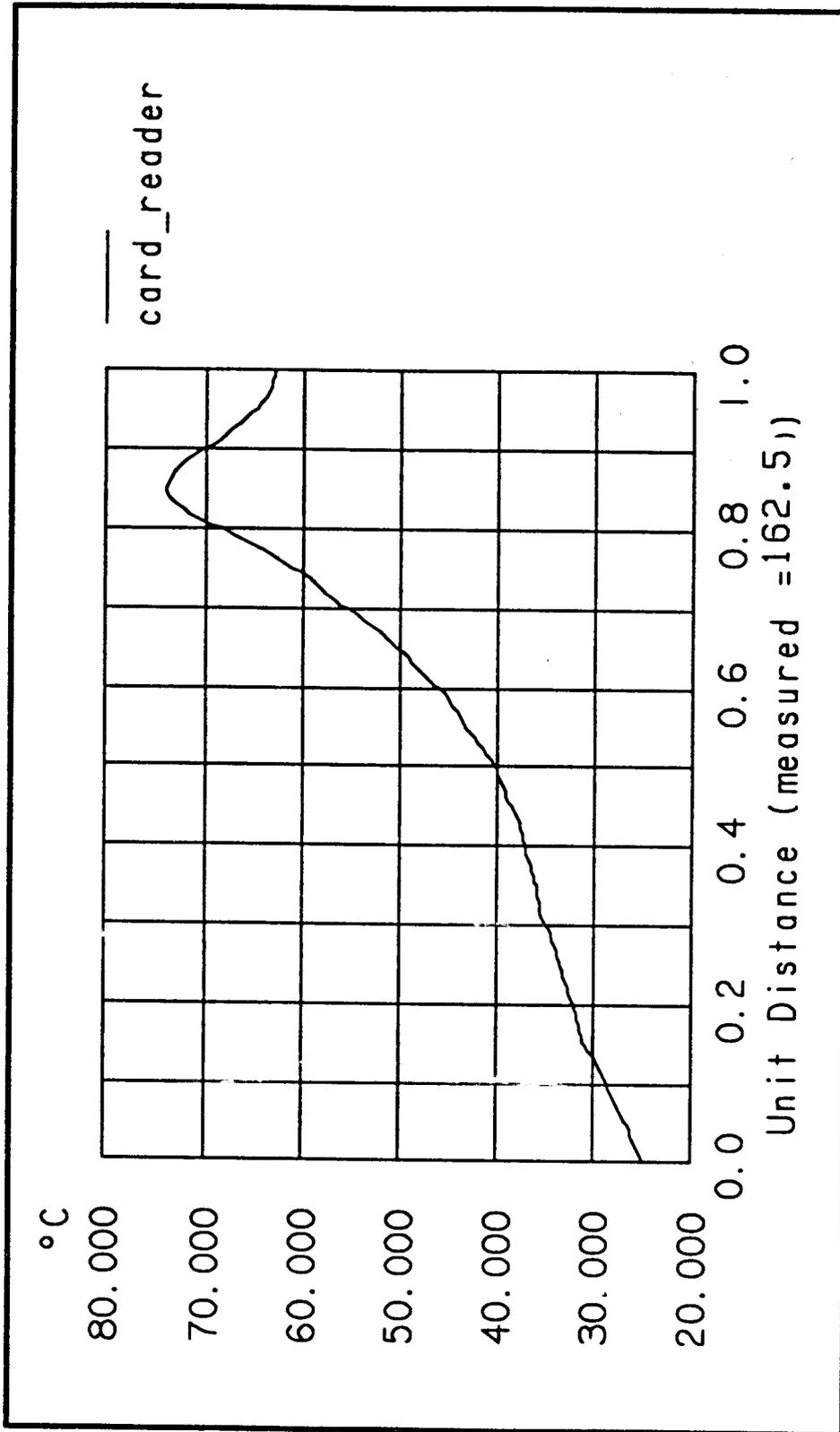


Bild 50: Darstellung des Temperaturverlaufs durch einen Graphen

Durch Positionieren des Cursors ins Ausgabefenster und

<ABORT/EXIT >

wird das Ausgabefenster geschlossen.

Durch Auswahl der Temperaturverteilung auf der Ebene der Oberflächen der Bauelemente durch die in Kapitel 5.12.2.1 gezeigte Vorgehensweise erscheint die in Bild 51 dargestellte Temperaturverteilung.

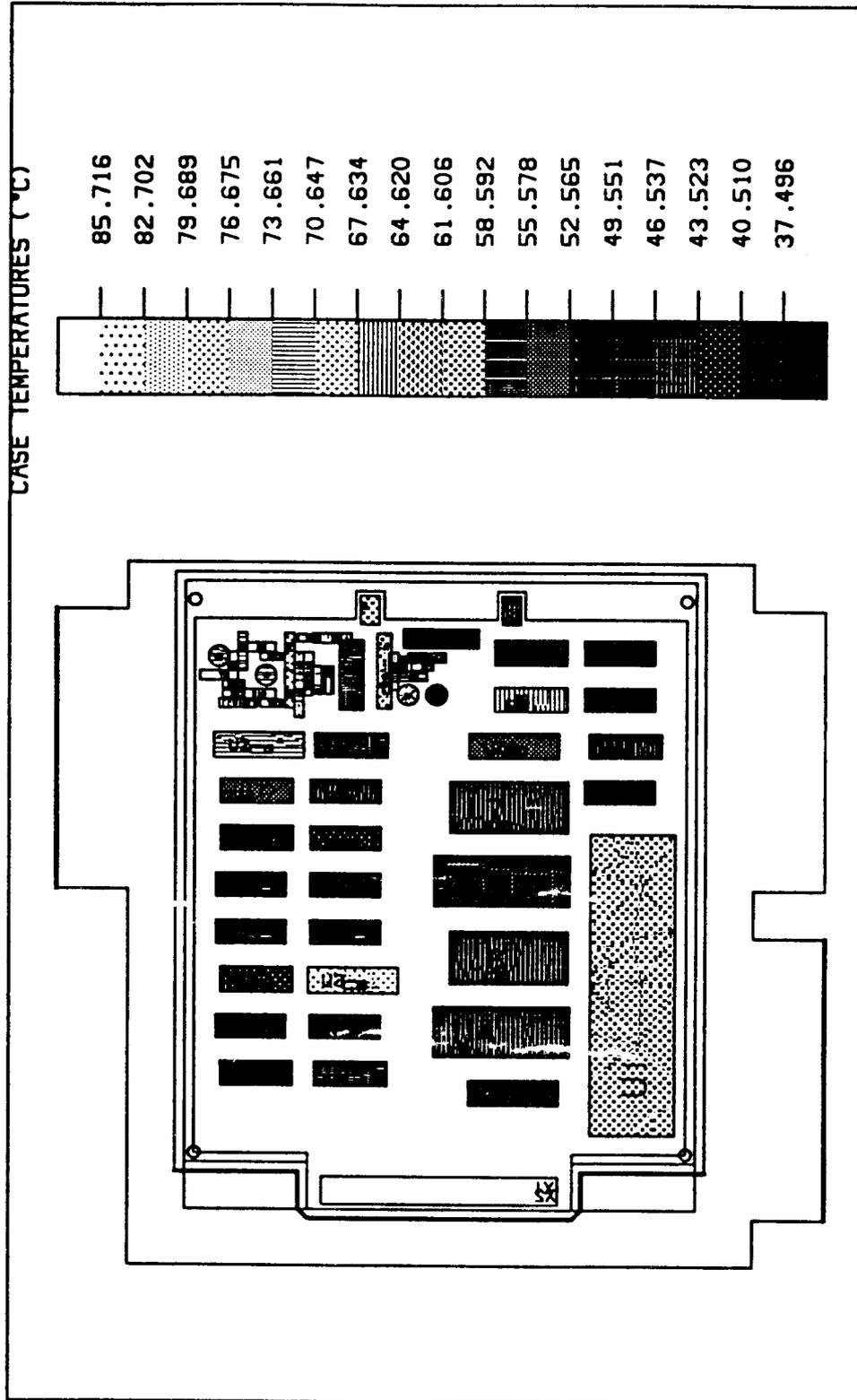


Bild 51: Temperaturverteilung auf der Ebene der Oberflächen der Bauelemente

Durch Auswahl der Temperaturverteilung auf der Ebene der Sperrschichten der Bauelemente durch die in Kapitel 5.12.2.1 gezeigte Vorgehensweise erscheint die in Bild 52 dargestellt Temperaturverteilung.

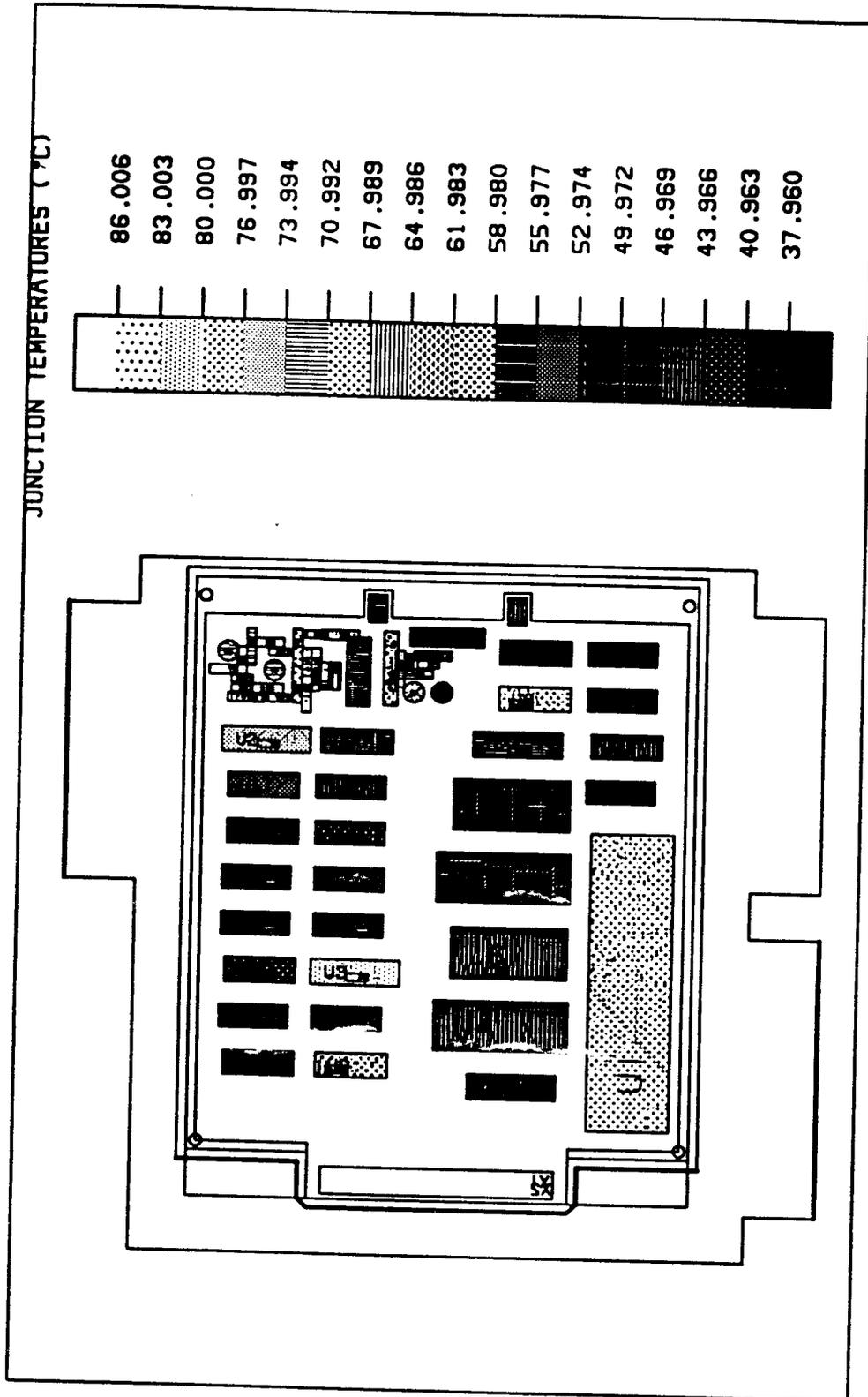


Bild 52: Temperaturverteilung auf der Ebene der Sperrschichten der Bauelemente

6. Literaturverzeichnis

- [1] Getting Startet with Electronic Packaging
- [2] Package Station Personal Learning Program
- [3] Auto Therm User's Manual
- [4] 3D-Design User's Manual
- [5] Manuskript zur Vorlesung Elektromechanische Bauelemente
- [6] Hering; Martin; Stohrer: Physik für Ingenieure, VDI-Verlag
- [7] W.Hell: Grundlagen der Wärmeübertragung, VDI-Verlag
- [8] VDI-Wärmeatlas, VDI-Verlag
- [9] W.Kast: Konvektive Wärme- und Stoffübertragung, Springer-Verlag

2. Labor für den Entwurf integrierter Anwenderschaltkreise

Dipl.-Ing.(FH) Bernd Reinke
an der
Fachhochschule Offenburg

Die Fachhochschule Offenburg bietet seit dem Wintersemester 1990/91 den Studenten des Fachbereichs Nachrichtentechnik das Wahlpflichtfach ASIC-Design an. Schon kurz nach der Errichtung des ASIC-Design-Centers im Frühjahr 1990 ermöglicht sie damit künftigen Ingenieuren eine Ausbildung in einem Bereich, der in der modernen Schaltungsentwicklung nicht mehr wegzudenken ist.

Organisation und CAE Einrichtung:

Der zeitliche Umfang des Wahlpflichtfachs ist auf vier Semesterwochenstunden festgelegt. Jeweils zwei Semesterwochenstunden werden durch Vorlesung bzw. durch Laborarbeit abgedeckt. Labor und Vorlesung sind dabei zeitlich voneinander getrennt. Angeboten wird das Wahlpflichtfach innerhalb des Hauptstudiums (fünftes bis achttes Semester). Die den Studenten zur Verfügung stehende Entwicklungsumgebung besteht aus fünf Workstations (Typ Apollo DN3500 mit 19" Farbmonitor) im Token-Ring sowie einer Laserdrucker- bzw. einer DINA0 HP-Plotter Ausgabereinheit. Entwicklungssoftware ist IDEA (Version 7.0) der Firma Mentor Graphics.

Entwurfsmethoden

a) schematische Darstellung

Das "Geysky-Dreieck", das im herkömmlichen Schaltungsentwurf als auch im Chipentwurf

Anwendung findet, verdeutlicht den Weg, den die Studenten bei der Entwicklung eines kundenspezifischen IC's beschreiten.

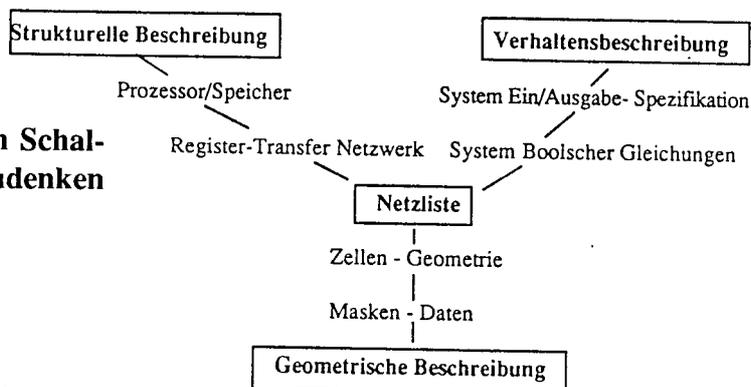


Bild 1: Geysky-Dreieck

Das Geysky-Dreieck beinhaltet drei Beschreibungsformen im Entwurfsprozeß:

- strukturelle Beschreibungsform

Sie gibt die Struktur einer Schaltung bildhaft als auch beschreibend wieder. Beispiele hierzu sind Blockschaltbilder, Schaltungsbeschreibende Sprachen (z.B. VHDL) und der häufig eingesetzte Schaltplan (Verbindungsplan).

- Verhaltensbeschreibung

Die Verhaltensbeschreibung erfaßt die Funktion einer Schaltung durch Ein- Ausgangsspezifikationen. Die eigentliche Struktur der Schaltung ist bei dieser Beschreibungsform nicht von Bedeutung. Vertreter der Verhaltensbeschrei-

bung sind Zustandsdiagramme, Impulsdia-
gramme und algorithmisch- mathematische
Funktionsbeschreibungen.

- geometrische Beschreibungsform

Die funktionsfähige testbare Schaltung, die ent-
weder als Platine oder als Chip vorliegt wird
durch deren Platinenlayout oder deren Ferti-
gungsmasken beschrieben. Die geometrische
Beschreibungsform ist daher eine
sehr fertigungsnahe Art der Beschrei-
bung.

Da der Entwurfsprozeß bis zum Prototyp einer
Platine oder eines Chips alle drei Beschrei-
bungsformen benutzt, und ab einer gewissen
Komplexität sinnvollerweise rechnergestützt
abläuft, wird die Netzliste als eine allen gemein-
same Datenbasis für den Entwurf eingeführt.

b) Umsetzung in den Laborablauf

Der Laborablauf richtet sich weitgehend nach
dem klassischen Entwurfsmodell, das den
Schaltplan als Entwurfsbasis vorsieht. Über die
Gatter-Netzliste, die aus dem Schaltplan erzeugt

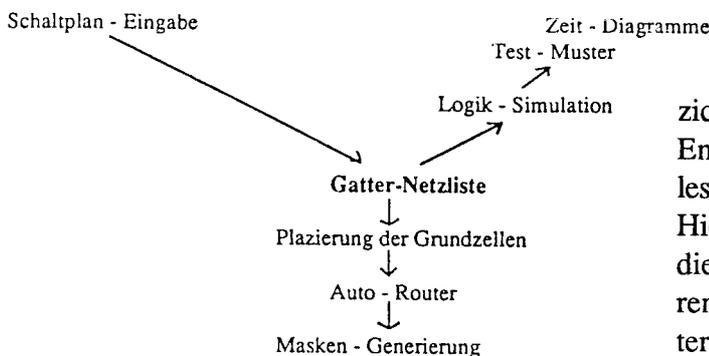


Bild 2: klassisches Entwurfsmodell

wird, führt der Weg zu Schaltungssimulation.
Sie wird in der untersten Hierarchiestufe

(Einzeltransistoren) analog und in der
übergeordneten Hierarchiestufe (Gatter) digi-
tal durchgeführt. Nach Schalplaneingabe und
Simulation erfolgt die Umsetzung der Schal-
tung in entsprechende Fertigungsmasken, wel-
che für Standard CMOS Prozesse üblich sind.
Bild 3 zeigt die allgemein zur Ausbildung zur
Verfügung stehenden Programme entsprechend
der Anordnung im Geysy Diagramm.

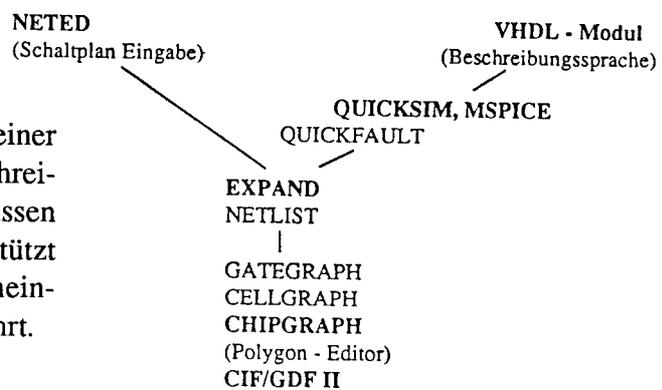


Bild 3: Entwicklungsprogramme

In digitalen Schaltungen steht dem klassischen
Entwurf eine Schaltungsentwurfsmethode
gegenüber, die gerade heute durch
Verfügbarkeit moderner Schaltungs-
beschreibungssprachen immer mehr
in den Vordergrund rückt. Sie ver-
zichtet vollständig auf den Schaltplan als
Entwurfsbasis und beschreibt die Schaltung in
lesbarer boolescher als auch algorithmischer Form.
Hier sei allein die Sprache VHDL erwähnt,
die ganze Schaltungsmodule (Mikroprozessoren,
Controller, Sequenzer...) in sehr kompakter
Form beschreibt.

Laborablauf

Die Übersicht zeigt den derzeitigen Laborversuchsablauf:

preter (Shell) wird geübt. Weiterhin wird die in Bild 4 dargestellte funktionsfähige Digitalschaltung mit Hilfe des Programms NETED (NETwork EDitor) eingegeben. Die Logikelemente stammen aus der IMS-Gate-Forest Bibliothek.

Versuch	Verwendetes Programm	Beispiel	
1	Betriebssystem Apollo, Schematische Eingabe Plotten, Prüfen, Hierarchie, Netzliste, Symbole	AEGIS, NETED, SYMED	Nand, "Würfel"
2	Analogsimulation Pegel, Stimuli, Delays, Ausgabe von Plots, Model-Files	MSPICE	CMOS- NAND MOS - Trans.
3	Digitalsimulation Stimuli, Delays, Darstellung Plotten	QUICKSIM	"Würfel" Kombin. Logik
4	Zell - Design Grundzelle, Layer, PDF - File Edition, Ausgabe, Bedienung von CHIPGRAPH	CHIPGRAPH	CMOS -NAND
5	Plazierung von Zellen Plazierung von Zellen einer gegebenen Bibliothek	CHIPGRAPH	Bibliotheks- zellen, "Würfel"
6	Verdrahten von Zellen Routen Stromversorgung Routen Signalverbindungen Belegung der Anschlußpads komplette Dokumentation des Entwurfs,	CHIPGRAPH	"Würfel" Fortsetzung Versuch 5

Übersicht: Laborversuche

Versuch 1 gibt einen Einblick in die Systemumgebung. Der Umgang mit den Entwicklungsumgebung auf Betriebssystemebene (Aegis), mit dem Display Manager und dem Befehlsinter-

In Versuch 2 wird das Nand-Gatter, dargestellt in Bild 6, anhand der Spice-Modelldaten der IMS-Gate-Forest Transistoren untersucht. Verzögerungszeiten, Kennlinien und Pegel werden

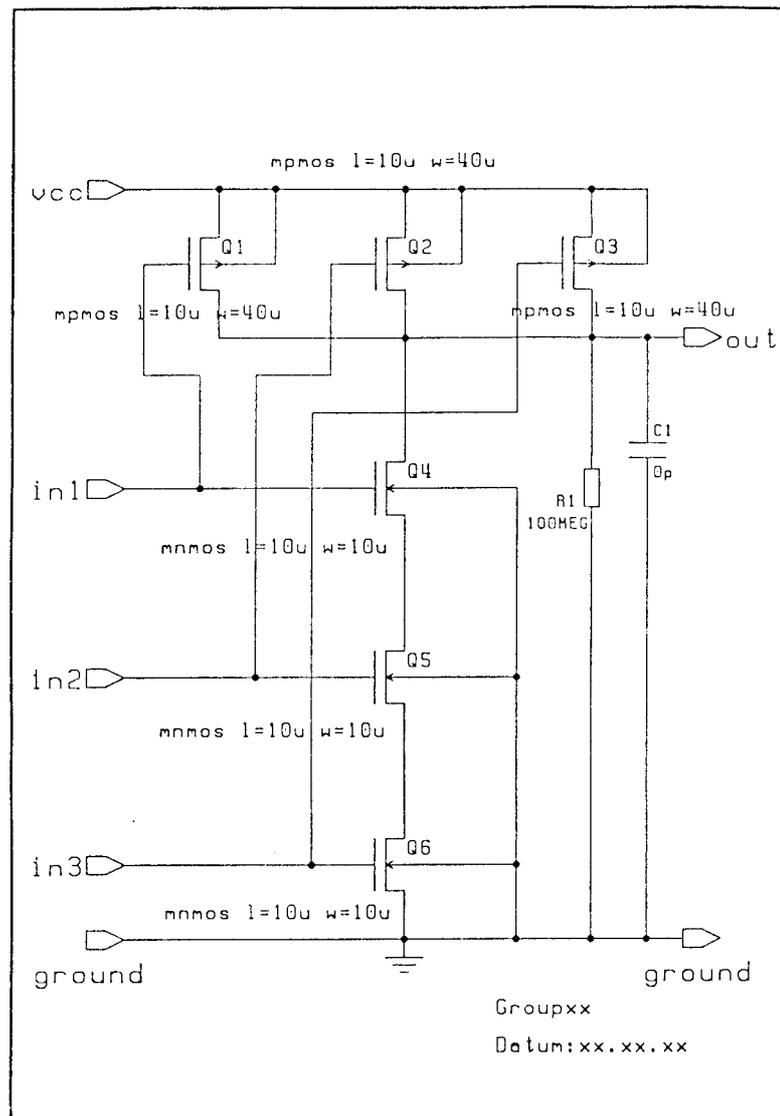


Bild 6: Schaltung zu Versuch 2 (Nand-Gatter)

Maskenentwurf. Diese Ebene ist normalerweise nur dem Full-Custom-Designer vorbehalten.

In Versuch 5 und Versuch 6 wird die kombinatorische bzw. sequentielle Logik von Versuch 1 auf einem Chip plaziert und unter Einhaltung der vorgegebenen Design-Rules von Hand verdrahtet (Bild 7,8,9,10). Ziel ist hierbei nicht die vollständige Verdrahtung und Funktion als vielmehr das Verständnis für Verdrahtungsregeln und der allgemeinen Design-Regeln. Weiteres Ziel ist das Verständnis für hierarchische Strukturen im gesamten Entwicklungsablauf. Der letzte Schritt ist das Flachklopfen (flatten) des fertigen Entwurfs.

Zusammenfassung

Das Labor vermittelt in sechs Versuchen die wichtigsten Stadien des Entwurfs integrierter Schaltkreise. Die Versuche umfassen die Schaltungsplaneingabe, die analoge und digitale Simulation sowie das Arbeiten mit einem Polygoneditor auf Maskenebene. Die Versuche geben damit einen Einblick in Problemstellungen bei einer ASIC-Entwicklung ohne dabei den Umfang eines Labors zu überschreiten.

Literatur:

- Entwurf Integrierter Anwenderschaltkreise (ASIC)
Vorlesung an der FH Offenburg
Prof.Dr.-Ing. Dirk Jansen

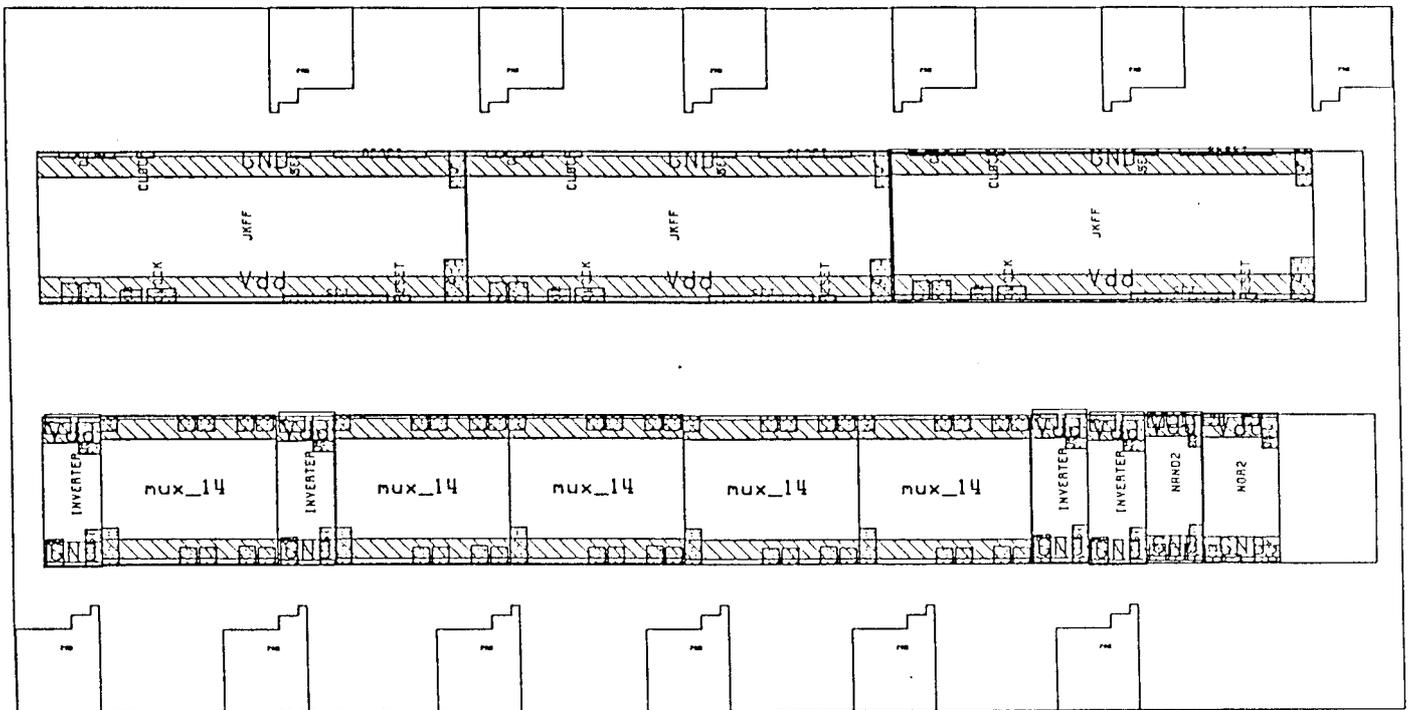


Bild 7: Platzierung der Zellen

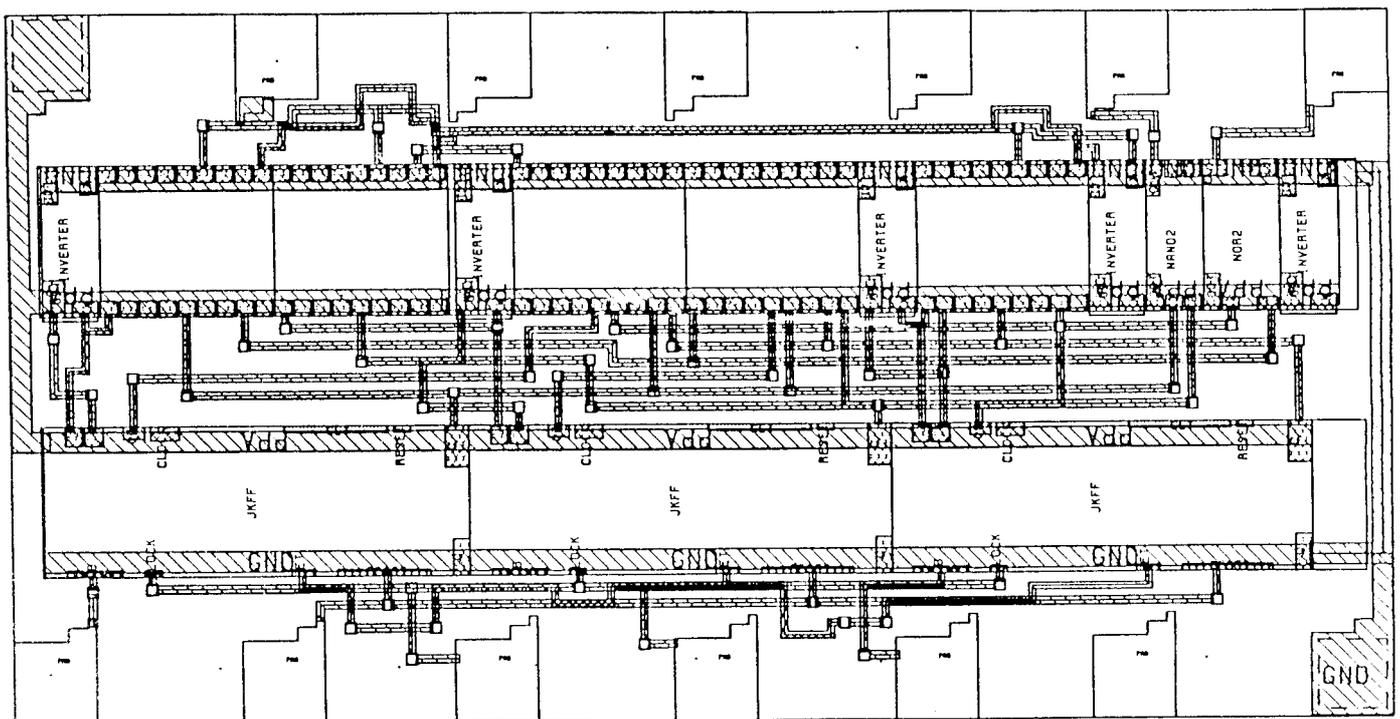


Bild 8: Verdrahtung der Zellen

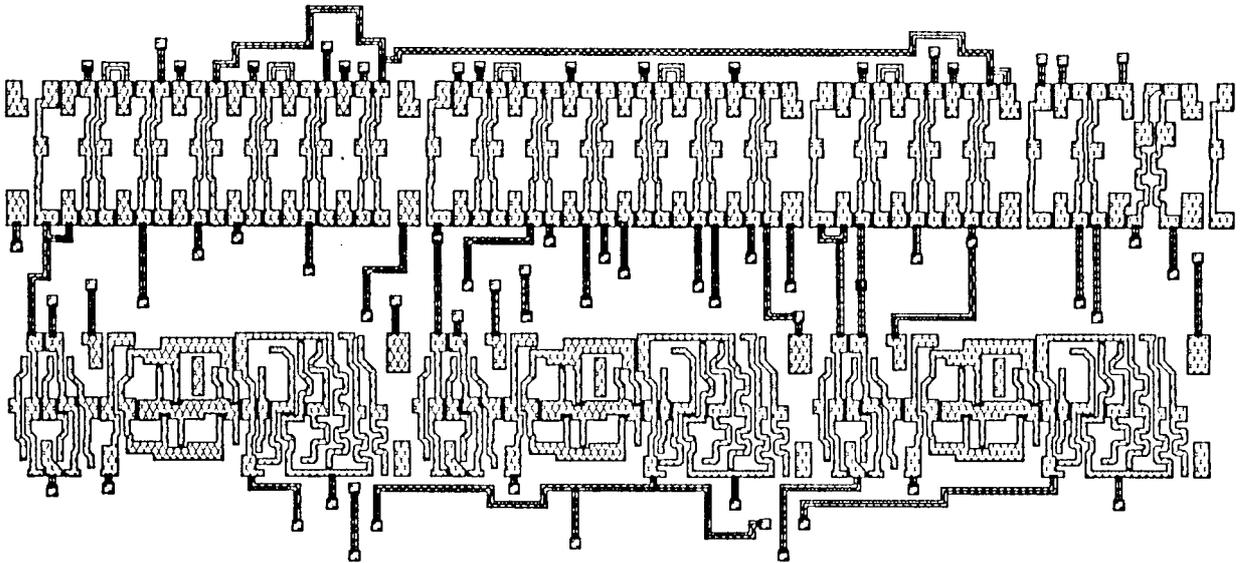


Bild 9: flachgeklopfter Entwurf (Poly-Ebene)

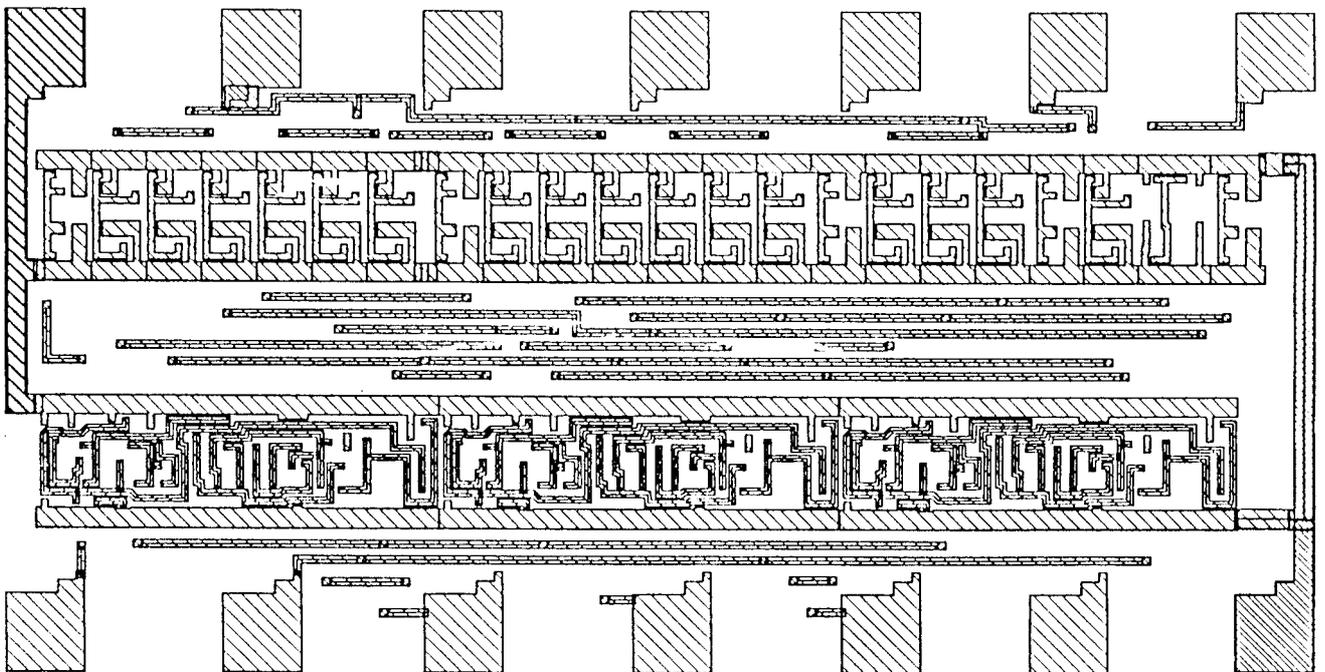


Bild 10: flachgeklopfter Entwurf (Metal-Ebene)

3. Komponenten für Integrierte Schaltungen

von Wolfgang Ritzert

An der FH Karlsruhe bestand bisher keine Erfahrung mit dem Entwurf von analogen integrierten Schaltungen (IS). In einem ersten Anlauf wurden deshalb zunächst einige Schaltungsprinzipien für Stromquellen und Stromspiegel und für Bandgap-Referenzzellen untersucht. Stromquellen, insbesondere solche, die Ströme liefern, die unabhängig von der Versorgungsspannung sind, werden häufig zur Arbeitspunkteinstellung von IS eingesetzt. Stromspiegel dienen oft zur Auskopplung der Stromdifferenz von Differenzverstärkern. Da die Schaltungen auf einem Transistor Array B500 der Fa. AEG realisiert werden sollen, wurden für die Simulation mit PSPICE bzw. Mentor-SPICE nur Komponenten verwendet, die auf dem genannten Array verfügbar sind und deren SPICE-Parameter von AEG angegeben sind. Durch die Verwendung von temperaturabhängigen Widerständen ergeben sich einige zunächst nicht erwartete Temperaturabhängigkeiten. Um eine einfache Vergleichbarkeit zu erreichen, wurden die Ströme der Stromquellen auf ca. 50 bzw. 100 μA gesetzt und die Simulationen jeweils bei 30, 50 und 100 $^{\circ}\text{C}$ durchgeführt.

1. Einfache Stromquelle

Die Serie der Untersuchungen beginnt mit dem einfachen Stromspiegel (Bild 1). Da beide Transistoren (zumindest in der Simulation) gleiches Temperaturverhalten zeigen, ist die Temperaturabhängigkeit des Stromes $I_{C(Q2)}$ nur durch die temp.-abhängige Veränderung des Widerstands $R1$ gegeben. ($R1=185 \text{ KOhm}$ bei 27 $^{\circ}\text{C}$ und $R1=215 \text{ KOhm}$ bei 100 $^{\circ}\text{C}$). Da bei dieser Schaltung keine Gegenkopplung im Spiel ist, ist der Ausgangswiderstand erwartungsgemäß $R2(Q2)=V_{AF}/I_C$. Das folgende SPICE Eingabe-File zeigt auch die Behandlung der Widerstände.

```

Einfacher Stromspiegel
.TEMP      30 50 100
Vcc 100    0      DC 10V
R1  100    99      RPIMPL2      7K
R2  99     98      RPIMPL2      7K
R3  98     97      RPIMPL2      7K
R4  97     96      RPIMPL2      7K
R5  96     95      RPIMPL2      7K
R6  95     94      RPIMPL2     50K
R7  94     93      RPIMPL2     50K
R8  93     1       RPIMPL2     50K
Q1  1      1       0      NPN1
Q2  3      1       0      NPN1
V2  3      0       10V

*
```

```

.MODEL NPN1 NPN
+ IS= .151E-15          CJE= .36E-12
+ BF= 201              BR= 2.39          VJE= .7
+ NF= 1                NR= 1            MJE= .33
+ VAF= 137             VAR= 24.1        CJC= .33E-12
+ IKF= .125E-1        IKR= .312E-2          VJC= .6
+ ISE= .271E-15       ISC= .134E-14       MJC= .37
+ NE= 1.30            NC= 1.12          CJS= 2.5E-12
+ RB= 150             RE= 4.34          VJS= .7
+ TF= .4E-9           RC= 36            MJS= .45
+ EG= 1.2             XTB= 2.37

*****
.MODEL RPDIF1 RES (R=1 TC1=1.6E-3 TC2=5.8E-6) ;fuer T= -30...+90 Grad C
.MODEL RPIMPL1 RES (R=1 TC1=1.8E-3 TC2=1.1E-5) ;fuer T= -50...+50 Grad C
.MODEL RPIMPL2 RES (R=1 TC1=1.67E-3 TC2=7.3E-6) ;fuer T= -30...+90 Grad C
*****
.DC V2 2V 15V 1V
.PROBE
.END

```

2. Widlar-Stromquelle

Die Widlar-Stromquelle (Bild 2) hat mehrere Vorteile gegenüber der einfachen Stromquelle:

1. Der gewünschte Ausgangsstrom ist nur ein Bruchteil des Referenzstromes. Da R1 für den selben Ausgangsstrom jetzt wesentlich niederohmiger sein kann, kommt man mit weniger Chipfläche aus. (R1 hier R1...R4).
2. Durch die Serien-Serien-Gegenkopplung von Q2 erhält man einen sehr hohen Ausgangswiderstand.
3. Da UBE einen negativen TC und der GK-Wid. in der Emitterleitung von R2 einen positiven TC haben, kann man mit einer teilweisen Kompensation der Temperaturkoeffizienten rechnen.

3. Wilson-Stromquelle

Die Wilson-Stromquelle (Bild 3) hat einen extrem hohen Ausgangswiderstand, der sich aus folgender Betrachtung ergibt: Bei einer Zunahme von $I_C(Q3)$ um ΔI_C nimmt der Strom durch Q2 ebenfalls um etwa ΔI_C zu. Dieses ΔI_C wird nach Q1 gespiegelt. Da der Referenzstrom (hier der Strom durch R5...R7) in etwa eingepreßt ist, vermindert sich $I_B(Q3)$ um eben dieses ΔI_C . Damit ist die GK-Schleife geschlossen, sie wirkt einer Erhöhung des Ausgangsstromes entgegen. Der Ausgangswid. von Q3 wird um etwa den Faktor seiner Stromverstärkung vergrößert.

Die Temperaturabhängigkeit der Schaltung hängt hier von der Anordnung der Widerstände zur Erzeugung des Referenzstromes ab.

4. Selbststabilisierende Stromquelle mit UBE als Referenz

Die Schaltung zeigt Bild 4. Selbststabilisierende Quellen bestehen im Prinzip aus zwei gegeneinandergeschalteten Stromspiegeln, die sich gegenseitig die Referenzströme liefern. Hätten beide Spiegel einen linearen Übertragungsfaktor zwischen Referenz- und Ausgangsstrom, dann wäre kein stabiler Zustand möglich. Deshalb gibt man einem der beiden Stromspiegel einen nichtlinearen Stromübertragungsfaktor. Als Betriebszustand können sich dann nur die Schnittpunkte der linearen Übertragungsfunktion des (oberen) Strom-

spiegels mit der nichtlinearen Übertragungsfunktion des (unteren) Stromspiegels einstellen. Bild 5 zeigt diesen Zusammenhang. Da einer der beiden Schnittpunkte im Nullpunkt liegt, muß eine sogenannte Startup-Schaltung den gewünschten zweiten Arbeitspunkt erzwingen /1/.

(Diese und die folgenden Schaltungen neigen zur Selbsterregung. Es ist deshalb die Schleifenverstärkung bei hohen Frequenzen durch entsprechende zusätzliche (Miller-) Kapazitäten herabzusetzen.)

Bild 5a zeigt die selbststabilisierende Stromquelle in "aufgetrenntem Zustand" für Simulationszwecke.

5. Selbststabilisierende Stromquelle mit Doppeltransistor

Bild 6 zeigt das Prinzip einer selbststabilisierenden Stromquelle mit einem Doppeltransistor. Bild 7 zeigt auch diese Schaltung in "aufgetrenntem Zustand" zum besseren Verständnis ihrer Funktion.

Bild 7a zeigt eine verbesserte Version, bei der beide Stromspiegel zur Erhöhung der Ausgangswiderstände als Wilson-Quellen geschaltet sind. Die Abhängigkeiten der Ströme I_1 und I_2 von der Temperatur und von der Versorgungsspannung sind für viele Anwendungsfälle hinreichend klein. Die Schaltung ist Bestandteil der nachfolgend beschriebenen Bandgap-Spannungsreferenz-Schaltung.

6. Bandgap-Referenz-Spannungsquelle

Die in Bild 8 gezeigte Schaltung entspricht der Bandgap-Referenz-Zelle, wie sie von der Fa. AEG unter dem Namen BG1 angegeben wird.

(Es fehlen nur die Startup-Schaltung und ein Miller-C über X3). Die Berechnung ist in Bild 8 nur angedeutet. Sie wurde in Anlehnung an /1/ in einer Studienarbeit an der FH Karlsruhe niedergelegt /2/.

Bei einer Ausgangsspannung von 1.288 V wurde in der Simulation eine Temperaturabhängigkeit von 0.13 mV/K ermittelt, woraus sich ein TC von ca. $1 \cdot 10^{-4}/K$ ergibt.

Ab einer Betriebsspannung von ca. 4 V steht die o.g. Referenzspannung zur Verfügung. Die Abhängigkeit der Ausgangsspannung von der Versorgungsspannung wurde zu ca. 1.5 mV/V ermittelt, was einem Faktor von $1.16 \cdot 10^{-3}$ entspricht.

Zu beachten ist:

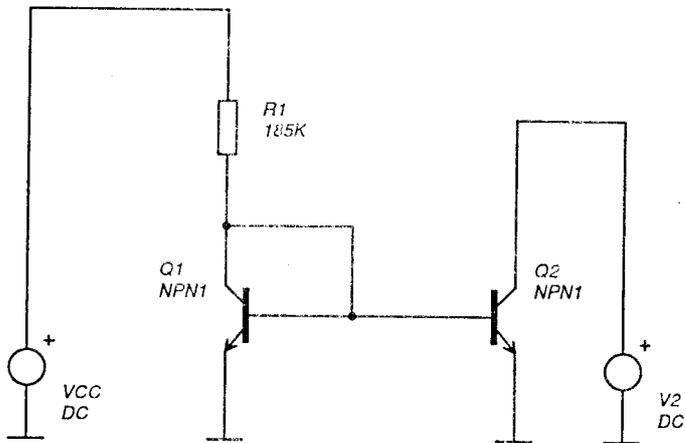
1. Der Innenwiderstand dieser Referenz Spannungsquelle ist negativ !
2. Die Ausgangsspannung ist sehr stark abhängig vom Laststrom !
Schon ein Laststrom von $\pm 1 \mu A$ ändert die Ausgangsspannung um ± 25 mV, was einem Ausgangswiderstand von $- 25$ KOhm entspricht.

Schrifttum:

- /1/ Gray, P.R., Meyer, R.G., *Analysis and Design of Analog Integrated Circuits, Second Edition, 1984, John Wiley & Sons, New York.*
- /2/ Ehrlich, Gantner, Gerstner, *Realisierung von Analog-Schaltungen auf einem Transistor-Array (Teil 1), Studienarbeit WS 90/91, FB Nachrichtentechnik, FH Karlsruhe.*

Bild 1.

Einfache Stromquelle

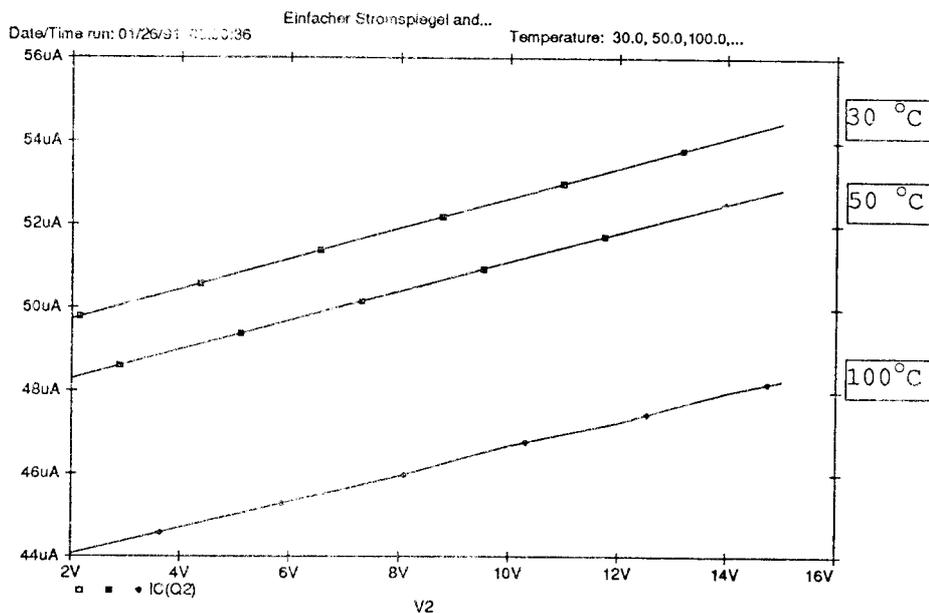


$$\text{Stromverhältnis: } \frac{I_{C2}}{I_{ref}} = \frac{1}{1 + \frac{2}{B}} \quad \text{oder: } \frac{I_{C2}}{I_{ref}} = \frac{1}{1 + \frac{2}{B}} * \left(1 + \frac{U_{CE2}}{V_A}\right)$$

$$\text{Ausgangs-Widerstand: } r_o = \frac{V_A}{I_{C2}} = \frac{dV_2}{dI_{C(Q2)}} = 2.6 \text{ MegOhm}$$

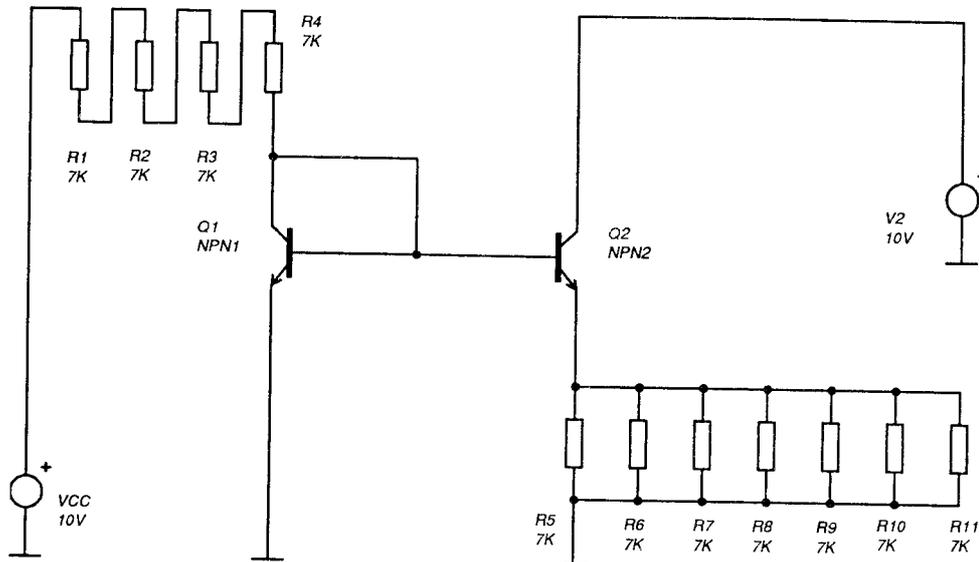
$$\text{Empfindlichkeit: } S_{V_{CC}}^{I_{C2}} = 1 \left(S = \frac{dI_{C2}}{I_{C2}} / \frac{dV_2}{V_2} \right)$$

$$\text{Temperaturkoeffizient: } TC = \frac{1}{I_{C(Q2)}} * \frac{dI_{C(Q2)}}{dT} = -1.7 * 10^{-3} \text{ K}^{-1}$$



$I_{C(Q2)}$ als Funktion von V_2 bei $T = 30, 50$ und $100 \text{ } ^\circ\text{C}$.

Widlar - Stromquelle

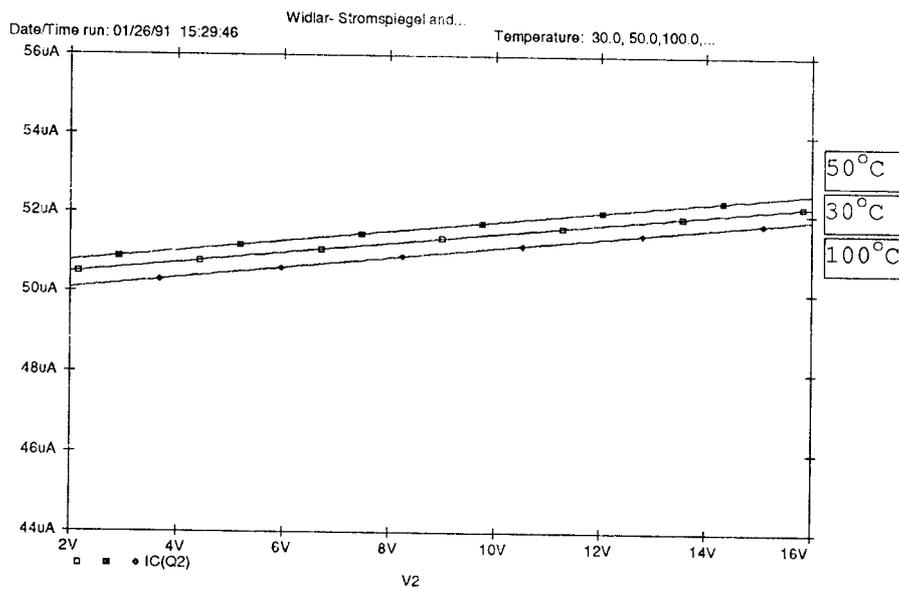


$$\text{Stromverh: } \frac{IC2}{Iref} = e^{\frac{-IC2 * RE}{UT}}$$

$$\text{Ausg.-Wid: } r_o = r_{o2} * \left(1 + \frac{IC2 * RE}{UT}\right) = \frac{dV2}{dICQ2} = 8 \text{ MegOhm}$$

$$\text{Empfindlichkeit: } S_{VCC}^{IC2} = \frac{1}{1 + \frac{IC2 * RE}{UT}}$$

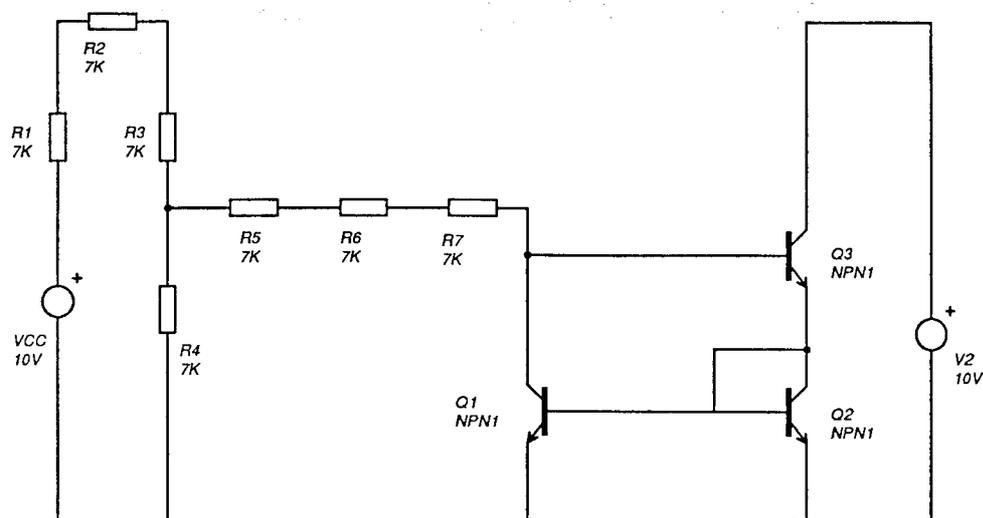
$$\text{Temperaturkoeffizient: } TC = \frac{1}{ICQ2} * \frac{dICQ2}{dT} = 0.3 * 10^{-4} K^{-1} \dots 2 * 10^{-7} K^{-1}$$



IC(Q2) als Funktion von V2 bei 30, 50 und 100 °C.

Bild 3.

Wilson - Stromquelle

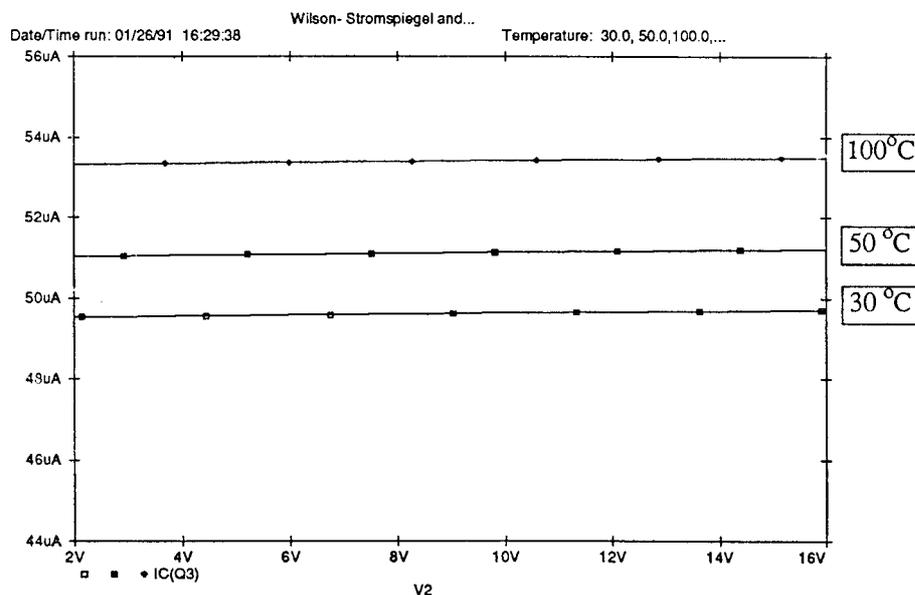


$$\text{Stromverh: } \frac{I_{C2}}{I_{ref}} = \frac{B^2 + 2B}{B^2 + 2B + 1}$$

$$\text{Ausg.-Wid: } r_o = r_{o2} * (1 + B) = 70 \text{ MegOhm}$$

$$\text{Empfindlichkeit: } S_{V_{CC}}^{I_{C2}} = 1$$

$$\text{Temperaturkoeffizient: } TC = \frac{1}{I_{CQ2}} * \frac{dI_{CQ2}}{dT} = 1 * 10^{-3} \text{ K}^{-1}$$



IC(Q3) als Funktion von V2 bei 30, 50 und 100 °C.

Bild 5.

zur selbststabilisierenden Stromquelle mit U_{BE} als Referenz

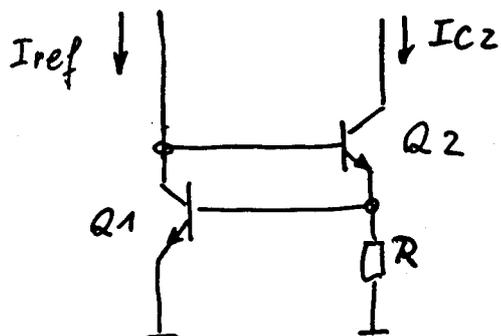
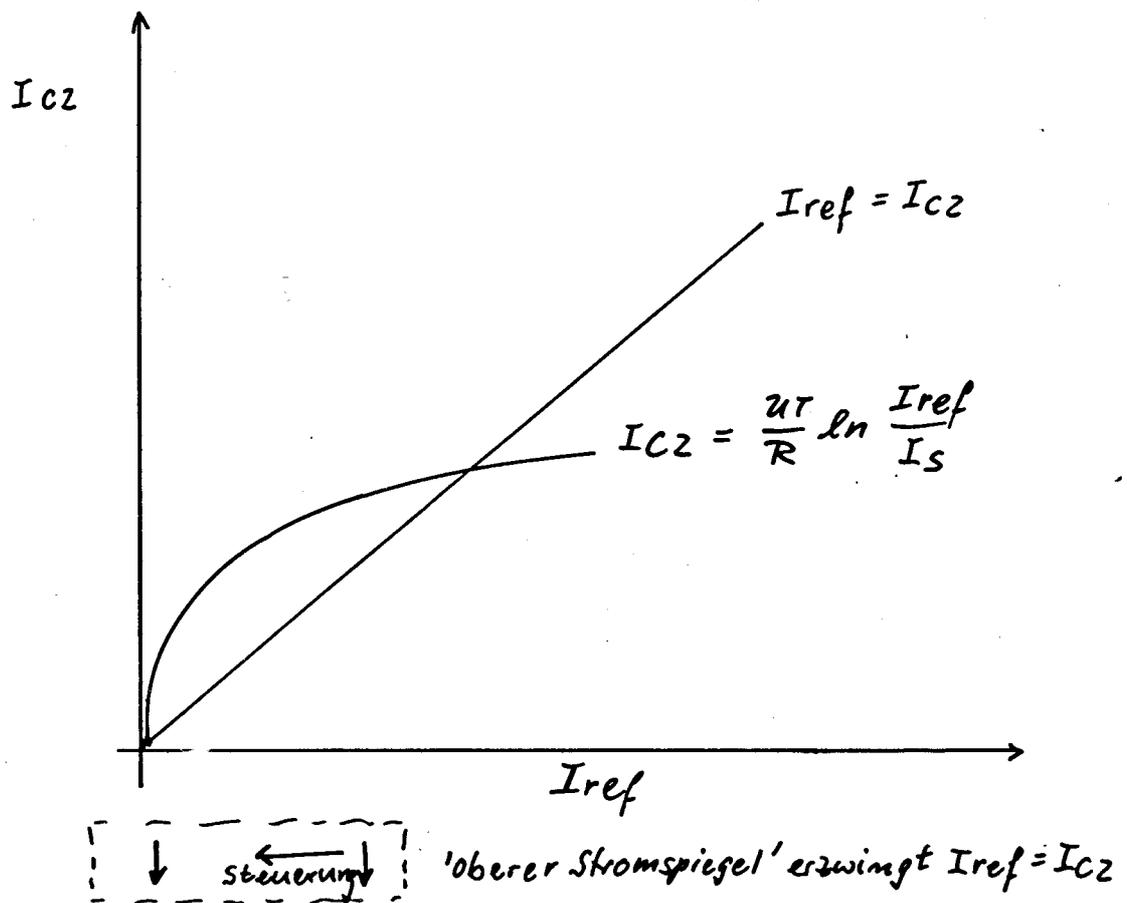
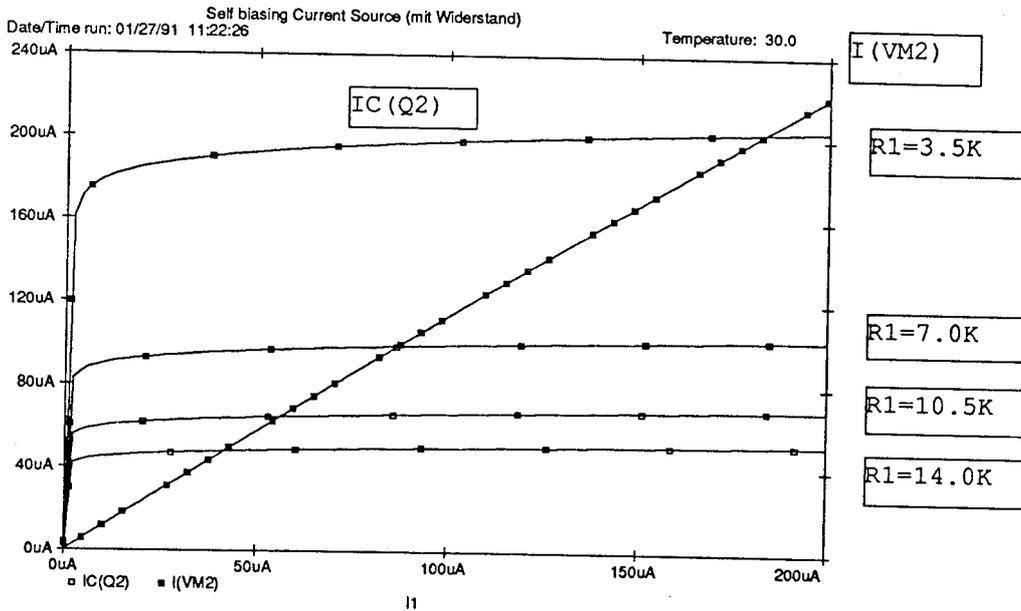
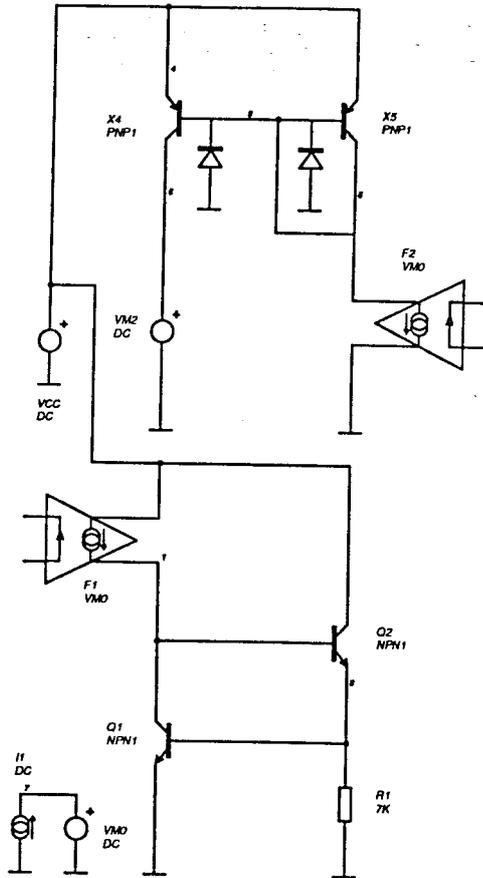


Bild 5a.

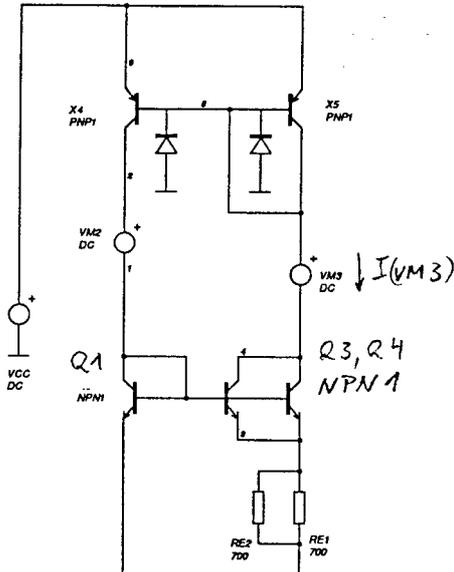
Selbststabilisierende Stromquelle mit U_{BE} als Referenz



Von der Versorgungsspannung unabhängige Stromquelle (self biasing)
 Einstellung des Stromes als Funktion von R1.

Bild 6.

Selbststabilisierende Stromquelle mit Doppeltransistor



Berechnung:

$$I_{C1} = I_s \cdot e^{\frac{U_{BE1}}{U_T}} \quad \text{wobei } U_{BE1} = U_{BE2} + I_{C2} \cdot R_E$$

und $I_{C1} = I_{C2}$ wegen des oberen Stromspiegels.

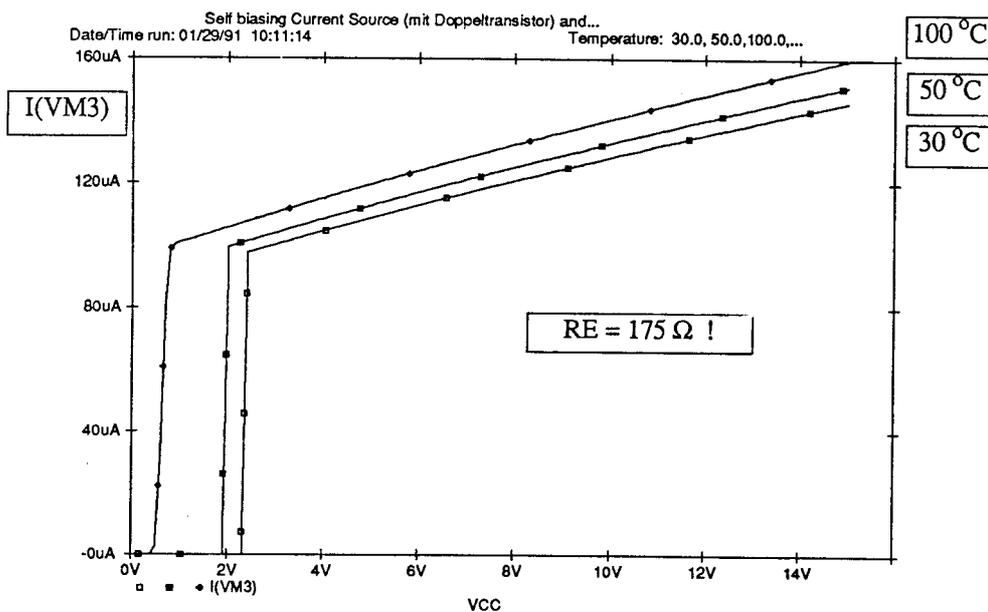
daraus folgt:

$$R_E = \frac{U_T}{I_{C1}} \cdot \ln 2$$

Beispiel: $I_{C1} = I_{C2} = 100 \mu A$, $U_T = 25 mV \Rightarrow R_E = 173 \text{ Ohm}$

Relative Empfindlichkeit: $s = \frac{1}{I_{VM3}} \cdot \frac{dI_{VM3}}{dV_{CC}} = \frac{1}{130 \mu A} \cdot \frac{38 \mu A}{10 V} = 29 \cdot 10^{-3} / V$

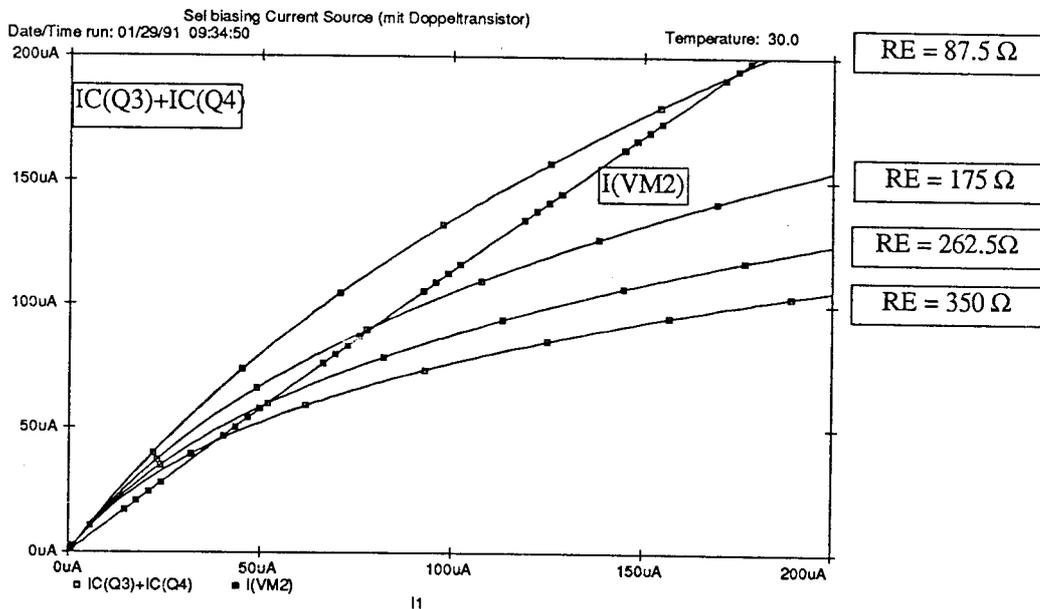
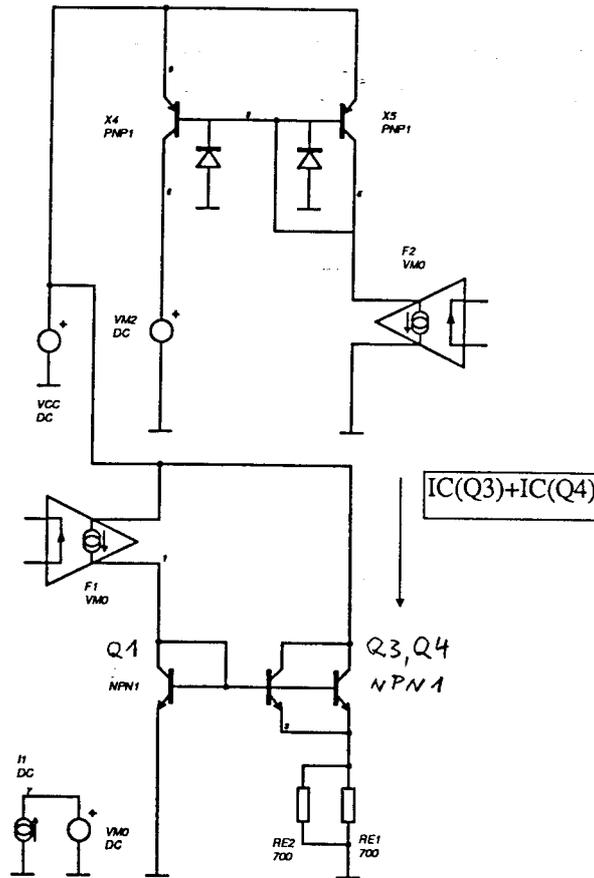
Temperaturkoeffizient: $TC = \frac{1}{I_{VM3}} \cdot \frac{dI_{VM3}}{dT} = \frac{1}{130 \mu A} \cdot \frac{20 \mu A}{70 K} = + 2.2 \cdot 10^{-3} / K$



Von der Versorgungsspannung unabhängige Stromquelle mit Doppeltransistor. Einstellung des Stromes I_{C2} als Funktion von V_{CC} bei den Temperaturen 30, 50 und 100 Grad C.

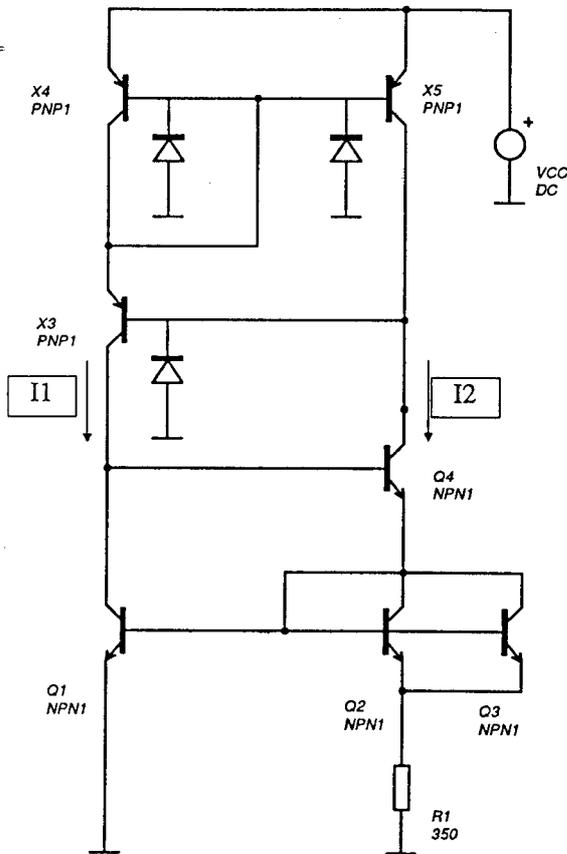
Bild 7.

Selbststabilisierende Stromquelle mit Doppeltransistor



Von der Versorgungsspannung unabhängige Stromquelle mit Doppeltransistor. Einstellung des Stromes $IC(Q2)$ als Funktion von RE bei den Temperaturen 30, 50 und 100 Grad C.

Hochkonstante Stromquelle für variable Versorgungsspannung



Berechnung:

$$I_{CQ1} = I_S * e^{\frac{U_{BE}}{U_T}} \quad (1)$$

$$U_{BE1} = U_{BE2,3} + I_{CQ2,3} * R1 \quad (2)$$

$$\ln \frac{I_{CQ1}}{I_S} = \frac{U_{BE2,3}}{U_T} + \frac{I_{CQ2,3} * R1}{U_T} \quad (3)$$

$$I_{CQ2,3} = 2 * I_S * e^{\frac{U_{BE2,3}}{U_T}} \quad (4)$$

$$\ln \frac{I_{CQ2,3}}{2 * I_S} = \frac{U_{BE2,3}}{U_T} \quad (5)$$

(5) in (3):

$$\ln \frac{I_{CQ1}}{I_S} = \ln \frac{I_{CQ2,3}}{2 * I_S} + \frac{I_{CQ2,3} * R1}{U_T} \quad (6)$$

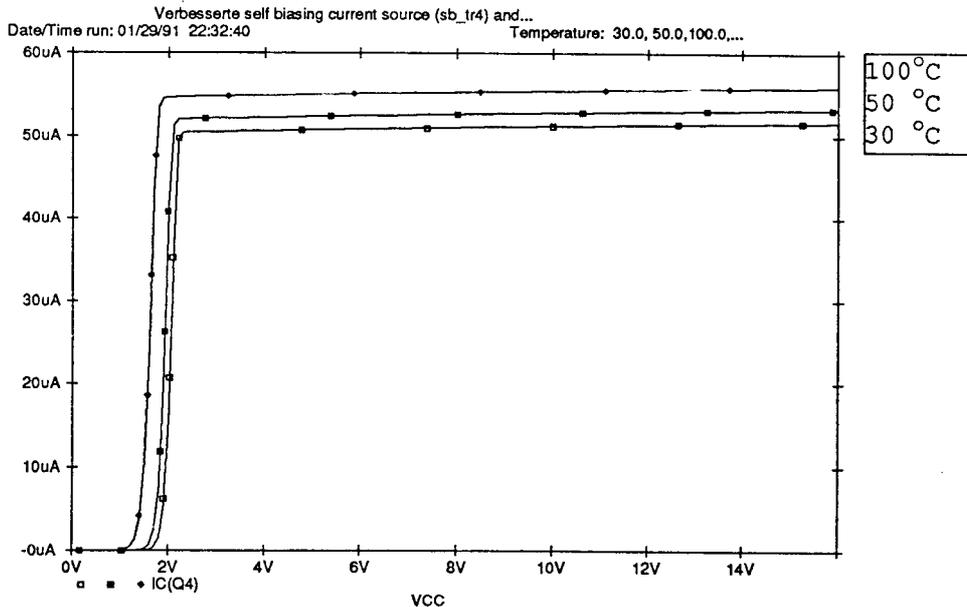
für $I1=I2$ (erzwingt der obere Stromspiegel) wird $I_C(Q2,Q3) = I_C(Q1) = I1 = I2$

$$\implies R1 = \frac{U_T}{I1} * \ln 2$$

Beispiel: $I1=50\mu A$, $U_T=25mV \implies R1= 347\Omega$

Empfindlichkeit gegen ΔV_{CC} : $\frac{1}{I_{CQ4}} * \frac{\Delta I_{CQ4}}{\Delta V_{CC}} = \frac{1}{50\mu A} * \frac{0.9\mu A}{10V} = 1.8 * 10^{-3} /V$

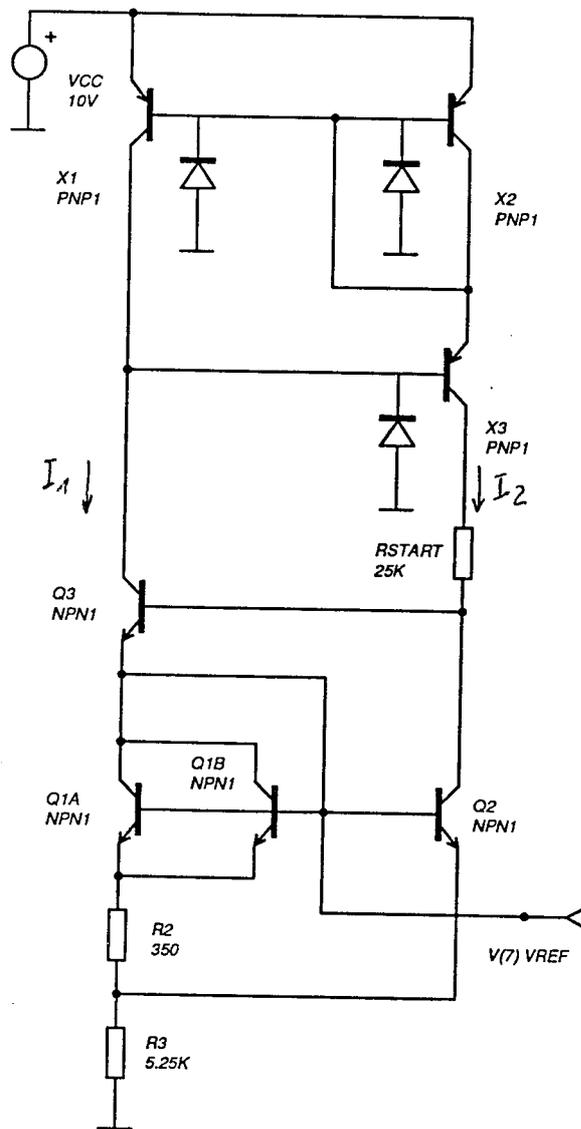
Temperaturkoeffizient: $TC = \frac{1}{50\mu A} * \frac{4.3\mu A}{70K} = 1.2 * 10^{-3} /K$



Zwei unterschiedliche Wilson-Stromspiegel, gegeneinandergeschaltet.

Bild 8.

Bandgap - Referenz nach AEG, BG1 (ohne Startup-Schaltung)



Basis-Ströme vernachlässigt.

$$I_2 = I_s * e^{\frac{U_{BE2}}{U_T}} \quad \text{und} \quad I_1 = 2 * I_s * e^{\frac{U_{BE1}}{U_T}}$$

$$U_{BE2} = U_T * \ln \frac{I_1}{2I_s} + I_1 * R_2 = U_T * \ln \frac{I_2}{I_s}$$

der obere Stromspiegel erzwingt: $I_1 = I_2 = I$!

$$I_1 = I_2 = I = \frac{U_T}{R_2} * \ln 2$$

$$\begin{aligned} U_{ref} &= 2 * I * R_3 + U_T * \ln \frac{I}{I_s} \\ &= 2 * R_3 * \frac{U_T}{R_2} * \ln 2 + U_T * \ln \frac{I}{I_s} \\ &= U_{R3} + U_{BE2} \end{aligned} \quad (1)$$

$$\frac{dU_{BE2}}{dT} = \frac{E_{GO} - U_{BE2}}{T} + 3 * \frac{k}{e} \approx -2 \text{ mV/K} \quad (2)$$

TK < 0 !!

$$\frac{dU_{R3}}{dT} = 2 * \frac{R_3}{R_2} * \frac{k}{e} * \ln 2 \leftarrow \text{kann durch } \frac{R_3}{R_2} \text{ eingestellt werden.} \quad (3)$$

TK > 0 !!

Für $\frac{dU_{ref}}{dT} = 0$ muß (2) gleich (3) sein !!

Dies führt für Raumtemperatur auf $\frac{R_3}{R_2} \approx 15$.

Beispiele: $R_2 = 275 \Omega$ und $R_3 = 5.60 \text{ K}\Omega$
 oder wie bei BG1: $R_2 = 350 \Omega$ und $R_3 = 5.25$

4. ENTWICKLUNG EINES EINSEITENBAND-AMPLITUDENMODULATORS

AUF DEM HALBKUNDEN-IC B500A

Verfasser: Bernhard Sieben

Betreuer: Prof.Dr. G. Albert

Vortrag am 1.2.1991 an der Fachhochschule Aalen

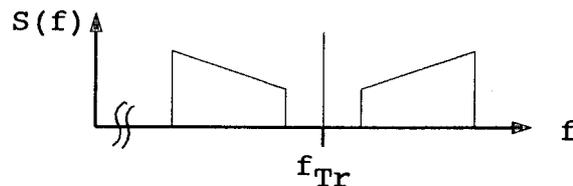
Inhaltsverzeichnis

- 1.) Theorie der Einseitenband-Amplitudenmodulation
 - 1.1) Zweck
 - 1.2) Die 3. Methode
 - 1.2.1) Prinzip
 - 1.2.2) Störeinflüsse
- 2.) Realisierung
 - 2.1) Mischer
 - 2.2) Filter
 - 2.3) 90°-Phasenschieber
 - 2.4) Abgleichmaßnahmen

1) Theorie der Einseitenband-Amplitudenmodulation

1.1) Zweck

Ein herkömmliches amplitudenmoduliertes Signal besteht aus einem Träger und zwei Seitenbändern.

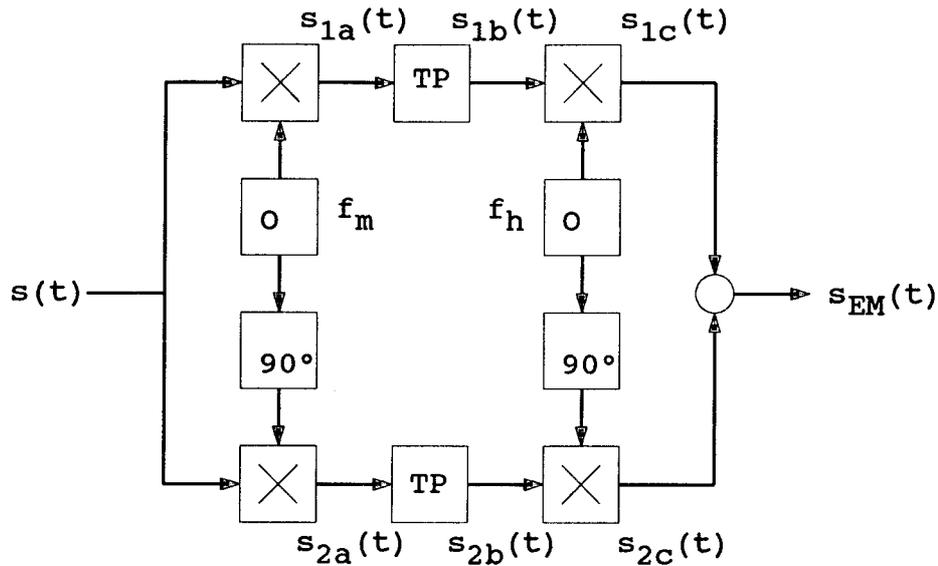


Zur Vermeidung linearer Verzerrungen muß die Trägerleistung bei Vollaussteuerung mindestens die Hälfte der Gesamtleistung betragen. Da das Signal ja nicht ständig seinen Höchstpegel erreicht, rechnet man damit, daß ein Seitenband in der Praxis etwa ein Fünftel der Gesamtleistung enthält. Dieses trägt aber die volle Information in sich. Deswegen läßt sich die Senderleistung beim Übergang von der herkömmlichen AM (Amplitudenmodulation) zur Einseitenbandmodulation (EM oder SSB-M = single-sideband-modulation) mit unterdrücktem Träger ohne Einbußen in der Reichweite um den Faktor 5 verkleinern. Außerdem ist die Bandbreite nur noch etwa halb so groß wie bei der herkömmlichen AM. Dies läßt sich aber in der Praxis oft nicht ausnutzen, da die Unterdrückung des unerwünschten Seitenbandes in vielen Fällen zu gering ist. Die Einseitenbandmodulation wird vor allem in der Trägerfrequenztechnik (= trägerfrequente Vielkanalübertragung), im kommerziellen Kurzwellenbetrieb und im Amateurfunk angewendet.

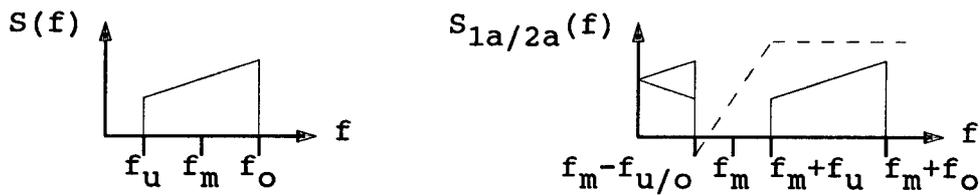
1.2) Die 3. Methode

1.2.1) Prinzip

Die sogenannte 3. Methode wurde von D.K.Weaver entwickelt. Sie funktioniert nach dem selben Prinzip wie die Phasemethode, kommt aber ohne breitbandige Phasenschieber aus. Bei dem Signal handelt es sich in der Praxis häufig um ein Sprachsignal, dessen Frequenzbereich etwa zwischen 200 Hz und 3 kHz liegt. Die Mittenfrequenz f_m beträgt dann 1,6 kHz. Auf den folgenden Seiten ist $s(t)$ ein Zeitsignal, während $S(f)$ dessen Fouriertransformierte darstellt.



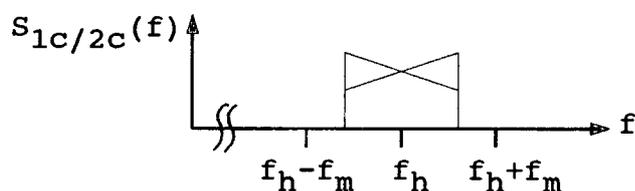
Das Ergebnis der Mischung des Eingangssignals mit f_m ist ein zweiseitenbandmoduliertes Signal mit unterdrücktem Träger.



$$\begin{aligned}
 s_{1a}(t) &= s(t) * \sin(2\pi f_m t) \\
 \Rightarrow S_{1a}(f) &= (S(f-f_m) - S(f+f_m)) / 2j \\
 s_{2a}(t) &= s(t) * \cos(2\pi f_m t) \\
 \Rightarrow S_{2a}(f) &= (S(f-f_m) + S(f+f_m)) / 2
 \end{aligned}$$

Die Tiefpässe mit der Grenzfrequenz f_m entfernen die beiden oberen Seitenbänder $S(f-f_m)$. Die unteren Seitenbänder enthalten die Frequenz $f = 0$ Hz. Da die Gleichanteile nach der Modulation in der Mitte des Signalfrequenzbereiches liegen, sind sie im Falle der Übertragung von Sprache für deren Verständlichkeit sehr wichtig und sollten daher nicht unterdrückt werden.

Nach der Filterung werden die Signale mit der Hilfsfrequenz f_h gemischt. Das Resultat ist eine Überlagerung zweier Signalspektren, wobei sich eines in Kehrlage befindet.



$$\begin{aligned}
 s_{1c}(t) &= s_{1b}(t) * \sin(2\pi f_h t) \\
 \Rightarrow S_{1c}(f) &= (S_{1b}(f-f_h) - S_{1b}(f+f_h)) / 2j \\
 &= (S(f+f_m-f_h) - S(f+f_m+f_h)) / 4 \\
 s_{2c}(t) &= s_{2b}(t) * \cos(2\pi f_h t) \\
 \Rightarrow S_{2c}(f) &= (S_{2b}(f-f_h) + S_{2b}(f+f_h)) / 2 \\
 &= (S(f+f_m-f_h) + S(f+f_m+f_h)) / 4
 \end{aligned}$$

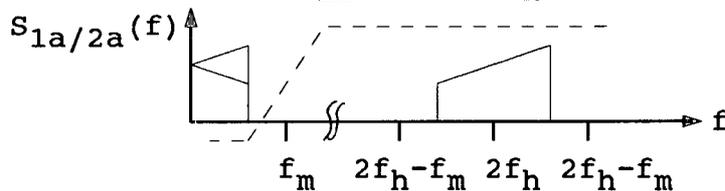
An der Additionsstelle löschen sich die in Kehrlage befindlichen Teile der Spektren gegenseitig aus, während die in Regellage befindlichen Teile sich verstärken (analog zur Phasemethode). Die zum so entstandenen EM-Signal gehörende Trägerfrequenz ist $f_{Tr} = f_h - f_m$.

$$S_{EM}(f) = S(f+f_m-f_h) / 2 \quad \bullet \text{---} \circ \quad s_{EM}(t) = s(t) * e^{j2\pi(f_h-f_m)t} / 2$$

Subtrahiert man die Signale $s_{1c}(t)$ und $s_{2c}(t)$ voneinander, so bleibt ein EM-Signal in Kehrlage mit $f_{Tr} = f_h + f_m$ übrig.

$$S_{EM}(f) = S(f+f_m+f_h) / 2 \quad \bullet \text{---} \circ \quad s_{EM}(t) = s(t) * e^{-j2\pi(f_h+f_m)t} / 2$$

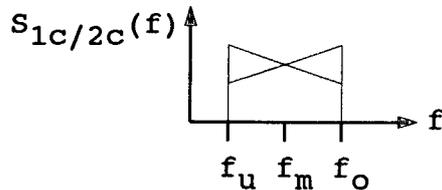
Man kann diesen Einseitenbandmodulator auch in einen Einseitenbanddemodulator umwandeln, indem man die Oszillatoren für f_m und f_h miteinander vertauscht (eventuell zusammen mit den zugehörigen 90°-Phasenschiebern). Um zu überprüfen, ob die beiden Tiefpässe dafür unverändert bleiben können, wird der Ablauf der Demodulation nun ebenfalls hergeleitet. Die Mischung des Eingangssignals $s_{EM}(t)$ mit f_h ergibt folgendes Spektrum:



$$\begin{aligned}
 s_{EM}(t) * \sin(2\pi f_h t) &\circ \text{---} \bullet \quad (S_{EM}(f-f_h) - S_{EM}(f+f_h)) / 2j \\
 &= (S(f+f_m-2f_h) - S(f+f_m)) / 2j \\
 s_{EM}(t) * \cos(2\pi f_h t) &\circ \text{---} \bullet \quad (S_{EM}(f-f_h) + S_{EM}(f+f_h)) / 2 \\
 &= (S(f+f_m-2f_h) + S(f+f_m)) / 2
 \end{aligned}$$

Das für die Weiterverarbeitung relevante untere Seitenband liegt im selben Frequenzbereich wie bei der Modulation.

Die beiden Tiefpässe können daher unverändert übernommen werden. Nach der Filterung erfolgt die Mischung mit f_m .



$$s_{1b}(t) * \sin(2\pi f_m t) \quad \circ \text{---} \bullet \quad (S_{1b}(f-f_m) - S_{1b}(f+f_m)) / 2j$$

$$= (S(f) - S(f+2f_m)) / 4$$

$$s_{2b}(t) * \cos(2\pi f_m t) \quad \circ \text{---} \bullet \quad (S_{2b}(f-f_m) + S_{2b}(f+f_m)) / 2$$

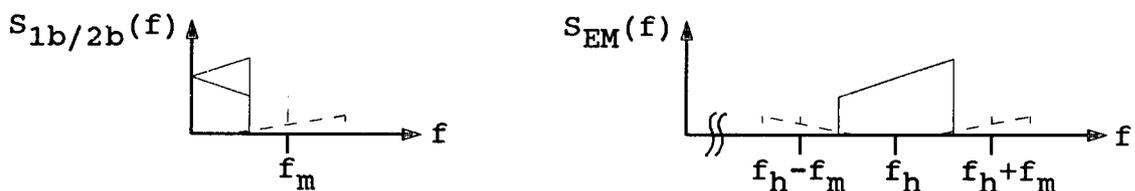
$$= (S(f) + S(f+2f_m)) / 4$$

Die Auslöschung der in Kehrlage befindlichen Teile der Spektren erfolgt wie gehabt, so daß am Ausgang des Demodulators das Ursprungssignal mit halber Amplitude erscheint.

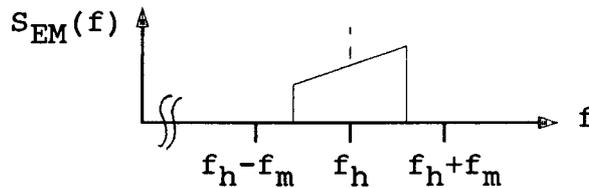
1.2.2) Störeinflüsse

Bevor wir uns den Realisierungen der einzelnen Funktionsblöcke zuwenden, sollen die Auswirkungen des nichtidealen Verhaltens der Blöcke auf das Ausgangssignal kurz studiert werden.

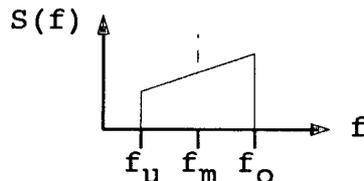
Eine schlechte Signalunterdrückung in den vorderen Mischern hat beim Modulator ein Rauschband in den Randbereichen des Nutzspektrums zur Folge. Der Träger mit der Frequenz f_m (1,6 kHz) wird zwar vom Tiefpass noch weiter gedämpft, könnte aber, da er ziemlich nahe am oberen bzw. unteren Ende des Nutzspektrums liegt, noch als Pfeif- bzw. Brummtöne hörbar sein.



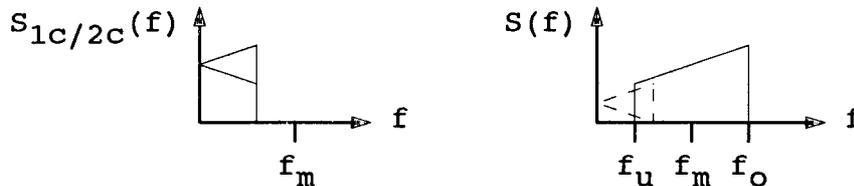
Bei Verwendung der Schaltung als Demodulator ergeben sich in diesem Fall keine Probleme, da das hochfrequente Eingangssignal vom Tiefpass zuverlässig unterdrückt wird. Ist dagegen die Trägerunterdrückung bei den hinteren Mischern schlecht, so liegt die Störfrequenz mitten im Nutzband und macht sich als nicht mehr zu unterdrückender Pfeifton bemerkbar.



Das Gleiche gilt für den Fall der Demodulation.



Die Signalunterdrückung der hinteren Mischer spielt beim Modulator dagegen keine Rolle, da die Störfrequenzen ($< f_m$) hier weit unterhalb der Nutzfrequenzen (um f_h) liegen. Anders sieht es beim Demodulator aus. Werden die Eingangssignale der hinteren Mischer nicht ausreichend unterdrückt, so macht sich dies in einem Rauschband im unteren Frequenzbereich des Nutzsignals bemerkbar.

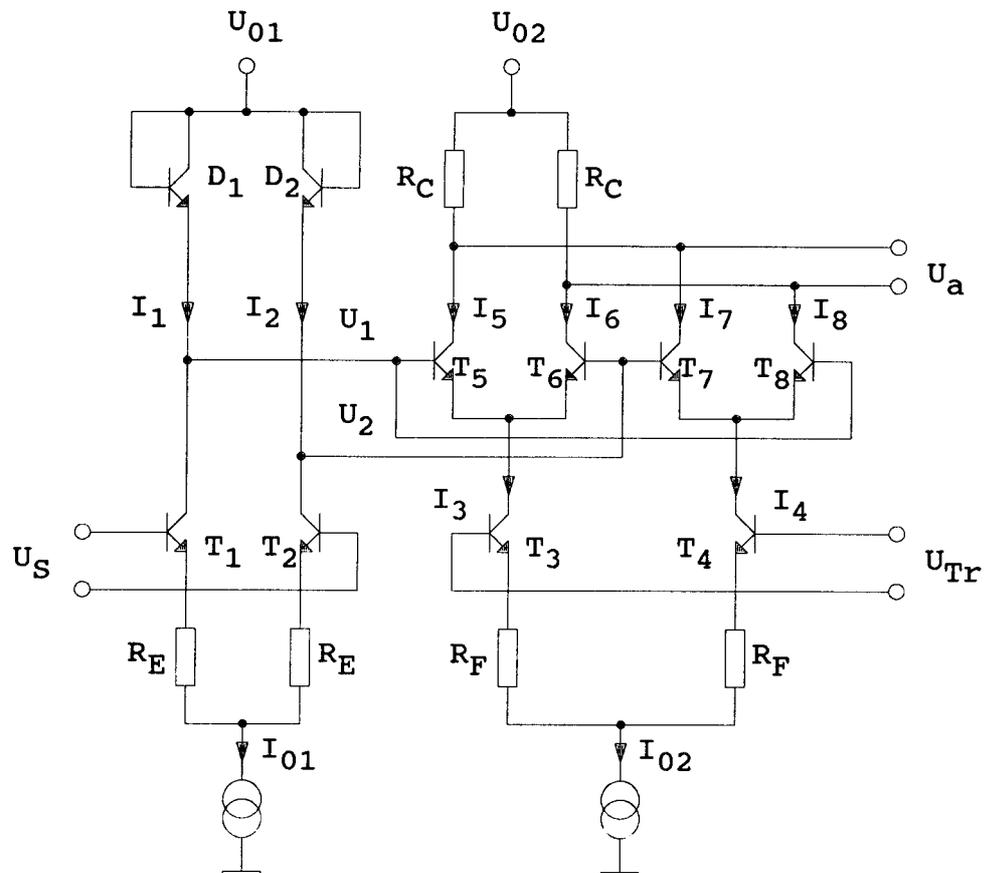


Die beiden Filter sind für die Unterdrückung der unerwünschten Seitenbänder zuständig. Wird die Schaltung als Demodulator betrieben, brauchen die Filter keine sonderlich große Steilheit zu besitzen, da in diesem Fall Frequenzen im Bereich von f_h unterdrückt werden sollen. Sind die beiden Zweige nicht exakt symmetrisch, so löschen sich an der Additionsstelle die unerwünschten Teile des Nutzspektrums nicht ganz aus, was sich, unabhängig von der Betriebsart des Modulators/Demodulators, in einem starken Rauschen innerhalb des Nutzbandes bemerkbar macht. Das Gleiche gilt für unexakt arbeitende 90° -Phasenschieber. Die Frequenzen f_m und f_h bzw. die Summe (Seitenband in Kehrlage) oder die Differenz (Seitenband in Regellage) von f_m und f_h müssen auf Sende- und Empfangsseite sehr genau miteinander übereinstimmen, sonst wird das Sprachspektrum auf der Empfängerseite verschoben. Es wird empfohlen, bei Sprachübertragung eine Frequenzablage von weniger als 10 Hz einzuhalten.

Nichtlineare Verzerrungen spielen bei den Trägern in keinem Fall eine wichtige Rolle. Die Harmonischen der Träger werden entweder weggefiltert, oder sie lassen sich nachträglich durch entsprechende Filter unterdrücken. Wichtig bleibt natürlich eine möglichst lineare Übertragung bzw. Verarbeitung des Signals.

2) Realisierung

2.1) Mischer



Der zentrale Teil des Mixers besteht aus zwei gegenseitig geschalteten Differenzverstärkern, die von den Transistoren T_5 bis T_8 gebildet werden. Der untere Differenzverstärker, bestehend aus den Transistoren T_3 und T_4 und den Widerständen R_F , steuert die beiden oberen Differenzverstärker alternierend durch, wenn als Trägerspannung U_{Tr} eine Wechselspannung angelegt wird. Die Eingangsschaltung für die Signalspannung U_S besteht aus einem von T_1 und T_2 und den Widerständen R_E gebildeten Differenzverstärker und den beiden Dioden D_1 und D_2 , die die Ströme I_1 und I_2 logarithmieren.

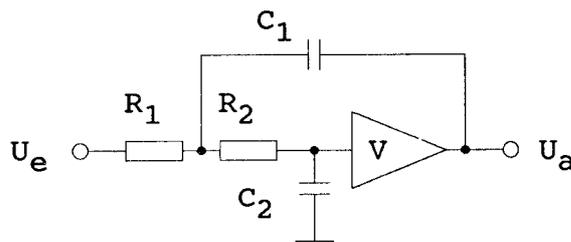
Die Spannungen U_1 und U_2 werden von den Transistoren T_5 bis T_8 wieder exponentiert und dann in die Gegentaktausgangsspannung U_{Aus} umgewandelt. Die Multiplikation erfolgt über die Veränderung der Steilheit der Transistoren T_5 bis T_8 .

$$U_a = U_S * U_{Tr} * R_C / (I_{01} * R_E * R_F)$$

Die Spannungen U_S und U_{Tr} kann man im Prinzip wahlweise als Gegentakt- oder als Eintaktspannungen anlegen, da jeweils nur die Spannungsdifferenzen weiterverarbeitet werden. Bei höheren Frequenzen wirkt sich eine unsymmetrische Ansteuerung allerdings in einer schlechten Signal- bzw. Trägerunterdrückung aus. Die Trägerspannungen und die Signalspannungen für die hinteren Mischer können ohne größeren Aufwand als Gegentaktsignale bereitgestellt werden. Die von außen eingebrachte Signalspannung der vorderen Mischer ist aber im allgemeinen ein Eintakt signal. Für eine gute Signalunterdrückung ist es daher zweckmäßig, die Grenzfrequenz dieses Mixers durch einen sehr klein gewählten Kollektorwiderstand R_C möglichst weit über die maximale vorkommende Betriebsfrequenz zu erhöhen.

2.2) Filter

Beim Entwurf von integrierten Schaltungen ist man bestrebt, die Außenbeschaltung auf möglichst wenige und billige Bauelemente zu beschränken. Diese Überlegungen führten zu einem aktiven R-C-Filter. Die Kondensatoren und die frequenzbestimmenden Widerstände müssen allerdings extern realisiert werden, da hier die absoluten Werte der Widerstände maßgeblich sind.



Da die Herleitung relativ einfach ist und ihre Darstellung keine neuen Erkenntnisse bringt, wird auf der nächsten Seite die Betriebsübertragungsfunktion gleich angegeben.

$$H_u(p) = U_e / U_a = (1 + p * ((1-v)*R_1*C_1 + (R_1+R_2)*C_2) + p^2 * R_1*R_2*C_1*C_2) / v$$

Sowohl die Ausgangsspannungen der vorhergehenden Stufen als auch die Eingangsspannungen der nachfolgenden Stufen sind Gegentaktspannungen. Daher empfiehlt es sich, das Filter ebenfalls in Gegentaktform zu realisieren. Aufgrund der notwendigen symmetrischen Arbeitspunkteinstellung der hinteren Mischer müßten Eintaktspannungen kapazitiv eingekoppelt werden. Dies hätte am Ausgang des Modulators aber einen Frequenzgang-einbruch in der Mitte des Nutzbandes zur Folge.

Die Beibehaltung des Gegentaktprinzips ist also dringend anzuraten. Was die Filtercharakteristik angeht, so stellt ein Bessel-Filter 4. Ordnung einen guten Kompromiß zwischen ausreichender Steilheit und linearem Phasengang dar. Dafür wären aber zwei Gegentakterstärker und als Außenbeschaltung die horrende Zahl von 16 Kondensatoren und 16 Widerständen erforderlich! Nun könnte man ja unter Beibehaltung des Gegentaktprinzips das Filternetzwerk jeweils nur auf einer Seite anbringen und es auf der anderen Seite durch einen Widerstand mit dem Wert $R_1 + R_2$ ersetzen. Die Probleme mit der Übertragung des Gleichanteils und der symmetrischen Arbeitspunkteinstellung wären damit jedenfalls gelöst. Die Eingangsschaltungen der hinteren Mischer bilden dann die Differenzen zwischen den "gefilterten" und den "ungefilterten" Spannungen:

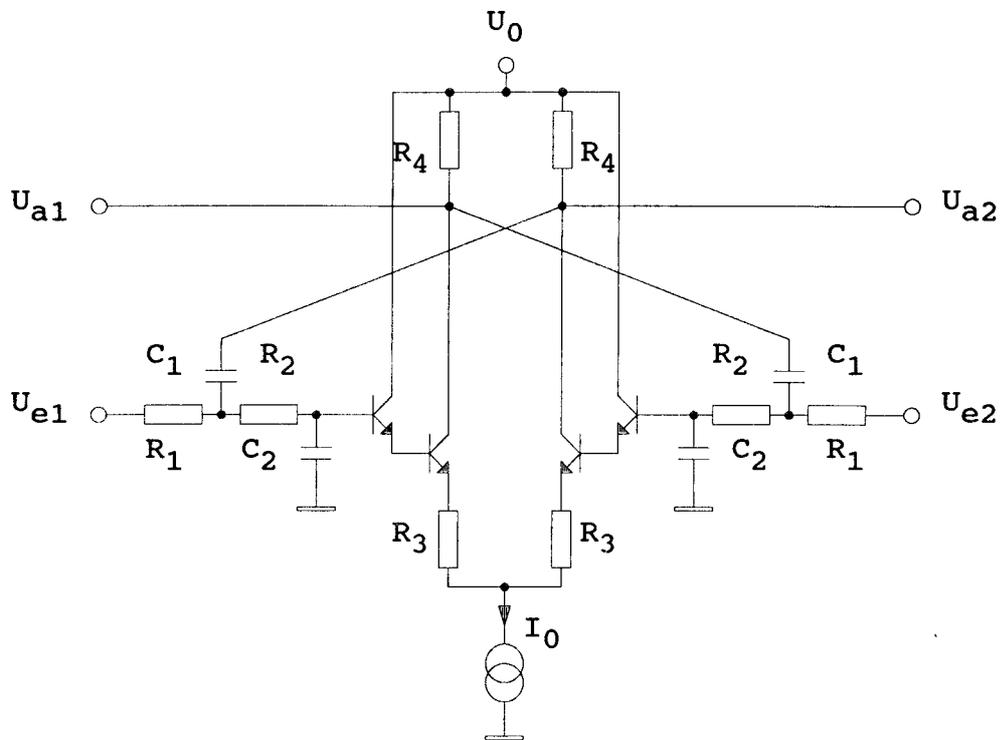
$$\begin{aligned} U_a / U_e &= v * (1 - 1 / (1 + p\tau_1 + p^2\tau_2^2)) \\ &= v * (p\tau_1 + p^2\tau_2^2) / (1 + p\tau_1 + p^2\tau_2^2) . \end{aligned}$$

Dies drückt sich bei der Betriebsübertragungsfunktion in einem unerwünschten Nennerpolynom 2. Grades aus, der den Frequenzgang extrem stark abflacht und damit das Filter ungeeignet für diesen Zweck macht:

$$H(p) = U_e / U_a = (1 + p\tau_1 + p^2\tau_2^2) / (v * (p\tau_1 + p^2\tau_2^2)) .$$

Zur Vereinfachung der Außenbeschaltung bleibt dann nur noch die Möglichkeit, das Besselfilter 4. Grades in ein Tschebyscheff-Filter 2. Grades umzuwandeln, das eine ähnliche Steilheit hat.

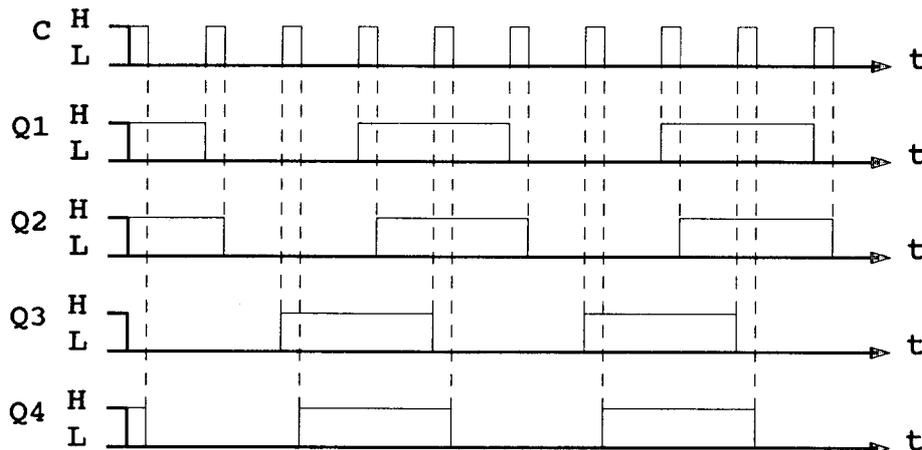
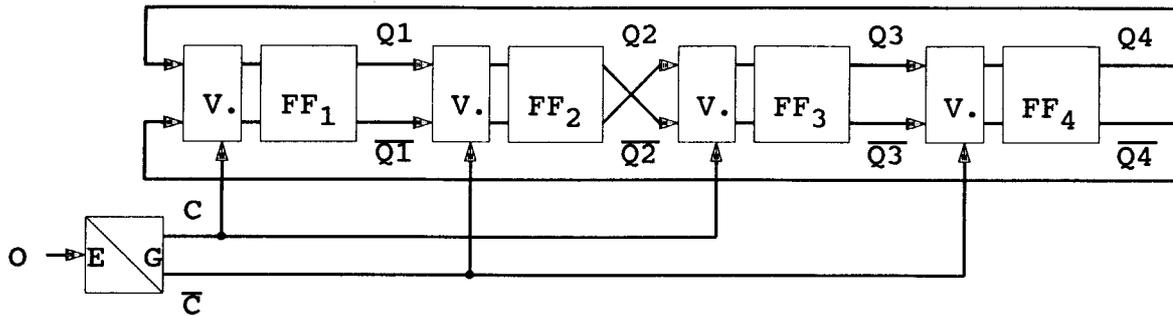
In diesem Fall müssen "nur" noch 8 Kondensatoren und 8 Widerstände extern realisiert werden. Als Gegentaktverstärker bieten sich zwei Transistoren in Emitterschaltung an.



Das Netzwerk sollte sehr hochohmig dimensioniert werden, da im Bereich der Grenzfrequenz des Filters die Belastung für den Ausgang sonst zu groß wird. Damit aber die Eingangsströme des Verstärkers vernachlässigbar klein gegenüber den Wechselströmen im Netzwerk bleiben, wurde jeweils ein Transistor als Impedanzwandler vorgeschaltet. Wegen der Invertierung der Ausgangsspannungen bei Emittterverstärkern müssen die Kondensatoren C_1 über Kreuz rückgekoppelt werden.

2.3) 90°-Phasenschieber

Die 90°-Phasenschieber sollten im Interesse einer guten Unterdrückung des unerwünschten Seitenbandes so genau wie möglich arbeiten. Ferner sollte der Wert der Phasenverschiebung frequenzunabhängig sein, um den Aufwand der Trimmung und des Nachführens bei einem Wechsel der Trägerfrequenz zu vermeiden. Dies kann man durch eine Schaltung, die aus vier Flip-Flop's mit Verriegelungen und einem Eintakt-Gegentaktwandler für das Oszillatorsignal besteht, erreichen.



Die Ausgangsspannungen der Flip-Flop's FF₁ und FF₃ bzw. FF₂ und FF₄ sind jeweils um 90° zueinander phasenverschoben. Deren Frequenz beträgt 1/4 der Oszillatorfrequenz. Der Eintakt-Gegentakt-Wandler muß so aufgebaut sein, daß auch bei einem langsamen Übergang des Oszillatorsignals zu keinem Zeitpunkt alle vier Verriegelungen gleichzeitig geöffnet sind. Wird diese Bedingung nicht eingehalten, fängt die Schaltung an zu schwingen. Ferner sollten die Flip-Flop's und Verriegelungen symmetrisch aufgebaut und zueinander identisch sein, um Phasenfehler durch Laufzeitdifferenzen zu vermeiden.

2.4) Abgleichmaßnahmen

Durch die relativen Toleranzen der Widerstände und Transistoren auf dem Chip sind die beiden Zweige des Modulators nicht identisch, und die Mischer arbeiten nicht exakt symmetrisch. Diese Mängel lassen sich nur durch einen externen Abgleich beheben. Als einfache Maßnahme bietet sich an, die Signal- und Trägerspannungen über als Spannungsteiler geschaltete Trimpotis einzuspeisen.

5. Integration einer Costas Loop auf einen Analog-Schaltkreis (ASIC)

Michael Kern

Fachhochschule Offenburg

Seit einiger Zeit wird an der Fachhochschule in Offenburg ein Entwicklungsprojekt verfolgt, an dessen Ende ein GPS Empfänger stehen soll. Dabei handelt es sich um einen Satellitenempfänger, mit dem weltweit eine genaue dreidimensionale Standortbestimmung durchgeführt werden kann. Für diesen Empfänger sollte ein Großteil der Analogschaltung, bestehend aus ZF Verstärker, Costas Loop Synchrondemodulator und Pegeldetektor, in das Transistorarray B500a von AEG integriert werden. Das Chipdesign wurde im Labor für ASIC Design an der FH Offenburg während des Wintersemesters 1990/91 erstellt. Gefertigt wurde der Chip von der Firma AEG in Ulm, wobei die Fertigungszeit des ASIC 6 Wochen betragen hat.

Einführung

Nach derzeitiger Planung wird NAVSTAR/GPS auf 18 Satelliten (und drei in Reserve) aufgebaut, die in 20200 Kilometern Höhe gleichmäßig um die Erde verteilt sind. In dieser Höhe umkreist ein Satellit die Erde zweimal täglich (plus/minus vier Minuten).

Die Verteilung der Umlaufbahnen sichert die laufende weltweite Abdeckung. Die Umlaufbahnen werden so gehalten, daß von jedem Punkt der Erde aus jederzeit wenigstens vier Satelliten "in Sicht" sind. Vier sind zur Fixpunktbestimmung mindestens erforderlich.

Die Positionsbestimmung wird nun auf eine Laufzeitmessung der Signale vom Satelliten zum Empfänger zurückgeführt. Multipliziert man diese Laufzeit mit der Lichtgeschwindigkeit, erhält man die Entfernung zum entsprechenden Satelliten. Dadurch, daß die Satelliten ihre genaue Position im Raum mit übermitteln, kann eine dreidimensionale Positionsbestimmung des Empfängers durchgeführt werden (vgl.[1]).

Die Art der Entfernungsberechnung setzt jedoch eine sehr genaue Messung der Laufzeit voraus. Da die Empfänger meist nur mit Quarzuhren ausgestattet sind, ist eine Abweichung bei der Zeitmessung zwischen dem Ausstrahlen eines Signals und seinem Empfang im GPS Empfänger unvermeidlich. Um die Zeitverschiebung auszugleichen bedient man sich nun eines vierten Satelliten, der die im Empfänger fehlende Atomuhr ersetzt.

Empfängersystem der FH Offenburg

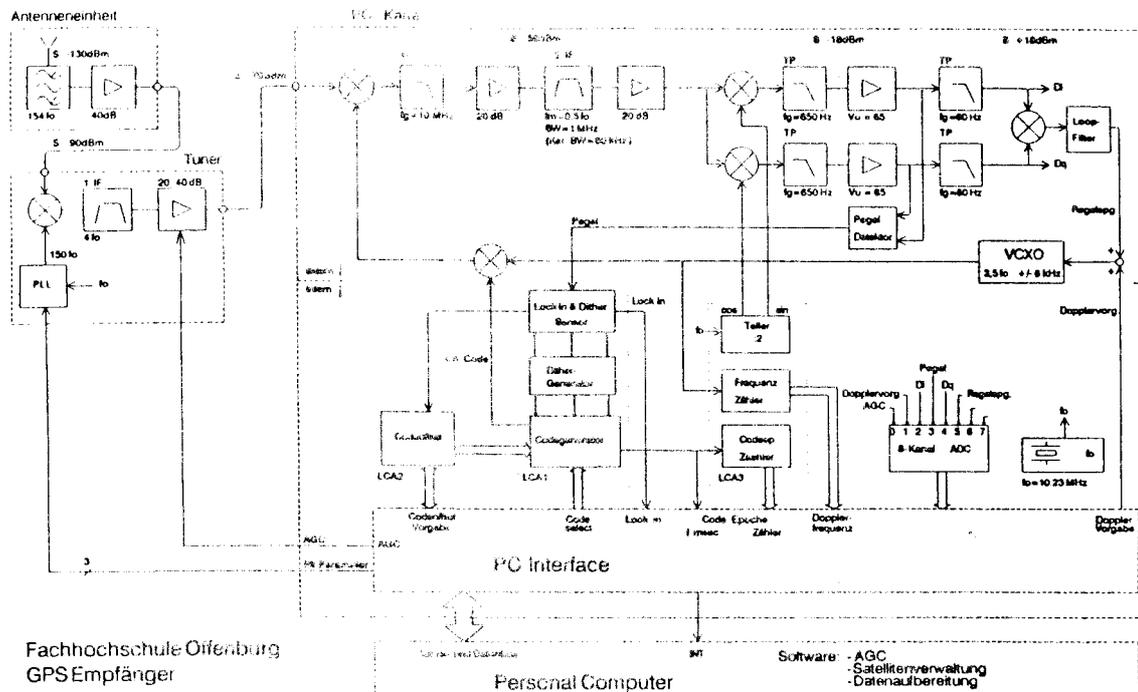


Abb. 1: Blockschaltbild des GPS Empfängers

Im Blockschaltbild erkennt man auf der linken Seite die Antenneneinheit mit einem nachgeschalteten Verstärker zur Kompensation der Leitungsdämpfung. Im Tuner erfolgt dann eine Umsetzung auf eine erste Zwischenfrequenz von 40.92 MHz.

Diese ZF wird noch einmal verstärkt und einem weiteren Mischer zugeführt. In diesem Mischer wird das ankommende Signal mit dem im Empfänger erzeugten C/A Code korreliert und gleichzeitig auf eine zweite Zwischenfrequenz von 5.115 MHz umgesetzt.

Die Trägersynchronisierung erfolgt mit Hilfe eines Costas Loop Synchrondemodulators. Die Regelspannung der Costas Loop steuert zusammen mit der Dopplervorgabe einen spannungsgesteuerten Quarzoszillator (VCXO) an, der die Dopplerverschiebung des Signals ausregelt.

Der digitale Teil des GPS Empfängers wurde von dem Absolventen Hans Fiesel in einer Diplomarbeit während des Sommersemesters 1990 entwickelt und in drei Logic Cell Arrays (LCA) integriert. (vgl.[4])

Layout des Transistorarrays B500a von AEG

Das Bipolararray B500a setzt sich aus sechs Standardzellen und drei Zellen für besondere Anwendungen zusammen.

Innerhalb dieser Zellen befindet sich eine Vielzahl von Bauelementen, die man für die jeweilige Anwendung auswählen und zu einer Schaltung zusammenfügen kann. In den einzelnen Zellen können nun verschiedenen Grundschaltungen übersichtlich realisiert werden. Eine der sechs zur Verfügung stehenden Standardzellen enthält die folgenden Bauelemente:

- | | |
|-----------------------------|----------------------|
| 13 Transistoren | NPN1 |
| 7 Transistoren | PNP1 |
| 2 Transistoren | PNPSUB1 |
| 1 Zenerdiode | Z1 |
| 1 Kapazitätsbox | (insgesamt 24 pF) |
| 15 diffundierte Widerstände | (insgesamt 13,23 kΩ) |
| 18 implantierte Widerstände | (insgesamt 316 kΩ) |

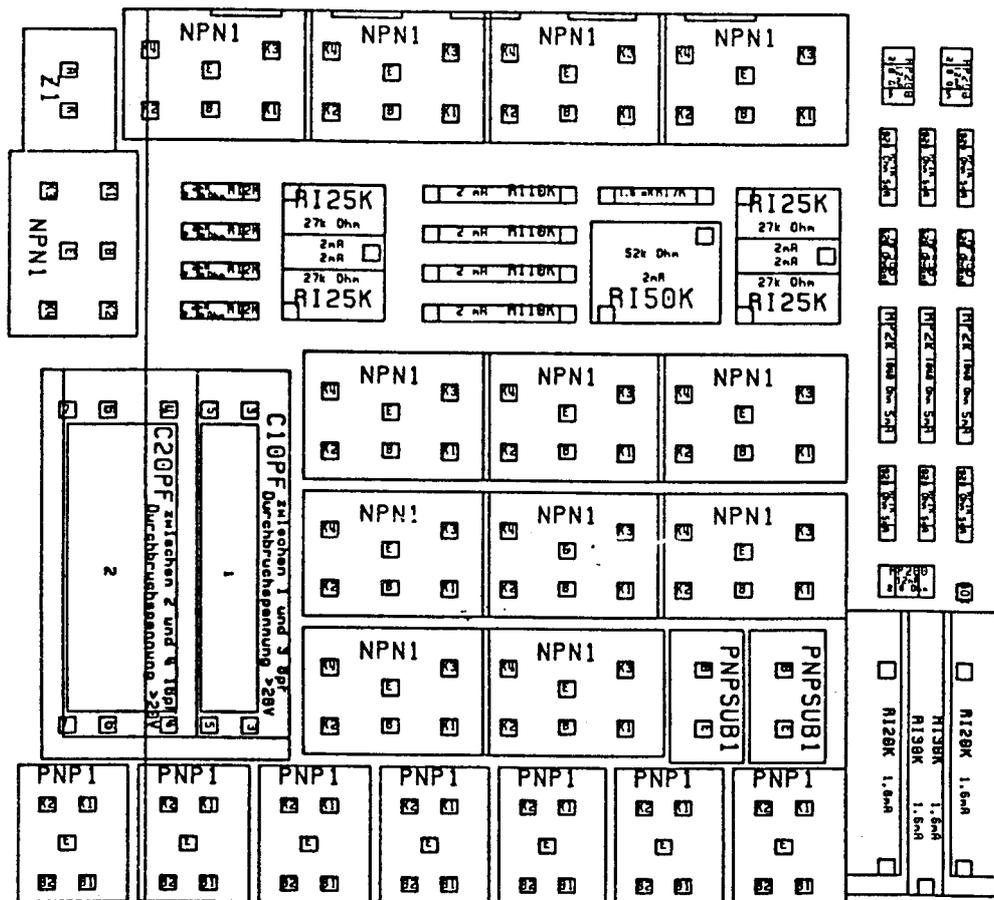


Abb. 2: Layout einer Standardzelle des B 500a (vgl.[2])

ASIC Entwicklungssystem

Die Chipentwicklung wurde im Labor für ASIC Design an der Fachhochschule in Offenburg durchgeführt. Die Anlage besteht aus fünf Workstations der Klasse Apollo DN 3500, die über ein Ringbussystem vernetzt sind. Als Ausgabegeräte sind ein HP 7586 Draft Master und ein HP Laser Jet III vorhanden.

Die folgende Tabelle veranschaulicht die einzelnen Entwicklungsschritte eines Chipdesigns mit der entsprechenden Software.

	Entwicklungsschritte	Software
1	Entwurf der Schaltung	Neted Symed Libraries
2	Umsetzung der Schaltung für die Simulation	Expand
3	Simulation der Schaltung	Mspice
4	Umsetzung der Schaltung ins Layout des B 500a	Chipgraph
5	Konvertierung der Chip- graph-Daten in das von AEG gewünschte CIF-Format	CIFtrans

Tab. 1: Darstellung der einzelnen Entwicklungsschritte

Mit Hilfe von NETED erfolgt zunächst die Schaltplaneingabe. In umfangreichen Bibliotheken sind die Symbole der Bauteile abgelegt, die dann mit dem Schaltplaneditor platziert und verbunden werden können. Mit dem Syboleditor SYMED besteht die Möglichkeit einzelne Bauteile zu editieren, diese zu verändern oder auch neue Bauteile zu kreieren.

EXPAND setzt einen mit NETED und SYMED entworfenen Schaltplan so um, daß eine Verarbeitung durch einen Analogsimulator möglich wird.

Die einzelnen Schaltungsteile wurden ausschließlich mit dem Simulationsprogramm MSpice simuliert und getestet.

CHIPGRAPH ist ein Graphikeditor, mit dessen Hilfe die einzelnen Bauteile der B500a Oberfläche unter Beachtung der Layoutregeln verdrahtet werden können.

Schaltungsbeschreibung

In Abb. 3 ist der Teil der Schaltung dargestellt, der im ASIC realisiert wurde. Zu erkennen ist im Bild links der ZF Verstärker mit daran anschließender Costas Loop. Rechts unten innerhalb des B500a befindet sich der Pegeldetektor, bestehend aus zwei Gleichrichterschaltungen, deren Ausgangssignale addiert und verstärkt werden.

Die Gesamtverstärkung der Costas Schleife konnte aus Platzgründen nicht im ASIC realisiert werden, da zum einen jeder der extern dargestellten Operationsverstärker noch einmal eine Standardzelle in Anspruch genommen hätte und zum anderen nicht genügend Anschlußpads vorhanden waren.

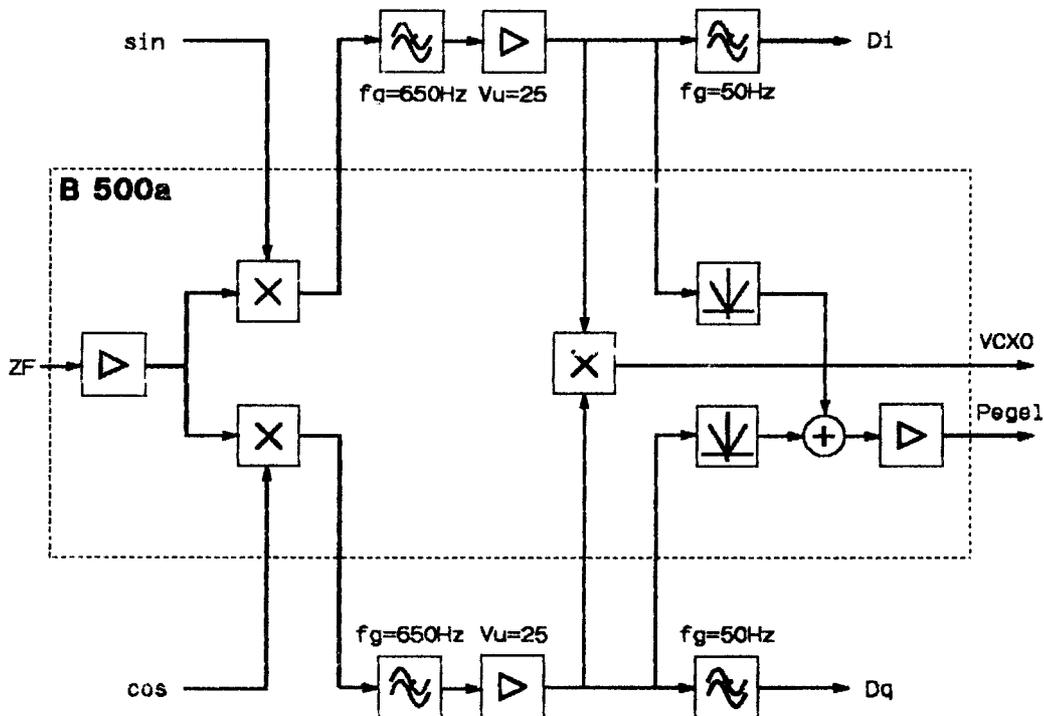


Abb. 3: B 500a Blockschaltbild

Bei dem ZF-Signal, welches demoduliert werden soll, handelt es sich um ein digital moduliertes Sinussignal. Abb. 4 zeigt die Entstehung eines solchen Signals mittels Phasenumtastung (PSK).

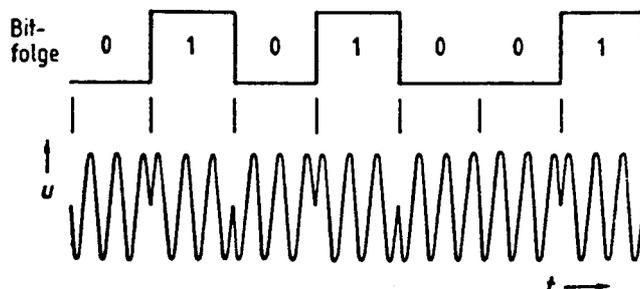


Abb. 4: Phasenumtastung einer Trägerschwingung (vgl.[3])

Mit jedem Bitwechsel des Codesignals $c(t)$ wird die Phasenlage der Trägerschwingung um 180° geändert.

Zur Demodulation wird eine Costas Regelschleife verwendet, mit der eine phasenstarre Nachführung des Trägersignals erreicht wird und die daraus resultierende Synchrondemodulation des ZF-Signals. In Abb. 5 ist das Prinzipschaltbild des ZF Zuges mit Costas Loop Synchrondemodulator dargestellt. Der Verstärker am Eingang der Schaltung ist notwendig, um das ZF-Signal auf einen, für die Verarbeitung durch die Costas Loop mindestens erforderlichen Pegel, zu verstärken. Nach der Verstärkung wird das ZF-Signal gleichzeitig zwei Synchrondemodulatoren zugeführt, deren Referenzträger, vom VCO einer Regelschleife kommend, um 90° zueinander verschoben sind.

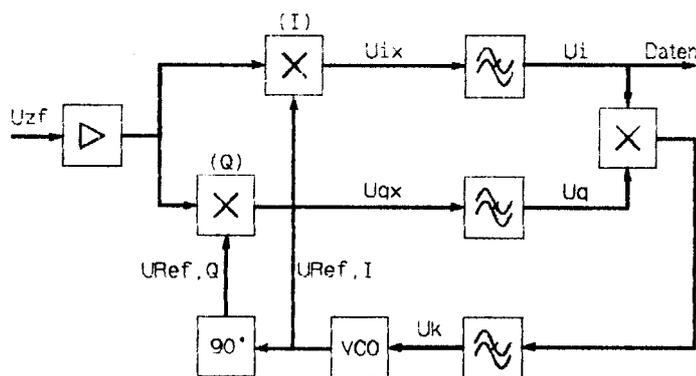


Abb. 5: Prinzipschaltbild der Trägerrückgewinnung mittels Costas Schleife

Der In-Phase-Demodulator (I) erhält den Referenzträger mit der richtigen Frequenz und im eingerasteten Zustand auch in der gleichen Phasenlage gegenüber dem ZF-Signal. Die Korrekturspannung U_k wird zu Null, da der Mittelwert des Quadraturdemodulators (Q) im eingerasteten Zustand ebenfalls zu Null wird. Somit behält die Referenzträgerschwingung vom VCO ihre Frequenz und Phasenlage bei. Am Ausgang der beiden Synchrondemodulatoren erhält man nach Unterdrückung der Frequenzkomponenten bei $2 \cdot f_r$ das Datensignal U_i und seine Quadraturkomponente U_q .

Bei einer um α abweichenden Phase des ZF-Signals gegenüber dem Referenzträger wird sich am Ausgang der Costas Loop eine Korrekturspannung U_k einstellen, die den VCO solange nachregelt, bis Referenz- und ZF-Signal wieder in Phase sind.

ZF Verstärker

Der ZF Verstärker hat die Aufgabe, das relativ kleine ZF Eingangssignal von ca. -70 dBm auf einen, für die Verarbeitung durch die Costas Loop notwendigen Pegel, zu verstärken.

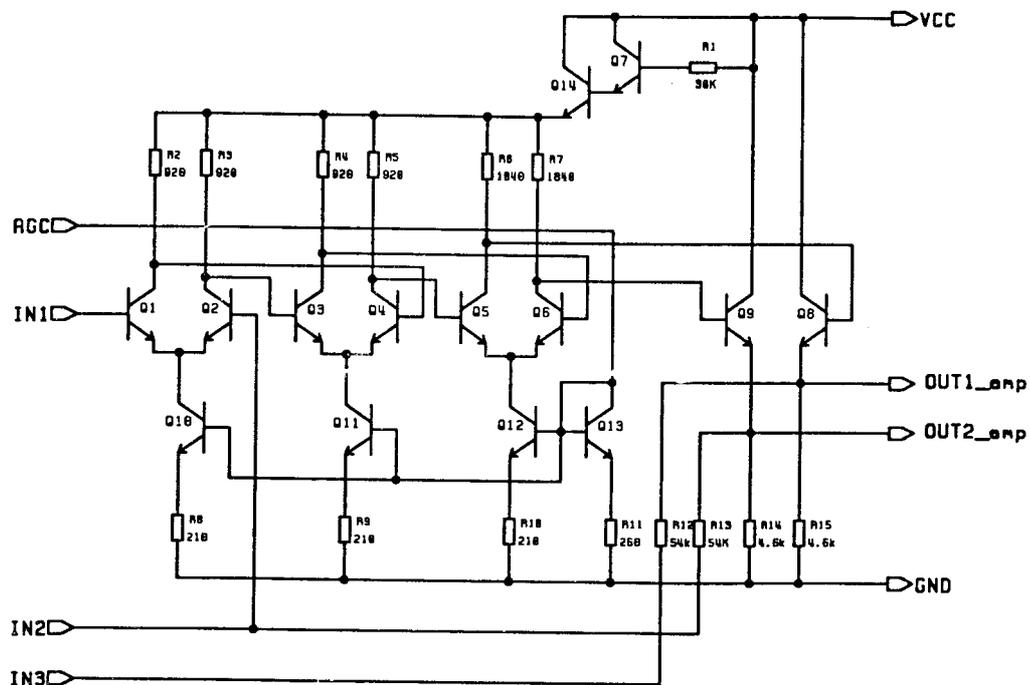


Abb. 6: Realisierte Schaltung des ZF Verstärkers

Der ZF Verstärker besteht im wesentlichen aus drei kaskadierten Differenzverstärkerstufen Q1...Q6. Die Spannungsversorgung dieser Stufen erfolgt über eine Darlingtonschaltung, bestehend aus den Transistoren Q7 und Q14.

Über den Pin AGC kann über einen extern angeordneten Widerstand ein Strom eingespeist werden, mit dem dann eine Stromeinstellung der Stromquellen Q10...Q12 vorgenommen werden kann. Dadurch wird eine Stromeinstellung der einzelnen Differenzverstärkerstufen möglich und somit eine Verstärkungseinstellung der Gesamtschaltung.

Die Kollektorschaltung am Ausgang, bestehend aus den Transistoren Q8 und Q9, dient als Impedanzwandler. Mit ihrer Hilfe wird der hohe Ausgangswiderstand der dritten Differenzverstärkerstufe auf einen wesentlich geringeren herabgesetzt.

Die beiden Rückkoppelwiderstände sorgen dafür, daß der Differenzeingang der beiden Transistoren Q1 und Q2 im Ruhezustand ohne Eingangssignal auf identischem Gleichspannungspotential liegt.

Vierquadranten-Multiplizierer

Die Costas Loop besteht aus drei Analog Multiplizierern, deren Schaltungen hier näher beschrieben werden.

Zwei analoge Spannungen U_x und U_y können vorzeichenrichtig miteinander multipliziert werden. Die beiden Synchron-demodulatoren besitzen jeweils einen differentiellen Eingang für das ZF Signal und einen massebezogenen Eingang für das Referenzsignal im Gegensatz zum dritten Multiplizierer, der zwei Differenzeingänge für U_x und U_y besitzt.

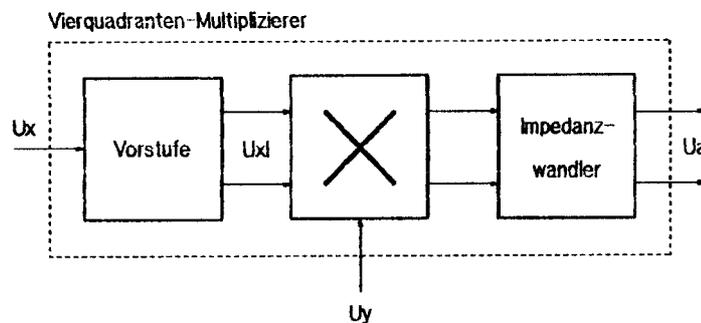


Abb. 7: Blockschaltbild des Multiplizierers

Abb. 8 zeigt die realisierte Schaltung des Vierquadranten-Multiplizierers.

Die Vorstufe hat zwei Aufgaben zu erfüllen. Die Eingangsspannung U_x bleibt nicht auf sehr kleine Werte begrenzt, da durch die Vorstufe eine Logarithmierung des Eingangssignales vorgenommen wird und dadurch der Eingang der folgenden Multipliziererstufe nicht übersteuert wird. Es ergibt sich außerdem eine gute Temperaturkompensation, da die Temperaturspannung U_T bei der Berechnung der Ausgangsspannung U_a aus dem Gleichungssystem herausfällt.

Im eigentlichen Multiplizierer sind zwei Differenzverstärkerstufen, bestehend aus den Transistorpaaren Q3-Q4 und Q5-Q6, parallel geschaltet. Der Emitterstrom dieser beiden Transistorpaare wird durch die Transistoren Q9 und Q10 gegensinnig mit U_y gesteuert. Q9 und Q10 bilden einen Differenzverstärker mit Stromgegenkopplung, dessen Kollektoren die Ausgänge von zwei gesteuerten Stromquellen bilden.

Mit Hilfe der Impedanzwandlerstufe, bestehend aus Q16 und Q17, am Ausgang des Multiplizierers wird der relativ hohe Ausgangswiderstand in eine niedrige Impedanz transformiert.

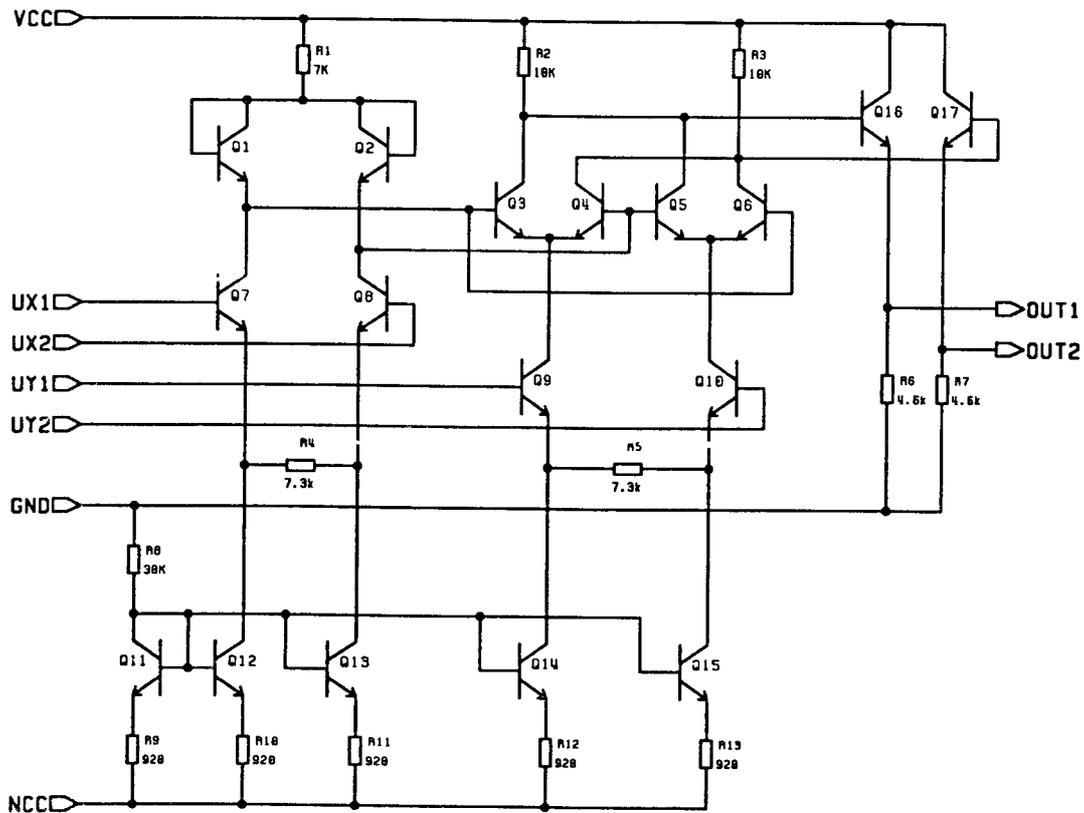


Abb. 8: Realisierte Schaltung des Multiplizierers

Gleichrichter

Die Funktion der Vollweggleichrichterschaltung soll an Hand des Schaltbildes in Abb. 9 erklärt werden.

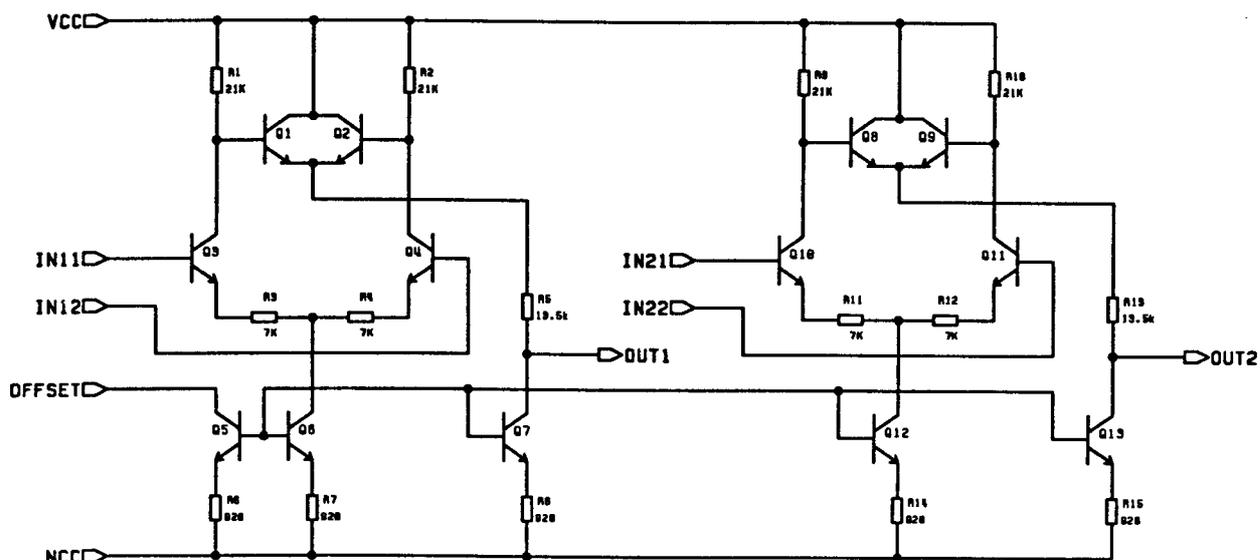


Abb. 9: Schaltbild der Doppelgleichrichterschaltung

Bei den beiden als Differenzverstärker geschalteten Transistoren Q3 und Q4 steht ein invertierender und ein nicht invertierender Ausgang zur Verfügung. Mit den beiden parallel geschalteten Emitterfolgern Q1, Q2 wird nun das jeweils positivere Kollektorpotential an den Ausgang übertragen. Der Widerstand R5 bewirkt in Verbindung mit der Stromquelle Q7 einen Levelshift der Ausgangsspannung des Emitterfolgers.

Durch die Einstellung des Stromquellenstromes von außen über den Pin OFFSET kann der Ausgang OUT1 im Ruhezustand der Schaltung auf 0 Volt eingestellt werden.

Die beiden Ausgangspins OUT1 und OUT2 sind jedoch aus Platzgründen nicht nach außen geführt. Es existiert lediglich ein Testpin mit der Bezeichnung OUTREC mit dessen Hilfe die beiden Gleichrichterschaltungen abgeglichen werden können.

Operationsverstärker als Addierer

Mit Hilfe des Operationsverstärkers werden die beiden Ausgangssignale des Vollweggleichrichters addiert und verstärkt. Die Schaltung des OP's ist in Abb. 10 dargestellt.

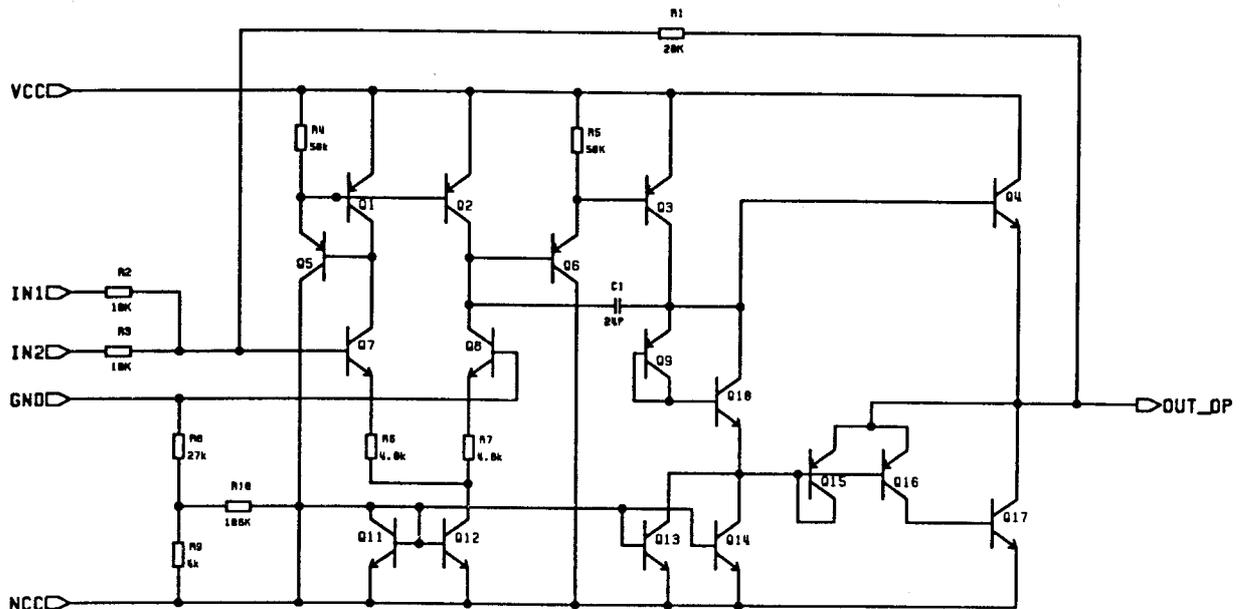


Abb. 10: Schaltung des Operationsverstärkers HSR1

Die Schaltung des Operationsverstärkers wurde aus einer früheren Diplomarbeit übernommen, da die Schaltung dort schon funktionsfähig war und somit nicht neu entwickelt werden mußte (vgl.[5]).

Außerdem war es von Vorteil, daß die Schaltung vom Bauteileaufwand her in einer Standardzelle untergebracht werden konnte, da für die Realisierung des Operationsverstärkers nur eine Zelle zur Verfügung stand.

Der Operationsverstärker besteht aus einer Differenzverstärker-Eingangsstufe mit den Transistoren Q7 und Q8, der Zwischenstufe in Darlington-Schaltung mit Q3 und Q6, sowie der Endstufe.

Hier ist eine Unterteilung in die Treiberstufe, bestehend aus Q9 und Q10, und die Gegentakt-Endstufe möglich. Sie setzt sich aus dem Transistor Q4 in Verbindung mit der PNP Darlingtonschaltung aus Q15, Q16 und Q17 zusammen.

Als Emitterwiderstand der Treiberstufe kommt im wesentlichen eine Konstantstromschaltung zur Geltung, die sich aus dem als Diode geschalteten Transistor Q11 und der Parallelschaltung aus Q13 und Q14 zusammensetzt.

Die Stromeinstellung der Differenzverstärker-Eingangsstufe wird ebenfalls über den Stromspiegel Q11 in Verbindung mit Q12 vorgenommen.

Über den Kondensator C1 erfolgt eine Frequenzgangkompensation des Operationsverstärkers.

Der Operationsverstärker ist mit den beiden Widerständen R2 und R3 in Verbindung mit dem Rückkoppelwiderstand R1 als Addierer beschaltet. Die beiden Eingangsspannungen IN1 und IN2 werden addiert und um den Faktor 2 verstärkt.

Da der Operationsverstärker von der Gleichrichterschaltung ausschließlich positive Eingangssignale erhält, stellt sich ein Ausgangssignal am Pin OUT_OP ein, das immer negativ ist (invertierender Verstärker).

Testschaltung zur Inbetriebnahme des ASIC

Um die von AEG gelieferten Chips zu testen, wurde eine Testschaltung entwickelt und aufgebaut.

Auf einer Platine im Europaformat wurde ein Testsockel, sowie die zum Testen notwendige Peripherie plazierte. Dabei wurde berücksichtigt, daß sowohl die Einzelblöcke der Schaltung als auch die Gesamtfunktion getestet werden konnte.

Zum Testen der Gesamtfunktion mußten noch die beiden um 90° verschobenen Referenzträger generiert werden. Zu diesem Zweck wurde ein GAL 16V8 verwendet, das mit einem extern erzeugten Taktsignal von $f = 20\text{MHz}$ getaktet wurde.

Zur Verstärkung der beiden Ausgangssignale der Synchron-demodulatoren wurde außerdem je ein Operationsverstärker benötigt, der ebenfalls auf der Platine angeordnet ist.

Die Zuführung des ZF-Signals, sowie des 20MHz TTL Taktes, erfolgte über ein 50 Ω Koaxialkabel, um die Signale möglichst störungsfrei zum jeweiligen IC zu übertragen.

Auf der folgenden Seite ist die Gesamtschaltung der Testplatine dargestellt.

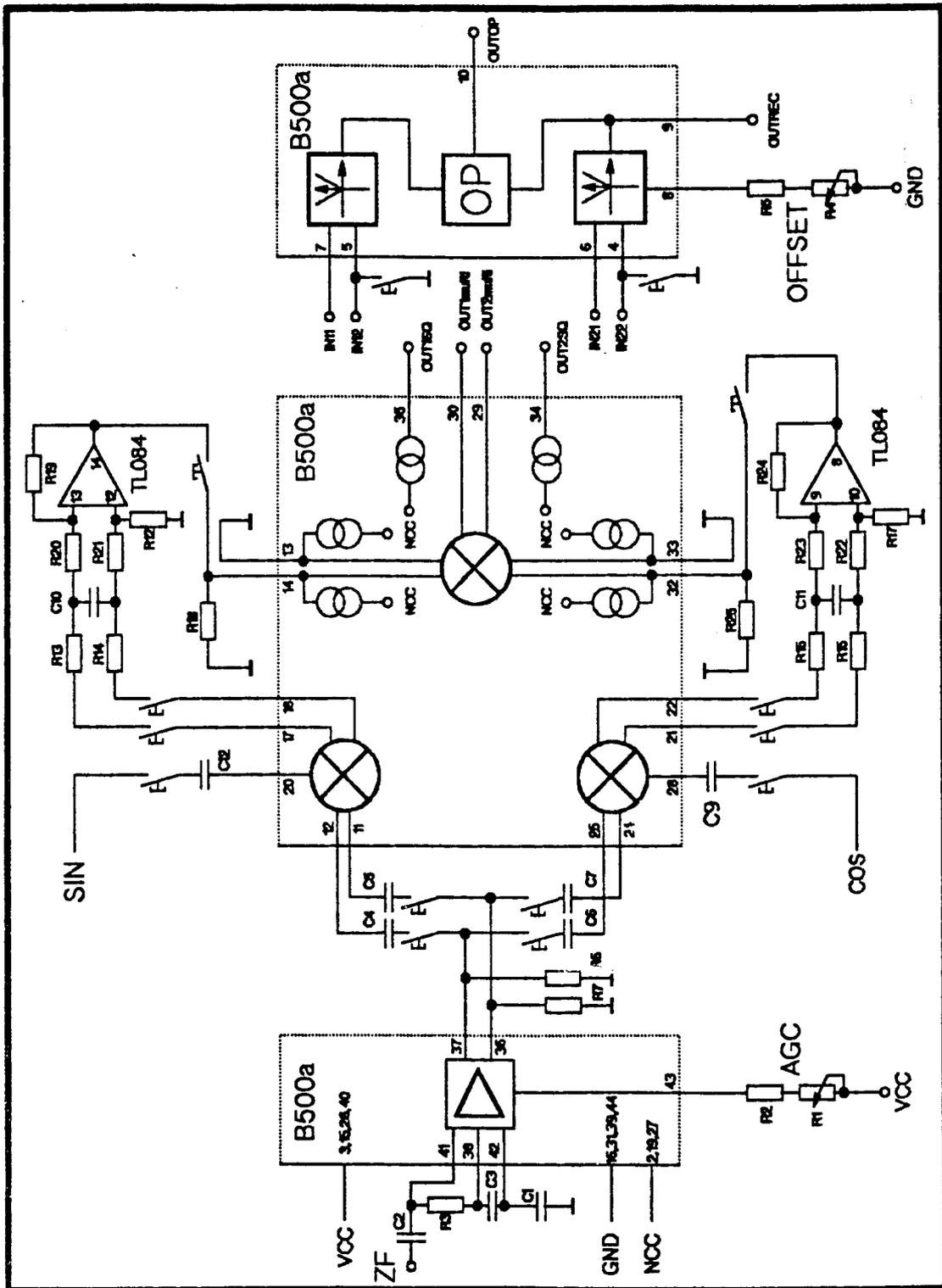


Abb. 11: Schaltung der Testplatte

Zusammenfassung

Abschließend kann die Entwicklung auf der Basis des Analog-Schaltkreises B500a als sehr erfolgreich betrachtet werden. Ein Großteil der Anologschaltung des GPS Empfängers, bestehend aus ZF Verstärker, Costas Loop Synchrondemodulator und Pegeldetektor, konnte in das Transistorarray implementiert werden.

Für das GPS Projekt bedeutet die Entwicklung des Schaltkreises einen weiteren Schritt in Richtung Miniaturisierung des gesamten Empfängersystems.

Diese Arbeit hat aber auch die Zuverlässigkeit des Entwicklungssystems gezeigt, da die in der Simulationsphase ermittelten Parameter der Schaltung bis auf wenige Abweichungen gut mit den Testergebnissen des Chips übereinstimmen. Das bedeutet auch, daß die verwendeten Spice-Modelle nahezu identisch sind mit den tatsächlich im Chip vorhandenen Bauteilen.

Spätere Entwicklungen können nun auf die Ergebnisse dieser Arbeit zurückgreifen, bzw. die hier entwickelten Schaltungsteile modifizieren.

Literaturverzeichnis

- [1] Donald J. Clausing: Moderne Flugnavigation, Motor Buch Verlag
- [2] AEG Entwicklungszentrum für integrierte Anologschaltungen Transistorarrays für integrierte Anologschaltungen Serie A
- [3] Mäusl: Digitale Modulationsverfahren, Hüthig Verlag
- [4] Fiesel Hans: Diplomarbeit: Digitalteil eines GPS Empfängers, FH Offenburg
- [5] Schweigert, Wolfgang: Diplomarbeit: Entwicklung von Operationsverstärkern, FH Ulm

6. *PLL - Schaltung auf dem Gate Array B500A*

von

Achim Bumüller

Fachhochschule Furtwangen, Mikroelektronik

Inhaltsverzeichnis

1 PLL - Konzept.....	2
2 Vorstellung der Komponenten.....	5
2.1 Bias Reference.....	5
2.2 Phasendetektor.....	7
2.2.1 Gilbert Multiplizierer als Phasendetektor.....	7
2.3 Voltage - Controlled Oscillator.....	11
2.3.1 Arbeitsweise des VCOs.....	11
2.3.2 Vorstellung der VCO - Schaltung.....	13
3 Phase - Locked Loop.....	16
3.1 Arbeitsweise der PLL - Schaltung.....	17
3.2 Berechnung der Verstärkung.....	18
3.3 Simulation.....	19
3.3.1 Allgemeines.....	19
3.3.2 Simulation der PLL - Schaltung.....	19
4 Design auf dem B500A.....	21
5 Literaturverzeichnis.....	23

1 PLL - Konzept

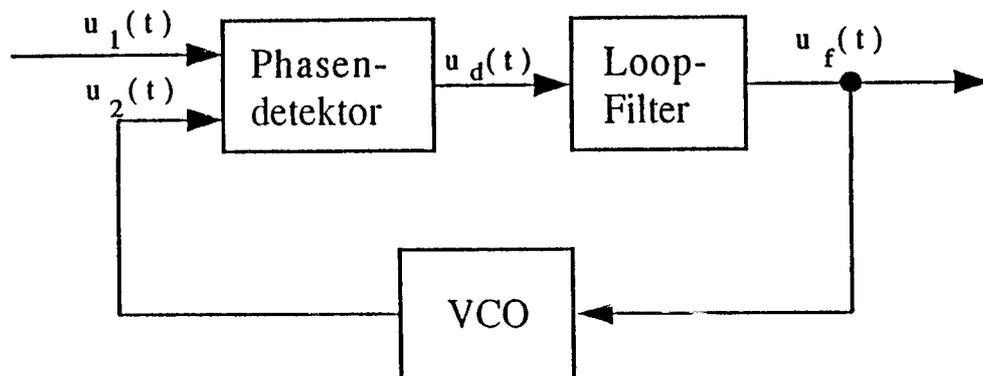
Das PLL - Konzept wurde in den 30er Jahren entwickelt. 1970 wurden die ersten monolithischen PLL - Schaltungen der Serie 560/561/562 von verschiedenen Herstellern produziert. Diese Schaltungen verwenden einen Phasendetektor nach dem Gilbert-Prinzip, einen emittergekoppelten, temperaturkompensierten VCO und einen externen Tiefpaß.

PLL - Schaltungen werden heute in weiten Bereichen des Lebens eingesetzt. So sorgen PLL - Schaltungen dafür, daß der Fußballspieler im Fernseher seinen Kopf auf den Schultern trägt und nicht irgendwo unterhalb seiner Füße am Bildschirmrand.

Damit der Rumpf und die Beine nicht hilflos am oberen Bildschirmrand hängen und der Kopf am unteren, synchronisiert die PLL - Schaltung das Signal für die Vertikalablenkplatten der Bildröhre mit dem gesendeten Signal.

Die PLL - Schaltung ist somit ein Regelkreis, der das Oszillatorsignal frequenz - und phasengleich auf das Eingangssignal synchronisiert. Im synchronisierten oder eingerasteten Zustand besteht zwischen der Phase des Eingangssignals ϕ_1 und der des Oszillatorsignals ϕ_2 kein Unterschied. Die Phasenverschiebung ϕ_e ist dann $\phi_e = 0$. Ändert sich nun das Eingangssignal, so wird der Oszillator solange nachgeregelt, bis die Phasenverschiebung null oder ein Minimum wird. Aufgrund dieses Verhaltens ergibt sich der Name "Phasenregelkreis" oder in neudeutsch "Phase - Locked Loop" (wörtlich: in Phase eingerasteter Regelkreis).

Das Blockdiagramm der PLL - Schaltung zeigt Abb. 1.



$u_1(t)$: Eingangssignal
 $u_2(t)$: VCO Ausgangssignal
 $u_d(t)$: Detektorsignal
 $u_f(t)$: Filtersignal

Abb. 1
Blockdiagramm der PLL - Schaltung

1 PLL - Konzept

Die PLL - Schaltung besitzt im Vorwärtszweig einen Phasendetektor PD und einen Loopfilter LF und im Rückkopplungszweig einen VCO.

Wie arbeiten diese Blöcke im einzelnen?

Der Phasendetektor PD vergleicht die Phase des Eingangssignals $u_1(t)$ mit der des VCO - Ausgangssignals $u_2(t)$ und erzeugt ein Signal $u_d(t)$, welches in einem begrenzten Bereich proportional zur Phasenverschiebung Φ_e ist. Es gilt:

$$(1.1) \quad u_d(t) = k_d * \Phi_e$$

k_d : Verstärkungsfaktor des PD

Φ_e : Phasenverschiebung der Signale

$u_1(t)$ und $u_2(t)$

$$\Phi_e = \Phi_1 - \Phi_2$$

Das Signal $u_d(t)$ enthält eine Gleichspannungs-, eine Wechselspannungs- und eine parasitäre spektrale Komponente. Letztere wird durch einen Tiefpaß, dem Loopfilter LF, ausgefiltert. Am Ausgang des Filters entsteht das Signal $u_f(t)$.

Das Signal $u_f(t)$ bestimmt die Kreisfrequenz w_2 des VCO (voltage - controlled oscillator). Damit ergibt sich der Zusammenhang:

$$(1.2) \quad w_2 = w_0 + k_o * u_f(t)$$

w_2 : Kreisfrequenz des VCO

w_0 : Ruhefrequenz des VCO

(free running frequency)

k_o : Verstärkung des VCO

(VCO gain)

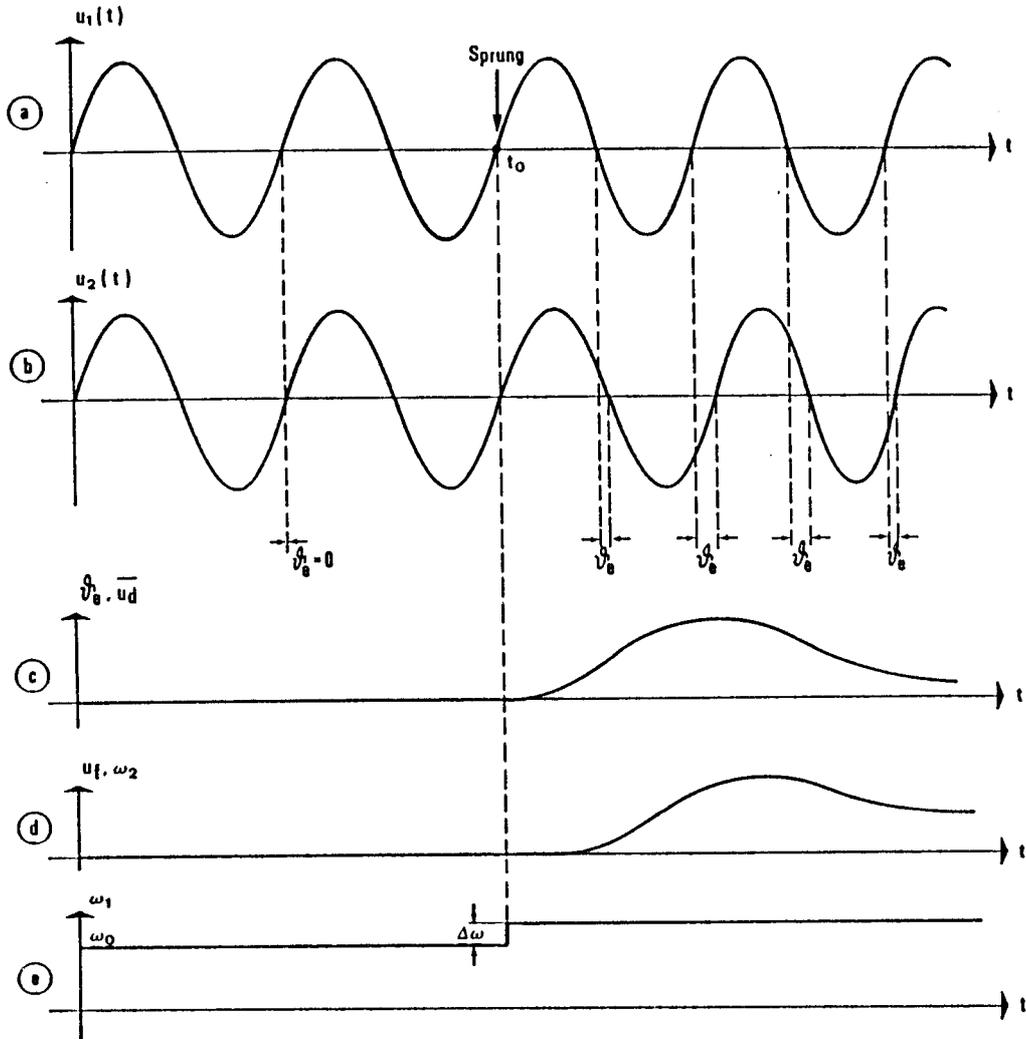
Wie arbeiten nun diese 3 Blöcke zusammen?

Wir nehmen an, das Eingangssignal $u_1(t)$ besitzt die Kreisfrequenz w_0 und der VCO schwingt auf seiner Ruhefrequenz w_0 . Damit ist die Phasenverschiebung $\Phi_e = 0$. Nach (1.1) ist $u_d(t) = 0$ und somit ist auch $u_f(t) = 0$. Dies ist nach (1.2) aber Voraussetzung dafür, daß der VCO auf seiner Ruhefrequenz w_0 schwingt.

Zum Zeitpunkt t_0 wird die Kreisfrequenz des Eingangssignals w_1 sprunghaft um den Betrag Δw erhöht (siehe Abb.2). Damit entsteht eine Phasenverschiebung Φ_e , die immer größer wird. Diese produziert am Ausgang des Phasendetektors ein Signal $u_d(t)$, dessen Mittelwert stetig anwächst. Nach einer gewissen

1 PLL - Konzept

Verzögerungszeit erhöht sich dann das Signal $u_f(t)$ am Ausgang des Filters. Dies führt dazu, daß der VCO seine Kreis-



- a Eingangssignal $u_1(t)$
- b VCO Ausgangssignal $u_2(t)$
- c Detektorsignal $u_d(t)$ (Mittelwert) und Phasenfehler φ_e
- d Kreisfrequenz ω_2 des VCO
- e Kreisfrequenz ω_1 des Eingangssignals

Abb. 2

Antwort der PLL - Schaltung auf einen Eingangsfrequenzsprung $\Delta\omega$

1 PLL - Konzept

frequenz ω_2 erhöht, wodurch der Phasenfehler Φ_e allmählich kleiner wird. Nach einer bestimmten Zeit schwingt der VCO mit einer Kreisfrequenz ω_2 , die frequenz - und phasengleich mit der Kreisfrequenz des Eingangssignals ω_1 ist. Dabei nimmt der Phasenfehler Φ_e einen stabilen Wert an, der, je nach Art des Filters null oder ein Minimum wird. Da der VCO auf einer höheren Kreisfrequenz schwingt, stellt sich ein Filtersignal $u_f(t)$ mit folgendem Wert ein:

$$u_f(t) = \frac{\Delta\omega}{k_o}$$

2 Vorstellung der Komponenten

2.1 Bias Reference

Die PLL - Schaltung wird mit einer Versorgungsspannung von 16V bis 26V betrieben. Da die PLL - Schaltung sehr anfällig auf Strom - und Spannungsschwankungen ist, erzeugt die Bias Reference konstante Spannungen und Ströme. Die Schaltung ist in Abb.3 dargestellt.

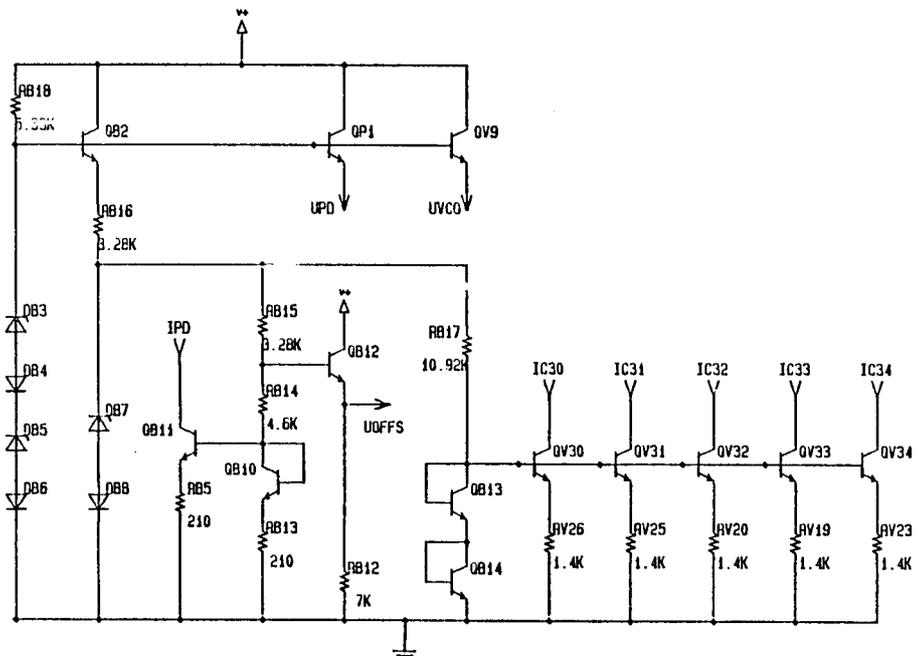


Abb.3
Schaltbild der Bias Reference

2 Vorstellung der Komponenten

Die Bias - Schaltung erzeugt zwei interne Spannungen $U_{PD} = U_{VCO}$ von 13.15V womit der VCO und der Phasendetektor versorgt werden. Aufgrund der Diodenkennlinie bleibt die Spannung an der Basis von QB2 ($U=13.9V$) auch dann konstant, wenn sich der Strom erhöht, der durch RB18 und die Dioden fließt.

Anmerkung: Die Zehnerdioden haben eine Durchbruchspannung von 6.2V und die Basis - Emitterspannung der Transistoren beträgt $U_{BE}=0.75V$.

Weiterhin wird eine konstante Offset - Spannung U_{OFFSET} für die beiden Eingänge der PLL zur Verfügung gestellt.

$$U_{OFFSET} = U_{BE10} + (U_{Z7} + U_{BE8} - U_{BE10}) \\ * \left(\frac{RB13 + RB14}{RB13 + RB14 + RB15} \right) - U_{BE12}$$

$$U_{OFFSET} = 3.69V$$

Aufgrund dieser Schaltungstechnik ist es möglich, das Eingangssignal an nur einem Pin anzulegen. Der konstante Emitterstrom I_{PD} , der im Phasendetektor fließt, wird wie folgt bestimmt:

$$I_{PD} = \frac{U_{Z7} + U_{BE8} - U_{BE10}}{RB13 + RB14 + RB15}$$

$$I_{PD} = 0.77mA$$

Die Schaltung erzeugt in der Stromquellenzelle die temperaturkompensierten Ströme

$$I_{C30} = I_{C31} = I_{C32} = I_{C33} = I_{C34} = I_{VCO} = 540mA \text{ für den VCO.}$$

Diese Ströme besitzen einen negativen Temperaturkoeffizienten. Es gilt:

$$\frac{dI}{dT} = \frac{d}{dT} \left[\frac{U_{BE(on)}}{R} \right]$$

$$\frac{dI}{dT} = \frac{U_{BE(on)}}{R} \left[\frac{1}{U_{BE(on)}} * \frac{dU_{BE(on)}}{dT} - \frac{1}{R} \frac{dR}{dT} \right]$$

$$\frac{dI}{dT} = \frac{U_{BE(on)}}{R} \left[\frac{-2mV/^{\circ}C}{750mV} - 2E-3 \frac{1}{^{\circ}C} \right]$$

2 Vorstellung der Komponenten

Somit beträgt der TK des Stromes I_{VCO} folgenden Wert:

$$\frac{1}{I_{VCO}} * \frac{dI}{dT} = -4700 \frac{\text{ppm}}{^{\circ}\text{C}}$$

2.2 Phasendetektor

Der verwendete Phasendetektor ist ein Gilbert Multiplizierer. In Abb.4 ist eine Prinzipschaltung dargestellt. Der Multiplizierer ist ein Schaltkreis, der zwei analoge Eingangssignale aufnimmt und ein Ausgangssignal erzeugt, das proportional zum Produkt der beiden Eingangssignale ist. Die Großsignal-Betrachtung zeigt, daß der Differenzausgangsstrom ΔI dieses Produkt darstellt.

$$\Delta I \approx I_{EE} \left(\frac{U_1}{2U_T} \right) \left(\frac{U_2}{2U_T} \right)$$

Der Gilbert Multiplizierer kann in 3 Anwendungen betrieben werden. Sie werden bestimmt durch die Amplitude der beiden Eingangssignale U_1 und U_2 im Verhältnis zur Temperaturspannung U_T .

- 1) Sind die Amplituden von U_1 und U_2 klein gegenüber U_T , so verhält sich die Schaltung wie ein Multiplizierer.
- 2) Ist das Signal U_1 größer als $4*U_T$ und das Signal U_2 kleiner als U_T , so arbeitet die Schaltung als Modulator. Hierbei wird das zu modulierende Signal an die untere Stufe und das Trägersignal an die obere Stufe angelegt.
- 3) Sind beide Amplituden größer als $4*U_T$, so verhält sich der Multiplizierer als Phasendetektor. Die Schaltung arbeitet wie ein EXOR-Gatter.

2.2.1 Gilbert Multiplizierer als Phasendetektor

Wenn unmodulierte Signale gleicher Frequenz w_0 an den Eingängen anliegen, so arbeitet der Multiplizierer als Phasendetektor, der eine DC - Komponente erzeugt, die proportional zur Phasenverschiebung der Eingangssignale ist. Die Transistoren arbeiten als Schalter. Dabei sind 2 Transistoren durchgeschaltet und 4 Transistoren sperren. Solange die sperrenden Transistoren nicht in Sättigung gehen, können Eingangssignale mit sehr hohen Frequenzen verarbeitet werden.

Funktionsweise:

Anhand von Abb.4 wird die Funktionsweise des Phasendetektors

2 Vorstellung der Komponenten

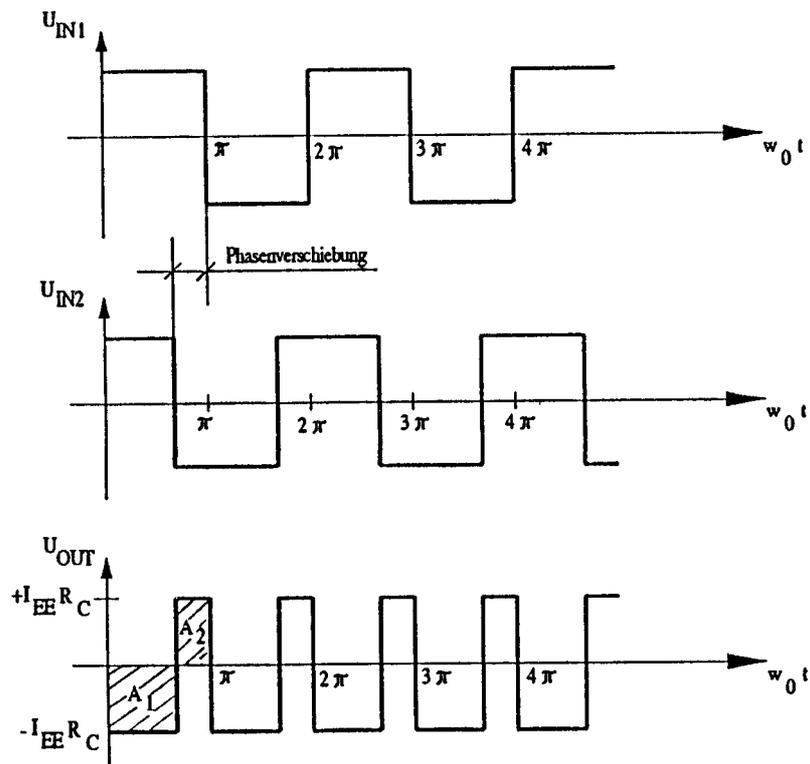
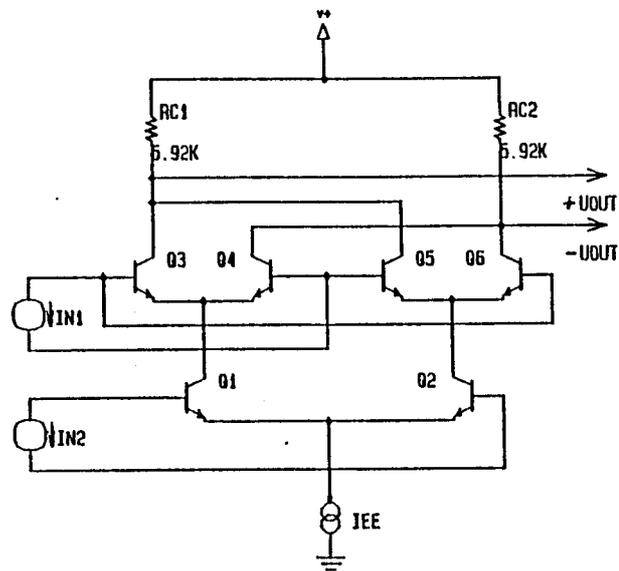


Abb. 4
Eingangs- und Ausgangssignale des Phasendetektors

2 Vorstellung der Komponenten

erklärt. Wir nehmen an, daß die Signale U_{IN1} und U_{IN2} an den beiden Eingängen anliegen. Zum Zeitpunkt $t = 0$ sind die Transistoren Q_3 und Q_1 durchgeschaltet, Q_4 , Q_5 , Q_6 und Q_2 sperren. Damit fließt ein Strom I_1 über R_{C1} , Q_3 und Q_1 . Unter idealen Bedingungen fällt an R_{C1} die Spannung $U_{RC1} = I_{EE} * R_{C1}$ ab. Wird die Ausgangsspannung U_{OUT} zwischen $+U_{OUT}$ und $-U_{OUT}$ abgegriffen, so ist $U_{OUT} = -I_{EE}R_C$. Zum Zeitpunkt $2\pi/3$ leitet Q_6 und Q_2 . Q_1 , Q_3 , Q_4 und Q_5 sperren. Es fließt nun ein Strom I_2 . Dieser verursacht am Widerstand R_{C2} einen Spannungsabfall U_{RC2} . Die Ausgangsspannung steigt auf den Wert $U_{OUT} = +I_{EE}R_C$. In der Zeit von π bis 2π fließt dann jeweils der entsprechende Strom über Q_4 und Q_5 .

Das Ausgangssignal U_{OUT} beinhaltet einen Gleichspannungs- und einen Wechselspannungsanteil. Der Wechselspannungsanteil hat die doppelte Frequenz wie die Eingangssignale. Der Mittelwert dieser Wechselspannung berechnet sich nach der Formel

$$U_{\phi} = \frac{1}{2\pi} \int_0^{2\pi} U_{out}(t) d(\omega_0 t)$$

$$U_{\phi} = -\frac{1}{\pi} (A_1 - A_2)$$

Die Flächen A_1 und A_2 sind in Abb.4 eingezeichnet. Werden für die Flächen Werte eingesetzt, so ergibt sich unter Berücksichtigung der Phasenverschiebung ϕ und der maximalen Ausgangsspannung $U_{OUT} = I_{EE} * R_C$ die Formel

$$U_{\phi} = I_{EE} * R_C * \left(\frac{2\phi}{\pi} - 1 \right)$$

Diese Beziehung ist in Abb. 5 dargestellt.

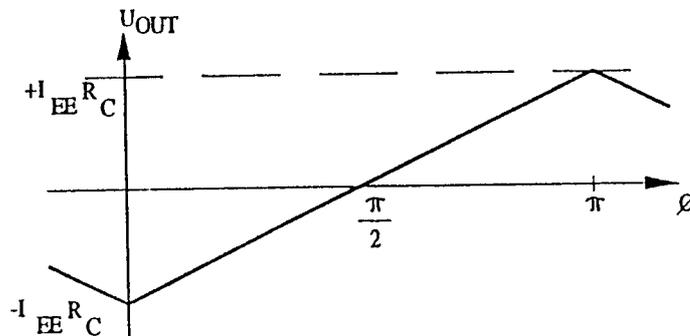


Abb. 5
Phasendetektorausgang als Funktion der Phasenverschiebung

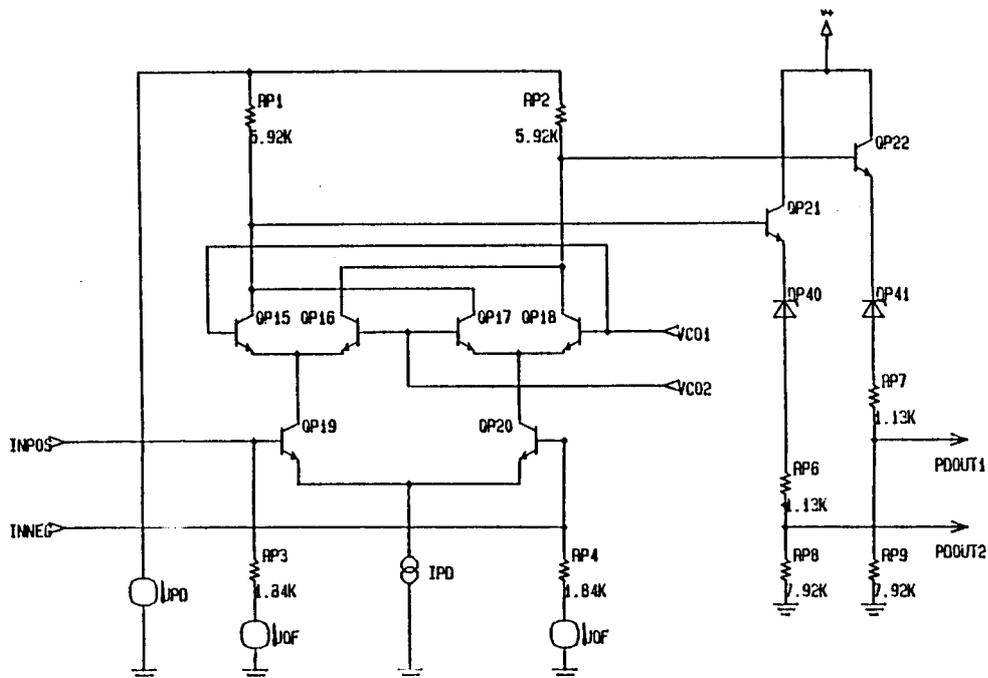
2 Vorstellung der Komponenten

In Abb.6 ist das Schaltbild des Phasendetektors dargestellt. Am Ausgang des Multiplizierers ist eine Level - Shift - Stufe realisiert. Die Aufgaben dieser Stufe bestehen darin, die hohen Ausgangsspannungen des eigentlichen Multiplizierers um ca. 7V herabzusetzen und dafür zu sorgen, daß die Gilbertzelle nicht belastet wird.

Da die Schaltung symmetrisch aufgebaut ist, genügt die Betrachtung eines Signalweges. Unter der Voraussetzung, daß große Eingangssignale anliegen, wird an der Basis des Transistors QP22 einmal die Spannung

$$U_{hi} = 13V \text{ oder}$$

$$U_{lo} = 13V - (I_{PD} * RP2) = 8.57V \text{ erzeugt.}$$



mit UPD = 13V
 UOF = 3.69V
 IPD = 748µA

Abb.6
 Schaltbild des Phasendetektors

Dabei wird für I_{PD} nicht der errechnete ($I_{PD} = 0.77mA$), sondern der simulierte Wert der Gleichstrom - Arbeitspunkt Analyse angesetzt. Hieraus ergibt sich eine Amplitude am Ausgang des

2 Vorstellung der Komponenten

Multiplizierers von 4.43V. Für den Ausgang des Level - Shifters gilt:

$$U_{hi} = (13V - U_{BE22} - U_{Z41}) * \frac{RP9}{RP7 + RP9}$$

$$U_{hi} = 5.29V$$

und
$$U_{lo} = (8.57V - U_{BE22} - U_{Z41}) * \frac{RP9}{RP7 + RP9}$$

$$U_{lo} = 1.42V$$

Am Ausgang des Phasendetektors stellt sich somit eine Amplitude von 3.87 V ein.

Für die Verstärkung des Phasendetektors k_d ergibt sich dann der Wert:

$$k_d = \frac{3.87V}{\pi/2} = 2.46 \frac{V}{rad}$$

2.3 Voltage - Controlled Oscillator

Der verwendete Voltage - Controlled Oscillator VCO ist ein emittergekoppelter Multivibrator. Der VCO schwingt mit einer Frequenz, die proportional zu der am Eingang angelegten Spannung ist. Die Schaltung ist sehr empfindlich gegenüber Schwankungen in der Versorgungsspannung, des Stromes und der Temperatur. Sie ist der Begrenzungsfaktor des operativen Frequenzbereichs in der PLL -Schaltung.

2.3.1 Arbeitsweise des VCOs

In Abb.7 sind die prinzipielle Schaltung des verwendeten emittergekoppelten Multivibrators und die Signal dargestellt. Bei der folgenden Betrachtung werden ideale Verhältnisse vorausgesetzt. Um die Periode zu bestimmen, nehmen wir an, daß Q_1 sperrt und Q_2 leitet. Weiterhin nehmen wir an, daß der Strom I so groß ist, daß die Diode Q_6 durchgeschaltet ist. Somit ist die Basis von Q_4 eine und der Emitter zwei Diodenstrecken unterhalb von VCC. Die Basis von Q_1 ist dann ebenfalls zwei Diodenstrecken unterhalb von VCC. Da durch Q_1 kein Strom fließt, liegt die Basis von Q_3 auf VCC. Der Emitter von Q_3 und

2 Vorstellung der Komponenten

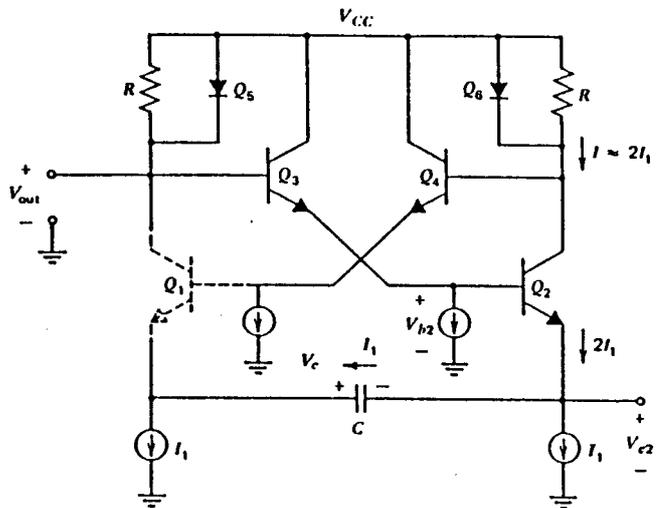
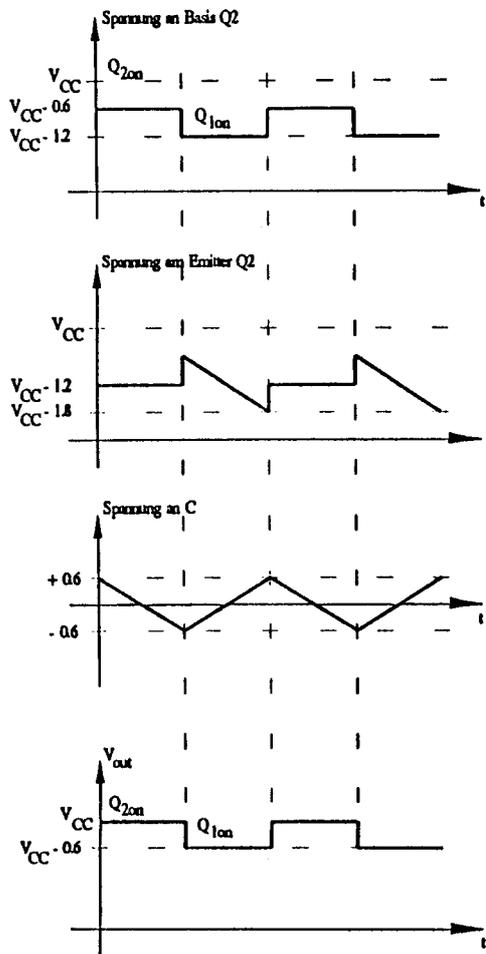


Abb.7
Arbeitsweise des emittergekoppelten Multivibrators

die Basis von Q_2 befinden sich eine Diodenstrecke unterhalb von V_{CC} . Somit ist der Emitter von Q_2 zwei Diodenstrecken unterhalb von V_{CC} . Der Strom I_1 lädt die Kapazität so auf, daß das Emitterpotential von Q_1 absinkt. Sinkt dieses Potential auf V_{CC} minus drei Diodenstrecken, so fängt Q_1 an zu leiten. Damit leitet auch die Diode Q_5 . Die Basis von Q_3 sinkt um eine Diodenstrecke auf V_{CC} minus eine Diodenstrecke. Damit sinkt aber auch die Basis von Q_2 auf V_{CC} minus zwei Diodenstrecken. Daraufhin sperrt Q_2 , da der Emitter ebenfalls auf V_{CC} minus zwei Diodenstrecken liegt. Damit ist der Emitter-Basis PN-Übergang von Q_2 um eine Diodenstrecke rückwärts vorgespannt, da sich die Spannung am Kondensator nicht sofort ändern kann. Der Strom I_1 , der in negativer Richtung fließt, lädt den Kondensator um den Betrag von 2 Diodenstrecken auf. Danach schaltet der VCO wieder um.

2 Vorstellung der Komponenten

Aufgrund dieses Verhaltens benötigt die Schaltung eine halbe Periodendauer zum Laden der Kapazität. Es gilt:

$$\frac{T}{2} = \frac{Q}{I_1}$$

Die Ladung Q ist definiert als

$$Q = C * \Delta U = 2 * C * U_{BE(on)}$$

Die Frequenz f mit welcher der Oszillator schwingt ist somit

$$f = \frac{1}{T} = \frac{I_1}{4 * C * U_{BE(on)}}$$

I_1 ist also der Strom, mit dem die Kapazität umgeladen wird. Im weiteren wird I_1 mit I_{CEX} bezeichnet.

Anmerkung: Die Transistoren Q_1 und Q_2 besitzen eine Spannung $U_{BE(on)}$ von 0.6V.

Bei emittergekoppelten Multivibratoren sind die Frequenzen von der Temperatur abhängig, da $U_{BE(on)}$ in die Gleichung für die Frequenz eingeht. So besitzt die Ruhfrequenz f_0 einen Temperaturkoeffizient, der nach folgender Formel berechnet wird:

$$\begin{aligned} \frac{1}{w_0} * \frac{dw_0}{dT} &= - \frac{1}{U_{BE(on)}} * \frac{dU_{BE(on)}}{dT} \\ &= \frac{+2mV/^\circ C}{600mV} = +3.3E-3 \frac{1}{^\circ C} = +3300ppm/^\circ C \end{aligned}$$

Bei bipolaren Transistoren wird mit dem Term $dU_{BE(on)}/dT$ die Temperaturempfindlichkeit der Spannung $U_{BE(on)}$ dargestellt. In der Regel kann $dU_{BE(on)}/dT = -2mV/^\circ C$ angenommen werden.

Um diese hohe Temperaturempfindlichkeit zu kompensieren, wird der Strom I_{CEX} mit umgekehrtem Vorzeichen temperaturempfindlich realisiert, siehe dazu Absatz "Bias Reference".

2.3.2 Vorstellung der VCO - Schaltung

In Abb.8 ist der VCO dargestellt, der in der PLL - Schaltung verwendet wird. Er besteht aus dem emittergekoppelten Multivibrator, der Stromquellen - Schaltung und dem Spannungs -

2 Vorstellung der Komponenten

Strom - Wandler. Der emittergekoppelte Multivibrator wird von den Transistoren QV23 bis QV28, den beiden Widerständen RV21 und RV22 und der Kapazität C_{EX} , die extern angeschlossen werden muß, gebildet. Die Stromquellen - Schaltung ist im Abschnitt "Bias Reference" vorgestellt worden. Der Strom - Spannungs - Wandler wird von den Transistoren QV35 bis QV39 und den Widerständen RV10, RV11 und RV24 gebildet.

In der nachfolgenden Betrachtung werden die beiden Parameter, die Ruhfrequenz f_0 und die VCO - Verstärkung k_o , berechnet. Dabei wird angenommen, daß kein Differenz - Signal am

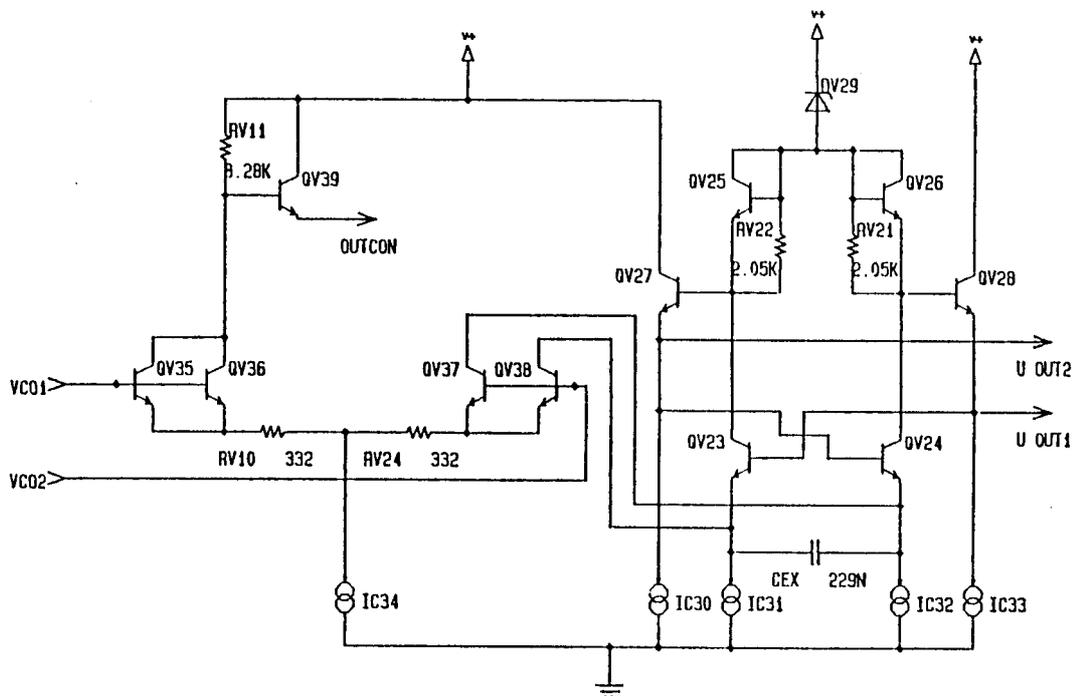


Abb.8
Schaltbild des VCO

Eingang des VCO anliegt. Dadurch fließt durch die Transistoren QV35, QV36, QV37 und QV38 der gleiche Strom.

$$I_{C35} = I_{C36} = I_{C37} = I_{C38} = \frac{I_{C34}}{4}$$

Die Simulation ergibt für I_{C34} den Wert $529 \mu A$. Somit wird die externe Kapazität C_{EX} mit einem Strom I_{CEX} umgeladen.

$$I_{CEX} = 529 \mu A + 132 \mu A = 661 \mu A$$

2 Vorstellung der Komponenten

Nach obiger Formel stellt sich somit eine Ruhefrequenz f_0

$$f_0 = \frac{1}{T} = \frac{I_{CEX}}{4 * C * U_{BE(on)}} = \frac{0.275E-3A/V}{C_{EX}}$$

ein. Die Definitionsgleichung für die externe Kapazität lautet dann

$$C_{EX} = \frac{0.275E-3A/V}{f_0}$$

Da sich der Kollektorstrom der Transistoren QV37 und QV38 von 0A bis $I_{C34}/2 = 264 \mu A$ verändern kann, variiert der Strom I_{CEX} von $529 \mu A$ bis $793 \mu A$. Damit verändert sich die Ruhefrequenz f_0 um $\Delta f = \pm 0.2 * f_0$.

Die Verstärkung k_o des VCO ist definiert als die Frequenzänderung dw aufgrund der Eingangsspannungsänderung dU_{in} . Es gilt:

$$k_o = \frac{dw}{dU_{in}} = 2 * \pi * \frac{df}{dI} * \frac{dI}{dU_{in}}$$

mit
$$\frac{df}{dI} = \frac{1}{4 * C * U_{BE(on)}}$$

und
$$\frac{dI}{dU_{in}} = \frac{1}{2} * \frac{i_{od}}{u_{id}} = 5.8E-4 \frac{A}{V}$$

ergibt sich der Wert

$$k_o = \frac{2 * \pi * f_0}{1724 * I_0}$$

Anmerkung:

i_{od} ist der Kleinsignal-Differenz-Ausgangsstrom und
 u_{id} ist die Kleinsignal-Differenz-Eingangsspannung der
Transistoren QV37/38.

Dabei ist $I_0 = I_{CEX}$ der Strom, der die Kapazität umlädt, wenn kein Eingangssignal anliegt.

Mit einem Strom $I_0 = 661 \mu A$ ergibt sich eine Verstärkung von

$$k_o = \frac{2 * \pi * f_0}{1724 * 661 \mu A} = 0.88 * w_0 \frac{rad}{V}$$

3 Phase - Locked Loop

3.1 Arbeitsweise der PLL - Schaltung

Die PLL - Schaltung hat die Aufgabe, ein internes Signal zu erzeugen, das frequenz- und phasengleich zu einem angelegten Eingangssignal ist. Gelingt ihr das, spricht man davon, daß die PLL eingerastet ist. Wie die Schaltung diesen Zustand erreicht, wird im folgenden beschrieben.

In Abb.10 sind die vier Signal der Schaltung dargestellt. Das Rechtecksignal PLL_IN ist das Eingangssignal der PLL - Schaltung mit der Frequenz $f_{PLL_IN} = 1000\text{Hz}$. Das Signal VCO_OUT liegt am Ausgang des VCO an und hat zum Zeitpunkt $t = 0$ die Ruhfrequenz $f_0 = 1200\text{Hz}$. Diese beiden Signale liegen an den Eingängen des Phasendetektors an. In der nächsten Kurve ist das Signal PD_OUT am Ausgang des Phasendetektors dargestellt. Dieses Signal ist auch das Eingangssignal des VCO. Das Signal I_CEX zeigt den Strom an, mit dem die Kapazität umgeladen wird. In der ersten Periode, betrachtet wird die Periode des Eingangssignals, besitzen die Signale unterschiedliche Frequenzen und Phasenlagen. Die Phasenverschiebung ist am Signal PD_OUT gut zu erkennen. Es besitzt eine Gleichspannungs- und eine überlagerte Wechselspannungskomponente.

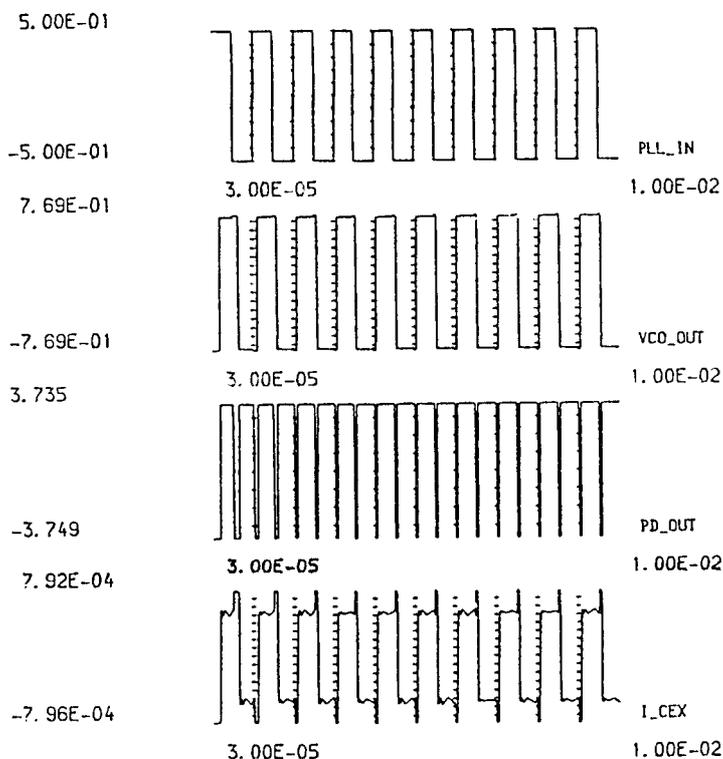


Abb.10
Arbeitsweise der PLL - Schaltung

3 Phase - Locked Loop

Bei einer idealen Betrachtung geht der Wert dieser Komponente gegen null, wenn die Schaltung eingerastet ist. Die AC - Komponente sorgt dafür, daß die Differenzstufe umgeschaltet wird und daß dann ein zusätzlicher Korrekturstrom über die Kapazität fließt. Die Differenzstufe arbeitet hier als Schalter, der, abhängig von der Spannung, einen Korrekturstrom in Höhe von $I_{C34}/2 = 264\mu A$ fließen läßt. Im eingerasteten Zustand ist die Differenzstufe dann so geschaltet, daß die Transistoren QV37 und QV38 sperren und daß der Strom I_{C34} über die Transistoren QV35 und QV36 abfließt, d.h. es fließt dabei kein Korrekturstrom über die Kapazität. In diesem Fall ist der Umladestrom $I_{CEX} = I_{C31}$ bzw. I_{C32} . Dieser Sachverhalt ist am Signal I_{CEX} zu sehen. Im nicht eingerasteten Zustand fließt solange ein Korrekturstrom, bis die Schaltung eingerastet ist, d.h. bis der VCO mit der richtigen Frequenz schwingt. Anhand der Kurven von Abb.10 ist zu erkennen, daß der VCO zwar auf die Frequenz des Eingangssignals einrastet, aber daß zwischen den Signalen VCO_OUT und PLL_IN eine Phasenverschiebung besteht, die nach 7ms bzw. sieben Perioden einen konstanten Wert annimmt. Da eine Phasenverschiebung vorhanden ist, fließt auch immer ein Korrekturstrom. Der Wert des Korrekturstromes und die Zeit, in der er fließt, reichen bei dieser Schaltung nicht aus, die Phasenverschiebung gegen null gehen zu lassen.

3.2 Berechnung der Verstärkung

Die PLL - Schaltung ist nun komplett. Sie besitzt eine interne Bandbreite k_v für große Eingangssignale

$$k_v = k_d * k_o$$

Durch das Einsetzen von den berechneten Werten ergibt sich

$$k_v = 2.46 \frac{V}{rad} * 0.88 * w_0 \frac{1}{Vs}$$

$$K_v = 2.16 * w_0 \frac{1}{s}$$

Die Bandbreite der PLL - Schaltung ist von der Ruhfrequenz f_0 abhängig. Sie kann bei Verwendung eines Loopfilters verändert werden.

3 Phase - Locked Loop

3.3 Simulation

3.3.1 Allgemeines

Die Simulationen werden mit dem Analyseprogramm für elektronische Schaltungen SPICE durchgeführt. Es wird die Version SPICE2G.6 benutzt. Als Rechner wird die VAX 11/750 verwendet. Mit dem Grafik - Programm - System "Furtwangen Schematic Entry", auch FUSE genannt, lassen sich die Transistorschaltbilder und die dazugehörigen Netzlisten im SPICE - Format erstellen.

Zunächst werden die Komponenten einzeln simuliert und danach die gesamte Schaltung. Die Simulation erfolgt nach folgenden Kriterien:

- + Überprüfung und Erklärung der Funktion
- + Bestimmung der maximalen Frequenz
- + Bestimmung des Temperaturverhaltens

Bei der Simulation der gesamten PLL-Schaltung werden folgende Restriktionen vorgenommen:

- + Eingangssignal ist ein Rechtecksignal
- + kein Loopfilter
- + Frequenz des Eingangssignals ist um 20% geringer als die Ruhefrequenz des VCO

3.3.2 Simulation der PLL - Schaltung

In den ersten Simulationen wird die Ruhefrequenz der Schaltung bestimmt. Dabei zeigt sich, daß der errechnete Wert mit dem durch die Simulation gewonnen Wert nicht übereinstimmt. In Abb.11 ist dieser Sachverhalt anhand einer Tabelle dargestellt.

C_EX/nF	2.29	11.45	22.9	114.5	229
f_0/kHz	117.51	23.697	11.862	2.3753	1.1891
Auflösung/Hz	138	28	14	2.8	1.4
F_r/ppm	21960	13550	12390	11160	9923

Abb.11

Tabelle: f_0 in Abhängigkeit von C_{EX}

Anmerkung: F_r = relativer Fehler

$$F_r = \frac{\text{errechneter_Wert} - \text{simulierter_Wert}}{\text{simulierter_Wert}}$$

3 Phase - Locked Loop

In der nächsten Phase der Simulation wird an den Eingang PLL_IN ein Rechtecksignal, mit einer Frequenz $f_{PLL_IN} = 1\text{kHz}$ und einer

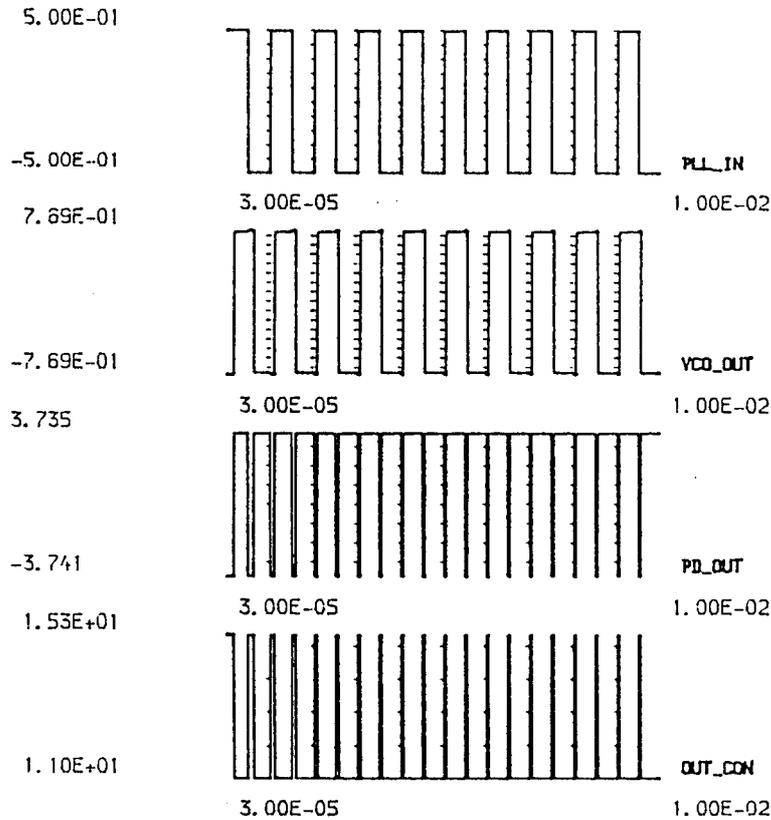


Abb.12
Signale der PLL - Schaltung bei einem Eingangssignal

Amplitude von $\pm 0.5\text{V}$, angelegt. Das Ergebnis ist in Abb.12 dargestellt. Nach der sechsten Periode ist $f_{VCO_OUT} = 1\text{kHz}$ = konstant. Wird die Phase der beiden Signale verglichen, so stellt man fest, daß sich nach 7ms eine konstante Phasenverschiebung einstellt. Sie beträgt $52\mu\text{s}$ oder 18.7° . Um diesen Fehler zu minimieren kann I_{CEX} verändert werden. Der Strom wird durch den Widerstand RV23 bestimmt. Es ergibt sich folgender Zusammenhang:

RV23/ Ω	100	300	500	700	1100	1300	1500	1840
$\phi_e/\mu\text{s}$	---	16	23	30	43	50	56	67
$t_{\text{einrast}}/\text{ms}$	---	3	4	5	6	6	7	7

Abb.13
Tabelle: ϕ_e in Abhängigkeit von RV23

3 Phase - Locked Loop

Die Simulation ergibt, daß die Schaltung bis zu einer Frequenz $f_{\max} = 10\text{MHz}$ arbeitet. Dabei stellt sich eine konstante Phasenverschiebung von 4.7° ein.

Bei der Simulation des Temperaturverhaltens zeigt sich, daß die Schaltung im Temperaturbereich von 0°C bis 50°C einrastet. Bei $T = 50^\circ\text{C}$ rastet die Schaltung schneller ein und die Phasenverschiebung ist geringer.

4 Design auf dem B500A

In Abb.14 ist der Floorplan der PLL-Schaltung dargestellt. Hieraus ist zu entnehmen, an welcher Stelle auf dem Layout des B500A die Teilschaltungen angeordnet sind.

Beim Design ist darauf zu achten, daß von den 42 Pads nur 40 Pads gebondet werden, d.h. Pad Nummer 13 und Nummer 34 besitzen keine Verbindung zu den Pins.

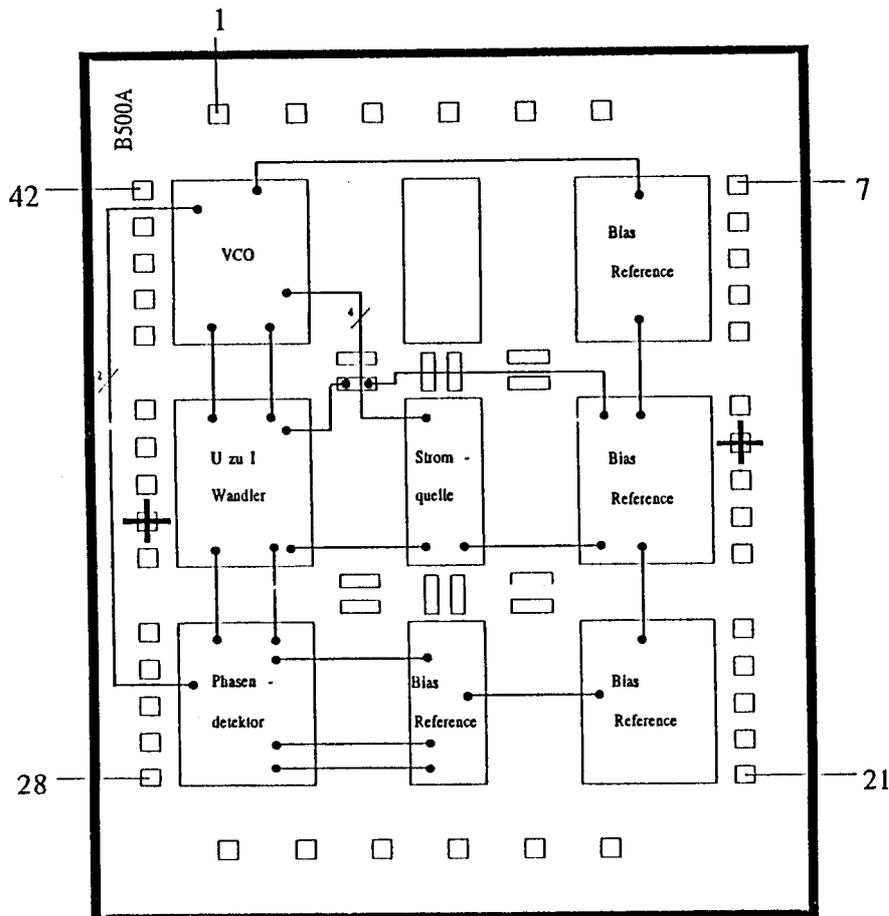


Abb.14
Floorplan der PLL-Schaltung

4 Design auf dem B500A

Abb.15 zeigt das Layout der Schaltung. Da 40 Pads zur Verfügung stehen, sind interne Knoten so auf die Pads gelegt, daß die integrierten Widerstände durch das Parallelschalten von externen Widerständen verändert werden können. Weiterhin werden die Versorgungsleitungen der Komponenten einzeln auf die Pads geführt. Durch diese Methode läßt sich die Schaltung besser ausmessen.

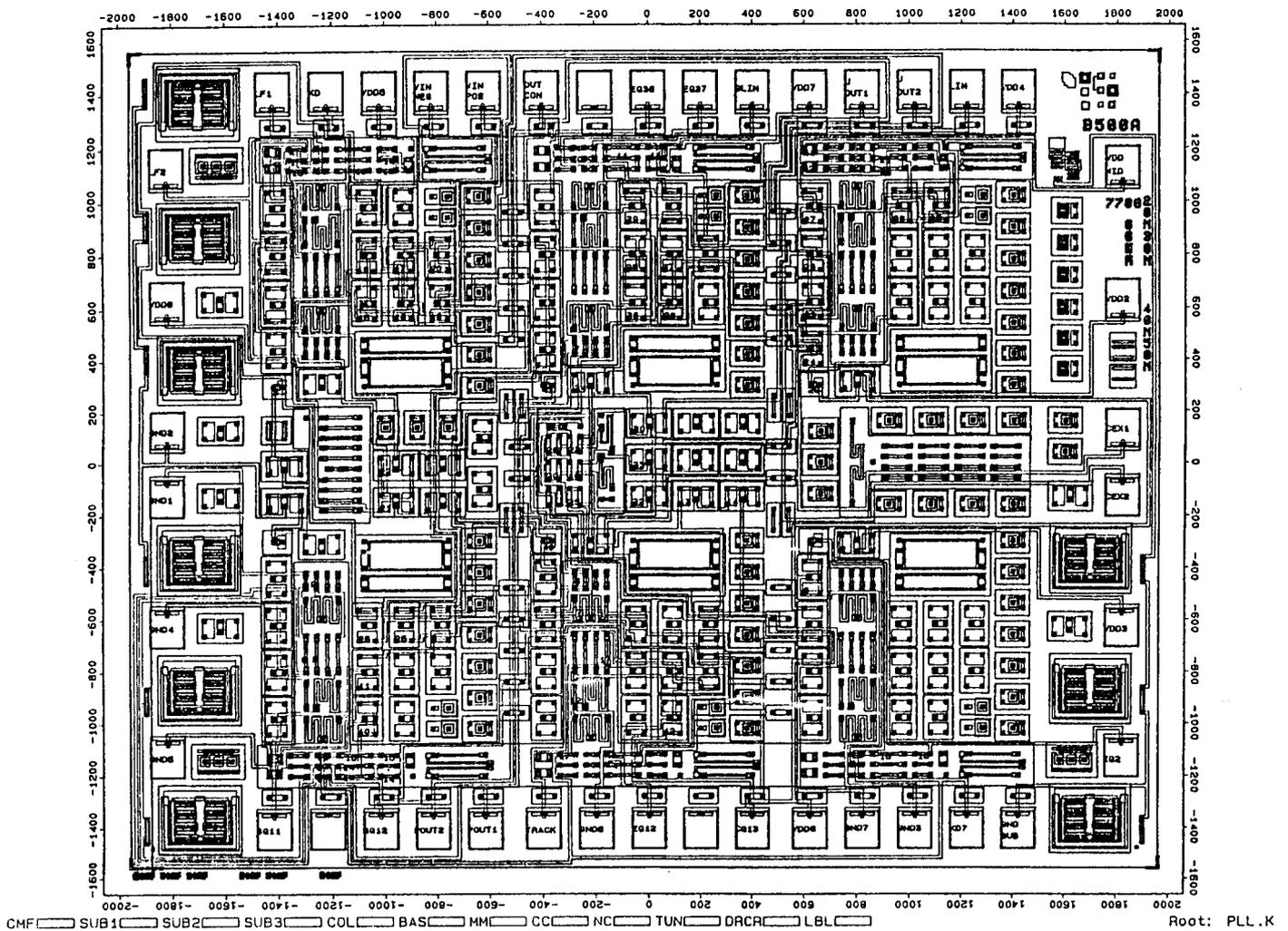


Abb.15
Layout der PLL-Schaltung

5 Literaturverzeichnis

- [1] Gray, Paul R.: Meyer, Robert G.: Analysis and Design of Analog Integrated Circuits, 2nd ed. New York: John Wiley & Sons 1984, ISBN 0-471-87493-0
- [2] Best, Roland E.: Phase - Locked Loops Theory, Design, and Applications: McGraw - Hill Book Company 1984
ISBN 0-07-005050-3
- [3] Hofer, E.E.E.: Nielinger, H.: SPICE Analyseprogramm für elektronische Schaltungen, Berlin: Springer 1985,
ISBN 3-540-15160-5
- [4] Handbuch: Transistor - Arrays für integrierte Schaltungen Serie A, Entwicklungszentrum Integrierte Schaltungen, AEG Ulm
- [5] AEG Aktiengesellschaft Entwicklungszentrum für integrierte Schaltungen, Ulm: SPICE - Parameter für das Transistor - Array B500A, Charge 3123 Stand September 1987

7. Layoutentwurf für ein Schieberegister variabler Länge in der Sea-of-Gates Technologie des IMS

P. Leber

Fachhochschule Furtwangen, Mikroelektronik

Inhaltsverzeichnis:

	Seite
1. Einsatz von Schieberegistern bei der Faltungintegration.....	2
2. Sea-of-Gates Entwurf eines Schieberegisters variabler Länge.....	5
2.1 Flächengünstige Schaltungs- und Layoutentwürfe.....	7
2.1.1 Grundstruktur des Sea-of-Gates Masters.....	7
2.1.2 Realsierungsvorschläge.....	8
2.2 Simulationen.....	12
2.2.1 Ermittlung des Zeitverhaltens.....	12
2.2.2 Ermittlung der Leistungsaufnahme.....	15
2.3 Schaltungsentwurf mit reduzierter Leistungsaufnahme.....	17
3. Vergleich mit Full-Custom Entwurf.....	19

Einleitung:

Das hier vorgestellte Thema ist Teil eines Chipprojekts, das an der Fachhochschule Furtwangen durchgeführt wird. Bei diesem Projekt wird ein Spezialchip zur schnellen Berechnung von Faltungsintegralen entwickelt.

Im folgenden wird daher zunächst ein Überblick über das Gesamtprojekt gegeben und die Anwendung des Schieberegisters vorgestellt.

Im Kapitel 2 wird anschließend auf die Layoutrealisierung in der Sea-of-Gates Technologie des IMS eingegangen und es werden Simulationsergebnisse für verschiedene Layoutvarianten diskutiert.

1. Einsatz von Schieberegistern bei der Faltungsintegration

Faltungsintegrale werden z.B. beim Einsatz von Sensoren benutzt, um aus einer zeitlichen Folge gelieferter Meßwerte unter Berücksichtigung des Übertragungsverhaltens des Sensors die tatsächlich beobachteten Eingangsgrößen zu ermitteln.

In dem Projekt "Entwurf eines Chips zur schnellen Berechnung von Faltungsintegralen" soll ein universell einsetzbarer Spezialprozessor entwickelt werden, der Faltungsintegrale zu beliebigen vorgegebenen Funktionen berechnen kann und damit für beliebige Sensortypen eingesetzt werden kann.

In ABB.1.1 ist die prinzipielle Vorgehensweise bei der Meßwertkorrektur dargestellt.

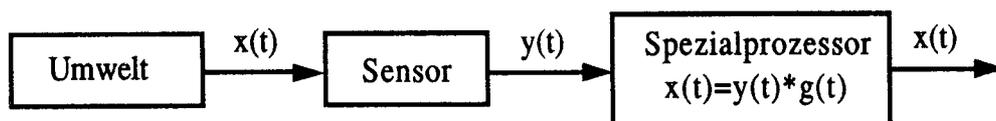


ABB.1.1 Prinzipielle Vorgehensweise bei der Messwertkorrektur

Ziel bei der Entwicklung dieses Spezialprozessors ist es, den Einsatz von Sensoren mit einem Minimum an zusätzlicher Hardware und damit auch den gleichzeitigen Einsatz vieler Sensoren preisgünstig zu ermöglichen.

Dazu soll der Prozessor auf einem einzigen Chip realisiert werden, der als universell einsetzbarer busfähiger Peripheriebaustein beispielsweise auf existierenden Controller-Karten verwendet werden kann.

Die Durchführung einer Faltungsintegration läßt sich leicht durch einen Algorithmus beschreiben. Die Hauptaufgabe des Projekts besteht deshalb darin, das Berechnungsverfahren möglichst geschickt durch Hardwarestrukturen zu realisieren.

Eine mögliche Vorgehensweise bei der Umsetzung in Hardware besteht darin, die verwendeten Programmvariablen durch Register oder Speicher zu realisieren, die über einen Bus mit einer Recheneinheit verbunden sind. Dabei wird aber

relativ viel Zeit für den Transport der Daten benötigt. Außerdem belegt dieser Bus bei umfangreichen Speichern eine relativ große Chipfläche.

Um diese Nachteile zu vermeiden, wird der Transport der Daten auf eine andere Weise realisiert.

Die Daten werden nicht in einem separaten Speicher abgelegt, sondern über Schieberegisterketten kontinuierlich über den Chip geschifft. Dies hat den Vorteil, daß die Daten an beliebigen Stellen direkt abgegriffen werden können, d.h. lange Datenübertragungen, welche für die Geschwindigkeit des Chips relevant sind, entfallen.

Das Kriterium der Geschwindigkeit ist deshalb wichtig, da mit dem Prozessor eine hohe Abtastrate erreicht werden soll um auch zeitkritische Messungen, wie sie etwa bei Geschwindigkeitsmessungen von Gasen in Flugzeugturbinen auftreten, durchführen zu können.

Außerdem soll die Schieberegisterkette möglichst platzsparend auf dem Chip untergebracht werden, um eine große Flexibilität bei der Bearbeitung der Datenmengen zu erhalten.

Im folgenden wird die prinzipielle Berechnung einer Faltung, basierend auf den oben genannten Vorgaben kurz erläutert.

Berechnung des Faltungsintegrals

Die Berechnung eines Faltungsintegrals kann näherungsweise über das Skalarprodukt zweier T-dimensionaler Vektoren durchgeführt werden.

$$z_t = (y * g)(t) = \sum_{i=0}^t y_{t-i} \cdot g_i$$

g: Gewichtsfunktion
y: Meßwerte
z: korrigierter Wert

Auf diese Weise erhält man zu einer Folge von Meßwerten y_t eine Folge korrigierter Werte z_t .

Prinzipielle Faltung unter Verwendung von Schieberegistern

In ABB.1.2 ist die prinzipielle Realisierung einer Faltung nach der oben genannten Formel unter Verwendung von Schieberegistern dargestellt.

Über die Schieberegisterkette werden die Daten y und g jeweils kontinuierlich im Kreis geschiftet und an einem Rechenwerk miteinander verknüpft. Da die Anzahl T der zu berücksichtigenden Meßwerte problemspezifisch ist, muß die Länge der Kette individuell einstellbar sein. Die Rechenzeit des Chips hängt dabei von der Schnelligkeit ab, mit der die Meßwerte im Kreis geschiftet werden können und das Rechenwerk mit Daten versorgt werden kann.

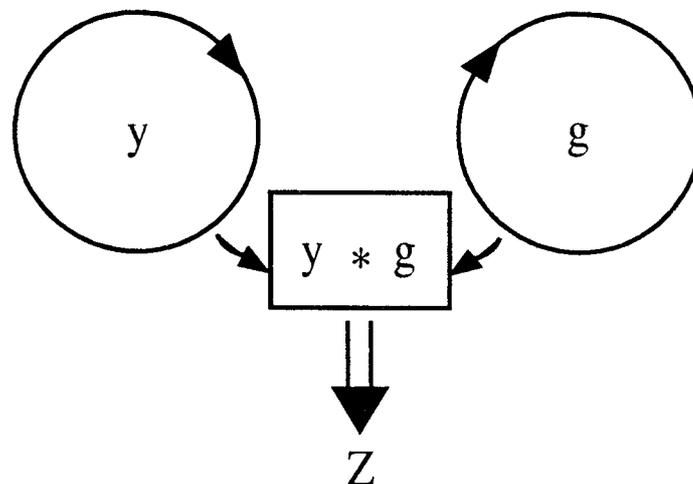


ABB.1.2 Prinzipielle Faltung unter Verwendung von Schieberegistern

Bei der Realisierung der Schieberegisterketten müssen folglich zwei Vorgaben berücksichtigt werden. Die Länge der Schieberegisterkette sollte vom Benutzer in einem möglichst großen Bereich frei wählbar sein, um verschiedenste Meßreihen berechnen zu können. Außerdem sollten die Schieberegisterketten mit einer möglichst hohen Frequenz betrieben werden können, um einmal eine schnelle Berechnung der Werte zu erhalten und zum anderen um auch zeitkritische Messungen durchführen zu können.

Im folgenden wird die Realisierung dieser Schieberegisterketten bis zum Layoutentwurf vorgestellt.

2. Sea-of-Gates Entwurf einer Schieberegisterkette variabler Länge

Beim zu entwerfenden Schieberegister soll die jeweils verwendete Länge in einem möglichst großen Bereich frei wählbar sein.

Die verwendete Schaltungsstruktur dieser Schieberegisterkette variabler Länge ist in ABB.2.1 dargestellt.

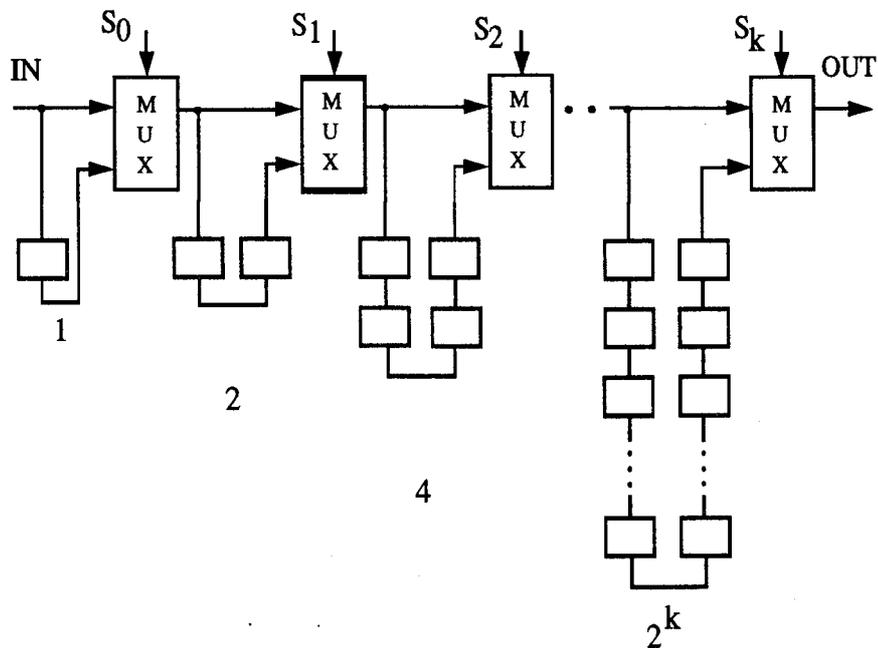


ABB.2.1 Schieberegisterkette variabler Länge

Das Schieberegister variabler Länge besteht aus einer Reihe von Multiplexern und mehreren Ketten von Schieberegistern. Diese Schieberegister sind so in Falten gelegt, daß Falten der Längen $1, 2, 4, \dots, 2^k$ entstehen. Dies entspricht einer Gesamtlänge des Registers von $N = 1 + 2 + 4 + \dots + 2^k = 2^{k+1} - 1$ Einzelregisterstufen. Um die Registerlänge im Intervall von 0 bis $2^{k+1} - 1$ frei wählen zu können, ist für jede Falte ein Multiplexer eingesetzt, mit dem man steuern kann, ob die Falte zum Shiften benutzt werden soll, oder ob sie übersprungen werden soll. Dazu werden an die Steuerleitungen S_0 bis S_n die Signale für die gewünschte

2.1 Flächengünstige Schaltungs- und Layoutentwürfe

Das Layout für die Schieberegisterkette variabler Länge wurde in der Sea-of-Gates Technologie des IMS entworfen. Im folgenden wird die spezielle Struktur des verwendeten Masters kurz erläutert und es wird der Flächenbedarf verschiedener Schaltungsvarianten hergeleitet.

2.1.1 Grundstruktur des Sea-of-Gates Masters

In ABB.2.3 ist die Grundstruktur des Masters dargestellt. Der Master besteht aus horizontalen Streifen von Kernzellen (siehe gestrichelte Box in ABB.2.3), die jeweils 3 n-Transistoren und einen p-Transistor beinhalten.

Der unterste n-Transistor der Kernzelle ist von seinen geometrischen Abmessungen her wesentlich kleiner als die restlichen Transistoren. Mit diesem Transistor können Speicherzellen für schnelle dynamische Anwendungen realisiert werden, da er durch die geringen Abmessungen eine geringe Gatekapazität besitzt. Die restlichen Transistoren bilden eine Kette (in ABB.2.3 mit "-" gekennzeichnet), welche bei der Benutzung der Transistoren in mittels gate-isolation aufgetrennt wird.

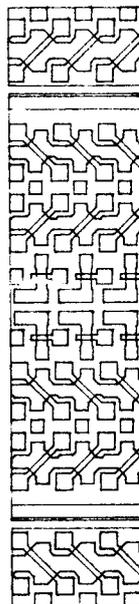
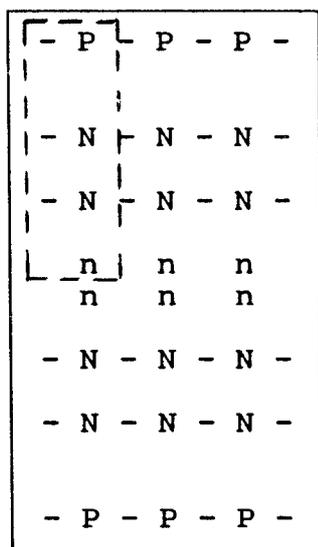


ABB.2.3 Anordnung der p- und n-Transistoren auf dem Sea-of-Gates Master

Da es auf dem Master wesentlich mehr n-Transistoren als p-Transistoren gibt, bietet er sich besonders für dynamische Schaltungstechniken an. Dagegen ergäbe sich bei der Verwendung der Komplementärlogik bei der das Verhältnis der p- zu n-Transistoren 1:1 ist, eine relativ schlechte Transistorausnutzung, da viele n-Transistoren ungenutzt blieben.

Aufgrund dieser Vorgaben wurden Realisierungsmöglichkeiten in dynamischer Schaltungstechnik untersucht. Dabei wurde beim Layoutentwurf insbesondere ein geringer Flächenbedarf und eine möglichst hohe Taktfrequenz angestrebt.

2.1.2 Realisierungsvorschläge

Als erste Realisierungsmöglichkeit wird die in ABB.2.4 dargestellte Schaltung untersucht. Sie besteht aus zwei Invertern, welche mittels zweier n-Transistoren getrennt sind. Über diese n-Transistoren wird die Schieberegisterkette mit zwei sich nicht überlappenden Clocks M_1 und M_2 angesteuert.

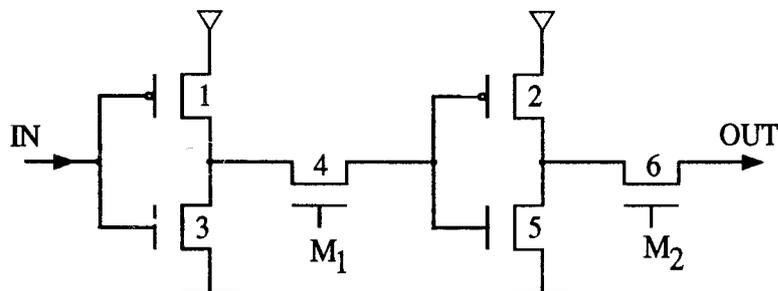


ABB.2.4 Schieberegisterkette mit Pass-Transistor

In ABB.2.5 ist die prinzipielle Layoutstruktur dargestellt. Die Nummern an den Transistoren der Schaltung entsprechen den Nummern in dieser Abbildung. Mit X sind die Transistoren gekennzeichnet, welche zur gate-isolation benötigt werden.

Die Schaltung benötigt mindestens einen Layoutstreifen der Breite von 3 p-Transistoren. Bei einer Höhe von 4 Transistoren bedeutet dies, daß von 12 Transistoren 6 benutzt werden können. Dies entspricht einer Transistorausbeute von 50%.

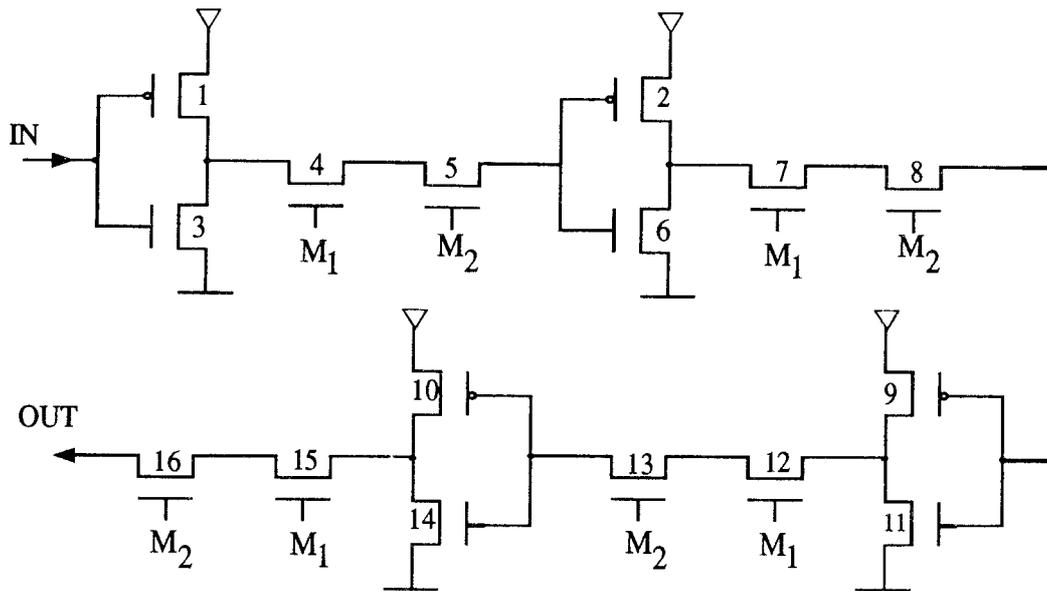


ABB.2.7 Reduzierte Schieberegisterkette

In ABB.2.7 ist der Schaltungsentwurf dargestellt. Er entspricht im wesentlichen dem ersten Realisierungsvorschlag, wobei auf den zweiten Inverter verzichtet wurde, so daß die Daten in jeder Registerstufe einmal invertiert werden. Nimmt man 4 Stufen zusammen, erhält man ein sehr kompaktes Layout mit einer Transistorausbeute von 57%. Die Anordnung der Transistoren im Layout ist in ABB.2.8 dargestellt.

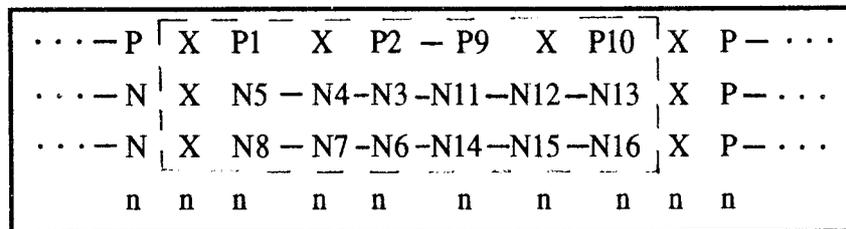


ABB.2.8 Prinzipielle Layoutstruktur

Auch diese Struktur wurde in ein Layout umgesetzt. Das Ergebnis ist in ABB.2.9 dargestellt.

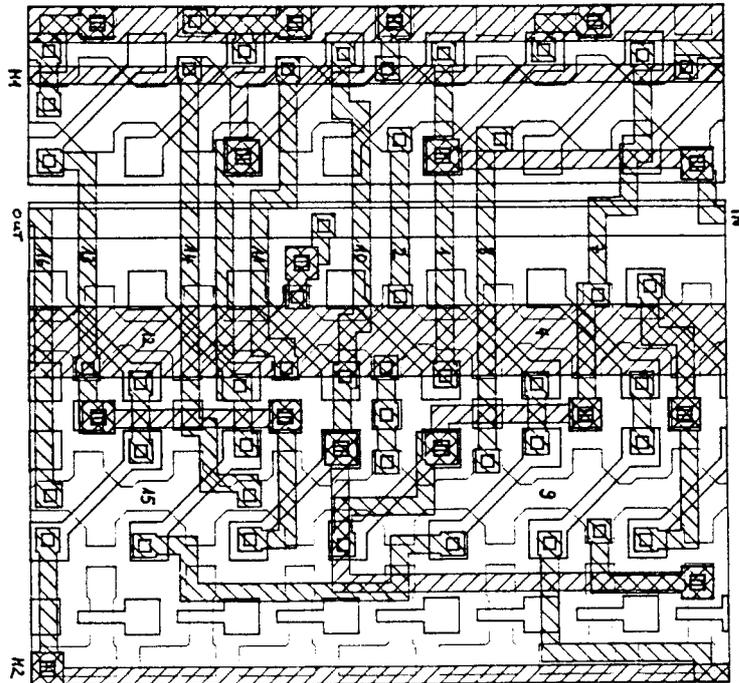


ABB.2.9 Layout der Schaltung " reduziertes Schieberegister mit Pass-Transistor" (4 Registerstufen)

In Tabelle 2.10 sind die mit den beiden Entwürfen erreichten Transistorausbeuten nochmal zusammengestellt.

	Schieberegister mit Pass-Transistor	reduziertes Schieberegister mit Pass-Transistor
Transistorausbeute	50%	57%

ABB.2.10 Zusammenfassung der Ergebnisse

Im folgenden werden die Schaltungen unter Verwendung der Layoutdaten mit dem Simulator SPICE simuliert.

2.2 Simulation der Schaltungsentwürfe

Die Simulation der Schaltungen wurde mit dem Analogsimulator SPICE durchgeführt. Dabei wurden die Transistorparameter für den Sea-of-Gates Prozess des IMS verwendet.

Da die Arbeitsgeschwindigkeit des Chips, wie schon im ersten Kapitel erwähnt, davon abhängt wie schnell die Schieberegister die Recheneinheiten mit Daten versorgen können, wurde für beide Schaltungen der Frequenzbereich ermittelt.

Für die Simulation beider Schaltungen wurde die in ABB.2.11 dargestellte Ersatzschaltung verwendet. Sie besteht aus drei halben Schieberegisterstufen. Mit Hilfe der Rückkopplung werden die Ausgabewerte der letzten Stufe wieder auf den Eingang übertragen, so daß mit diesem kleinen Schaltungsaufbau auch der typische Signalverlauf in sehr langen Ketten beurteilt werden kann.

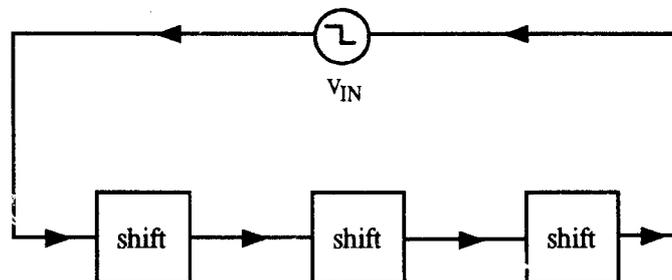


ABB.2.11 Rückkopplungsprinzip für die Simulation langer Ketten

2.2.1 Ermittlung des Zeitverhaltens

Simulation der Schaltung "reduziertes Schieberegister mit Pass-Transistor"

Bei der Simulation der Schaltung "reduziertes Schieberegister mit Pass-Transistor" wurde festgestellt, daß sich die Signale zwischen den Pass-Transistoren durch Umladungseffekte der parasitären Kapazitäten der

Transistoren nicht halten können.

Liegt z.B. am Ausgang des zweiten Transferegates ein höheres Potential als am Eingang, wird beim Schließen des Transferegates nicht das Eingangssignal an den Ausgang übertragen, sondern der Ausgang lädt sich über das Gate auf den Eingang um. Es findet ein Ladungsausgleich zwischen beiden Potentialen statt.

Um diesen Umladungsvorgang zu vermindern, wird zwischen den beiden Transferegates eine Kapazität nach Masse geschaltet. ABB.2.12 zeigt das Ersatzschaltbild.

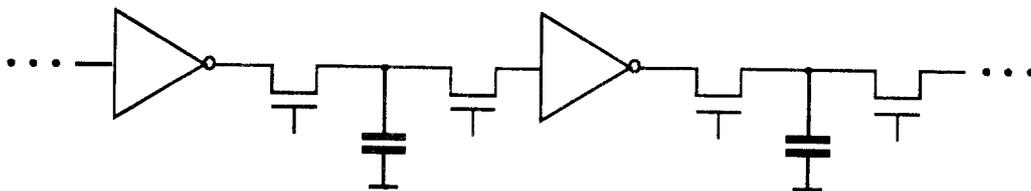


ABB.2.12 Schaltungsaufbau mit zusätzlicher Kapazität

Für die Realisierung der Kapazität wurde eine Metallplatte (Metall 2) verwendet.

Bei der auf dem Layout zur Verfügung stehenden Fläche kann bei einer Abschätzung von einer Flächenkapazität $C = 26\text{fF}$ ausgegangen werden.

Mit diesem Kapazitätswert wurde die gesamte Schaltung nochmals simuliert.

Dabei stellte sich heraus, daß die Kapazität zu klein ist, um das Potential zwischen den zwei Transferegates zu halten. In ABB.2.13 sind die Ergebnisse dargestellt.

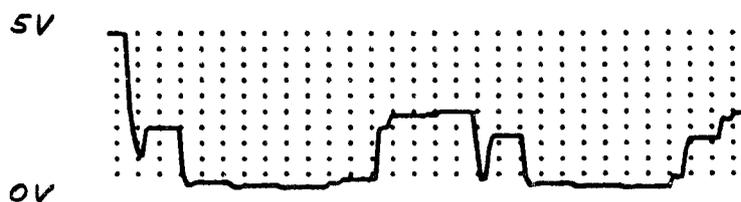


ABB.2.13 Signalverlauf am Ausgang der Schaltung

In ABB.2.13 erkennt man, daß durch die Umladungseffekte kein korrektes Signal mehr am Ausgang der Schaltung anliegt.

Es wurden noch weitere Simulationen durchgeführt, bei denen die Kapazität schrittweise erhöht wurde. Dabei wurde festgestellt, daß die Schaltung erst bei einer Mindestkapazität von $C = 200\text{fF}$ richtig arbeitet. Für die Realisierung dieser Kapazität benötigt man jedoch 8 mal mehr Fläche, wie sie auf dem Layout verfügbar ist. Würde man das Layout so vergrößern, daß die Kapazität realisierbar ist, benötigte dieses Layout um ein vielfaches mehr Platz als die zweite Schaltungsvariante. Aufgrund dieser Ergebnisse wird im folgenden der zweite Realisierungsvorschlag untersucht.

Simulation der Schaltung "Schieberegister mit Pass-Transistor"

Die Schaltung wurde nach dem gleichen Prinzip wie die vorhergehende Schaltung simuliert.

Bei dieser Schaltungsvariante wird das Signal korrekt übertragen. Die schlechte Übertragung einer "1" am Pass-Transistor wird durch den darauffolgenden Inverter wieder aufgehoben.

Die gesamte Schaltung wurde im Bereich von $f = 100\text{kHz}$ bis $f = 100\text{MHz}$ durchsimuliert. In diesem Bereich wird das Signal korrekt von einer Stufe zur nächsten übertragen. Einige Simulationsergebnisse sind exemplarisch in ABB.2.14 dargestellt.

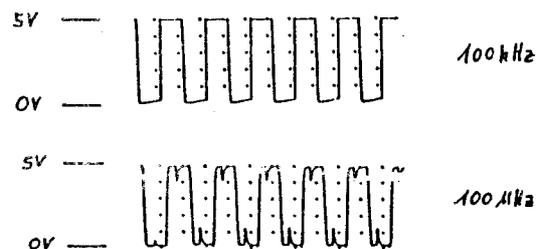


ABB.2.14 Ausgangssignal einer Schieberegisterstufe bei einer Taktrate von 100kHz und 100MHz

Die tatsächlich in der Praxis verwendbare Taktrate hängt jedoch wesentlich von der Leistungsaufnahme der Schieberegisterzellen ab, da sie für die entstehende Erwärmung des Chips verantwortlich ist.

Deshalb wurde von der Schaltung "Schieberegister mit Pass-Transistor" der mittlere Stromfluß anhand einer SPICE-Simulation ermittelt.

2.2.2 Ermittlung der Leistungsaufnahme

Leistungsaufnahme der Schaltung "Schieberegister mit Pass-Transistor"

Um die gesamte Leistungsaufnahme einer Inverterstufe zu ermitteln, muß der von der Stromversorgung fließende Strom über die Zeit einer Taktperiode integriert werden. Für die praktische Durchführung dieser Berechnung wird der in ABB.2.15 dargestellte Schaltungsaufbau verwendet. Der Strom über die Versorgungsleitungen wird mittels einer stromgesteuerten Stromquelle auf einen separaten Zweig übertragen. In diesem Zweig ist ein extrem großer Kondensator geschaltet.

Zu Beginn der Simulation ist der Kondensator vollständig entladen. Solange der Kondensator nicht im Sättigungsbereich betrieben wird, ist die erreichte Kondensatorspannung proportional zum insgesamt geflossenen Strom. Damit läßt sich aus der am Simulationsende erreichten Spannung am Kondensator leicht der durchschnittliche Stromfluß und die verbrauchte Leistung ermitteln.

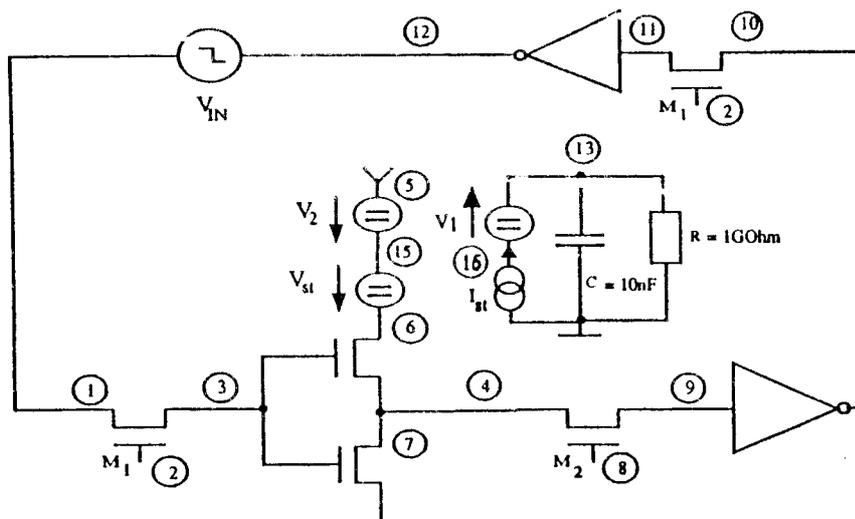


ABB.2.15 Ersatzschaltung zur Simulation des mittleren Leistungsbedarfs

Bei der Simulation wurde festgestellt, daß ein relativ hoher statischer Strom durch die Registerzellen fließt. Dies liegt an der schlechten Übertragung einer "1" über das Transferegate, so daß am Invertereingang eine um 1.2V geringere Spannung als 5 Volt anliegt. Dadurch sind die Transistoren des Inverters aber nicht mehr vollständig gesperrt und es fließt ein relativ hoher statischer Strom durch den Inverter.

Der Leistungsbedarf der Schaltung bei den Frequenzen von $f=100\text{kHz}$ bis $f=100\text{MHz}$ ist in der folgenden Tabelle aufgelistet.

Frequenz [Hz]	100k	1M	10M	100M
mittl. Leistung einer Inverterstufe	170E-6	120E-6	150E-6	416E-6

ABB.2.16 Leistungsaufnahme einer Inverterstufe in Abhängigkeit von der Taktrate

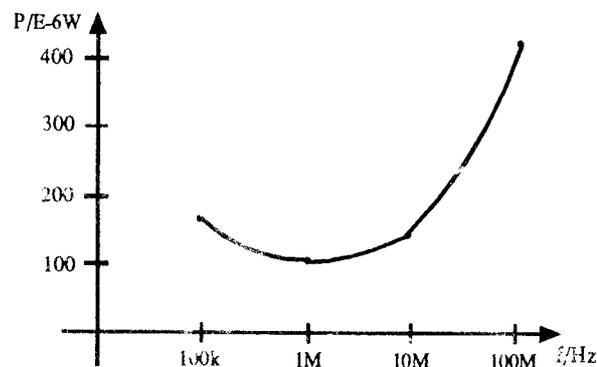


ABB.2.17 Graphische Darstellung der Leistungsaufnahme

Für die Realisierung der Schieberegisterkette auf dem Chip muß diese Leistung noch mit der Anzahl/2 der Registerstufen multipliziert werden. Dabei zeigt sich, daß bei einer Fläche von rund einem halben Quadratcentimeter die Leistungsaufnahme bei einer mittleren Frequenz von $f=10\text{MHz}$ über 2W beträgt. Da die Schieberegisterkette über den

ganzen Chip verläuft und auch kontinuierlich betrieben wird, ist es sinnvoll, umgekehrt zu untersuchen, ob sich unter Verwendung einer anderen Schaltung, bei eventuell höherem Platzbedarf die Leistungsaufnahme der Schieberegisterkette reduzieren läßt. Im folgenden wird deshalb abschließend eine dritte Schaltungsvariante untersucht.

2.3 Schaltungsentwurf mit reduzierter Leistungsaufnahme

Schieberegister mit Transmission-Gate

Der Grund für die hohe Leistungsaufnahme beim vorhergehenden Schaltungsentwurf ist die schlechte Übertragung einer "1" über den Pass-Transistor. Um diesen Effekt zu vermeiden, wird im folgenden der Schaltungsaufbau in ABB.2.18 untersucht. Er besteht aus einer Inverterstufe mit nachfolgendem Transmission-Gate. Durch die Verwendung eines p- und n-Transistors für das Transmission-Gate wird bei dieser Schaltung eine "1" sowie eine "0" korrekt übertragen, d.h. die Schaltung hat elektrotechnisch günstigere Eigenschaften, kann jedoch, da bei ihr genausoviele n-Transistoren wie p-Transistoren verwendet werden, auf dem Master lediglich mit einer Transistorausnutzung von nur 33% realisiert werden. Um einen Vergleich zwischen Flächenbedarf und Funktionssicherheit beider Schaltungsvarianten zu erhalten, wurde auch von dieser Schaltung der Frequenzbereich und der mittlere Leistungsbedarf ermittelt. Sämtliche Simulationen entsprechen der Vorgehensweise der vorhergehenden Schaltung, so daß hier nur die Ergebnisse aufgelistet und ein Vergleich der beiden letzten Schaltungsvarianten aufgezeigt wird.

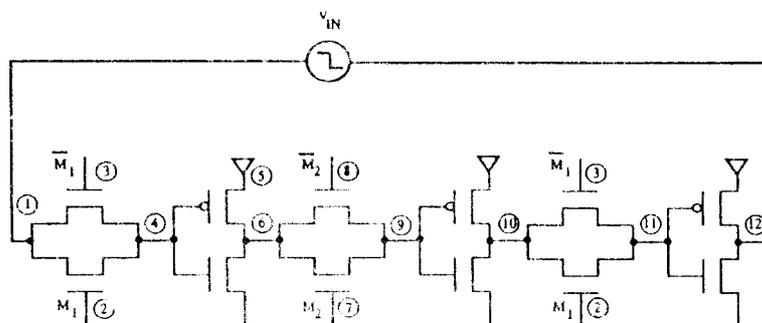


ABB.2.18 Schaltungsaufbau der Schieberegisterkette mit Transmission-Gate

Die Simulationsergebnisse zeigen, daß die Taktrate dieser Schaltung im Bereich von $f=30\text{kHz}$ bis $f=100\text{MHz}$ liegt, d.h. näherungsweise im gleichen Bereich wie die vorhergehende Schaltung.

Bei der Leistungsaufnahme zeigen sich deutliche Unterschiede der beiden Schaltungen.

Im folgenden werden die Ergebnisse beider Schaltungen im Vergleich aufgelistet.

Leistungsaufnahme einer Inverterstufe:

Frequenz [Hz]	100k	1M	10M	100M
Registerzelle mit Pass-Transistor	170E-6	120E-6	150E-6	416E-6
Registerzelle mit Transmission-Gate	3.8E-6	4.25E-6	31E-6	333E-6

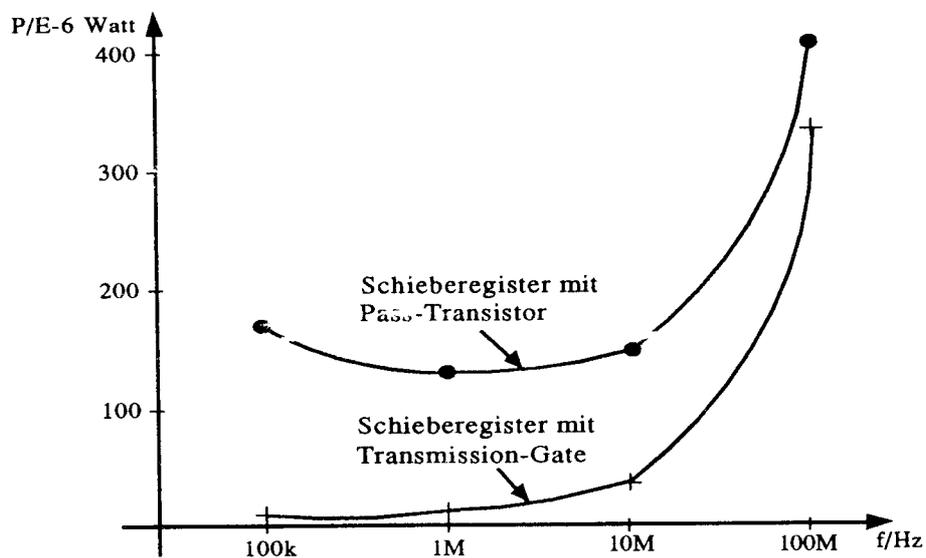


ABB.2.19 Leistungsaufnahme der Schaltungen "Registerkette mit Pass-Transistor" und "Registerkette mit Transmission-Gate"

	Chipfläche in cm ²	Leistung in Watt bei 10MHz
Registerzelle mit Pass-Transistor	0.48	2.45
Registerzelle mit Transmission-Gate	0.96	0.52

ABB.2.20 Vergleich der beiden Schaltungsentwürfe durch Angabe des Flächen- und Leistungsbedarfs für 8 Schieberegister der Breite 1 Bit und Länge 1024.

Aus der Tabelle erkennt man, daß die Registerzelle mit Transmission-Gate zwar den doppelten Platz benötigt, dafür ist aber die Leistungsaufnahme 5 mal geringer als bei der Registerzelle mit Pass-Transistor.

Verwendet man die flächengünstigere Schaltungsvariante, die Registerzelle mit Pass-Transistor, muß der relativ hohe Stromverbrauch berücksichtigt werden. D.h. es können keine "beliebig" langen Ketten realisiert werden und die Schaltung kann nur in einem begrenzten Frequenzbereich betrieben werden. Somit wird die Geschwindigkeit des Chips stark beeinträchtigt.

Betrachtet man die Schaltungsvariante " Registerzelle mit Transmission-Gate", ist zwar die Leistungsaufnahme wesentlich geringer als bei der anderen Schaltung, doch wegen des relativ großen Flächenbedarfs und somit der begrenzten Realisierung langer Ketten, ist auch diese Schaltungsvariante für die Realisierung des entgeltigen Chips nicht ideal.

3. Vergleich mit Full-Custom Entwurf

Aufgrund der erzielten Ergebnisse haben sich die in die Sea-of-Gates Technologie gesteckten Erwartungen für das durchzuführende Projekt nicht erfüllt.

Um den einzigen verbleibenden Vorteil der Sea-of-Gates Technologie, die schnelle Fertigungszeit, zu nutzen, wird zur Überprüfung der Simulationsergebnisse ein Testchip in dieser Technologie gefertigt.

Der endgültige Chip dann wird in einem Full-Custom Prozess hergestellt.

Im Rahmen einer Diplomarbeit sind bereits Schieberegistergrundzellen im Full-Custom Design an der FH Furtwangen entworfen worden. Die Ergebnisse dabei sind wesentlich besser als in der Sea-of-Gates Technologie. In ABB.2.21 ist der Full-Custom Entwurf im Vergleich mit den Sea-of-Gates Entwürfen dargestellt.

Sea-of-Gates Entwurf	Chipfläche in cm ²	Leistung in Watt bei 10MHz
Registerzelle mit Pass-Transistor	0.48	2.45
Registerzelle mit Transmission-Gate	0.96	0.52

Full-Custom Entwurf		
Registerzelle mit Pass-Transistor	0.22	0.26

ABB.2.21 Vergleich von Sea-of-Gates und Full-Custom Layouts

Die Registerzellen im Full-Custom Design benötigen einen wesentlich geringeren Flächenbedarf und eine geringere Leistungsaufnahme als die Schieberegisterzellen in der Sea-of-Gates Technologie. Der Frequenzbereich der Full-Custom Zellen liegt bei $f=100\text{kHz}$ bis $f=100\text{MHz}$.

8. Fachhochschule Heilbronn

Fachbereich Elektronik

Labor Schaltungsintegration

Einsatz von Macros und Startup-Files zur Optimierung von Idea-Software

Verfasser : Joachim Domat

Betreuer : Prof. Dr. Hermann Clauss

Workshop an der FH Aalen, 1. Februar 1991

Inhalt

1. Überblick	1
2. Probleme bei Chipgraphanwendung	2
2.1. Voreinstellungen	2
2.2. Umsetzung von Layoutregeln	2
2.3. Zellenbibliothek	3
2.4. Widerstandsermittlung	3
3. Problemlösungen bei Chipgraph	4
3.1. Startup-Files	4
3.2. Add_Objekt-Menue	4
3.3. Bauteilefenster	8
3.4. Widerstandsmacro	10
4. Zusammenfassung	13

1. Überblick

Eines der Hauptprobleme der Idea-Software ist die Menge an Literatur, die ein Einsteiger vor dem Arbeitsbeginn bewältigen muß. Dies führt zu sehr langen Einarbeitsphasen. Lange Einarbeitung schreckt manchen Interessenten ab.

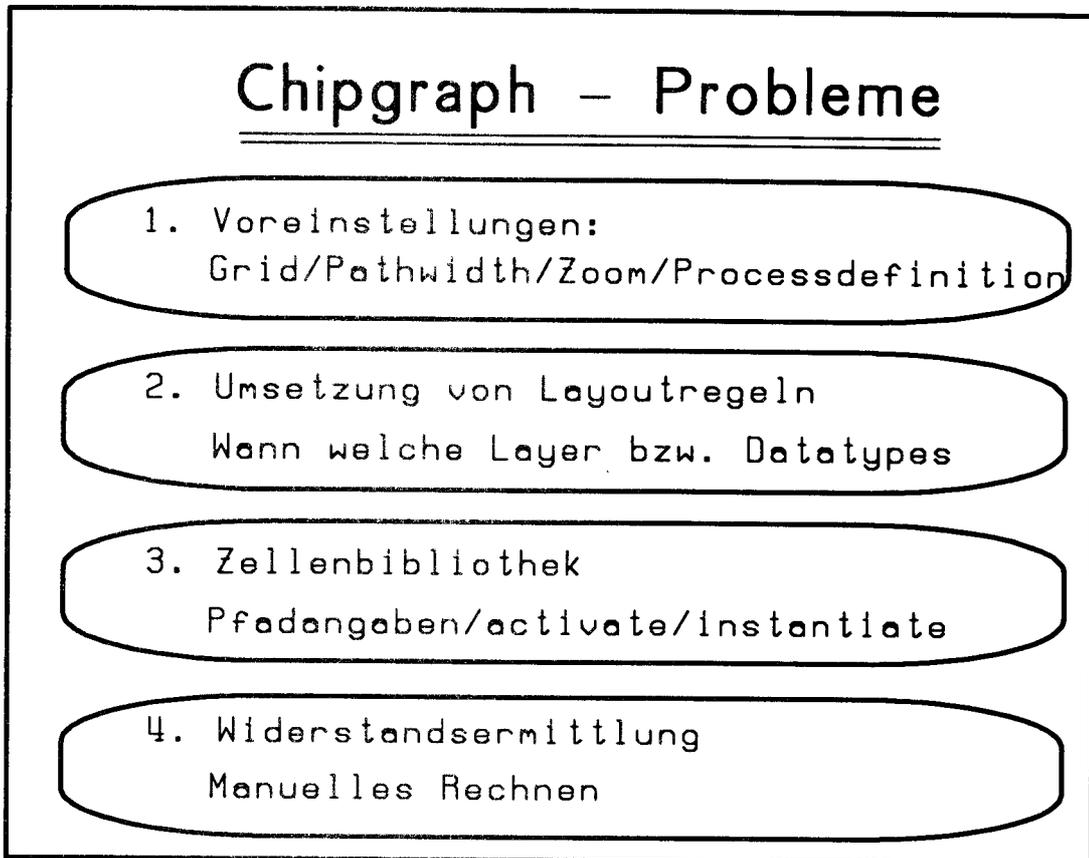
So stellt sich die Frage, wie dieses Handicap gelöst werden kann. Dazu ist es wichtig, die Problemstellung zu erörtern. Dies erfolgt im nächsten Kapitel anhand von Chipgraph.

Im darauffolgenden Kapitel werden die Lösungsmöglichkeiten erläutert

In der Zusammenfassung wird auf die Übertragungsmöglichkeiten auf andere Programme von Chipgraph eingegangen.

Um diese Vortrags-Zusammenfassung nicht zu überladen, wurde auf den Abdruck von Source-Codes der einzelnen Macros und Startup-Files verzichtet. Diese sind der Dokumentation der Diplomarbeit zu entnehmen, die der Verfasser an der Fachhochschule Heilbronn im WS 1990/91 erstellt hat.

2. Probleme bei Chipgraphanwendung



2.1 Voreinstellungen

An dieser Stelle sei erwähnt, daß alles, was an Voreinstellungen notwendig ist vor jeder Sitzung ausgeführt werden muß. Dies bedeutet, daß nicht nur der Neuling, sondern auch der Profi mit Arbeiten belastet wird, die lästig und zeitraubend sind.

2.2 Umsetzung von Layoutregeln

Der Anwender erhält als Grundlage aller Entwurfsaktivitäten einen ganzen Satz von Layoutregeln. Das Verwirrende, besonders für den New-Comer ist, daß diese Regeln eigentlich ganz und gar nicht seiner Denkweise entsprechen. Er will ein Objekt zeichnen und sich nicht zu sehr mit Datatypes, Layern und Properties belasten.

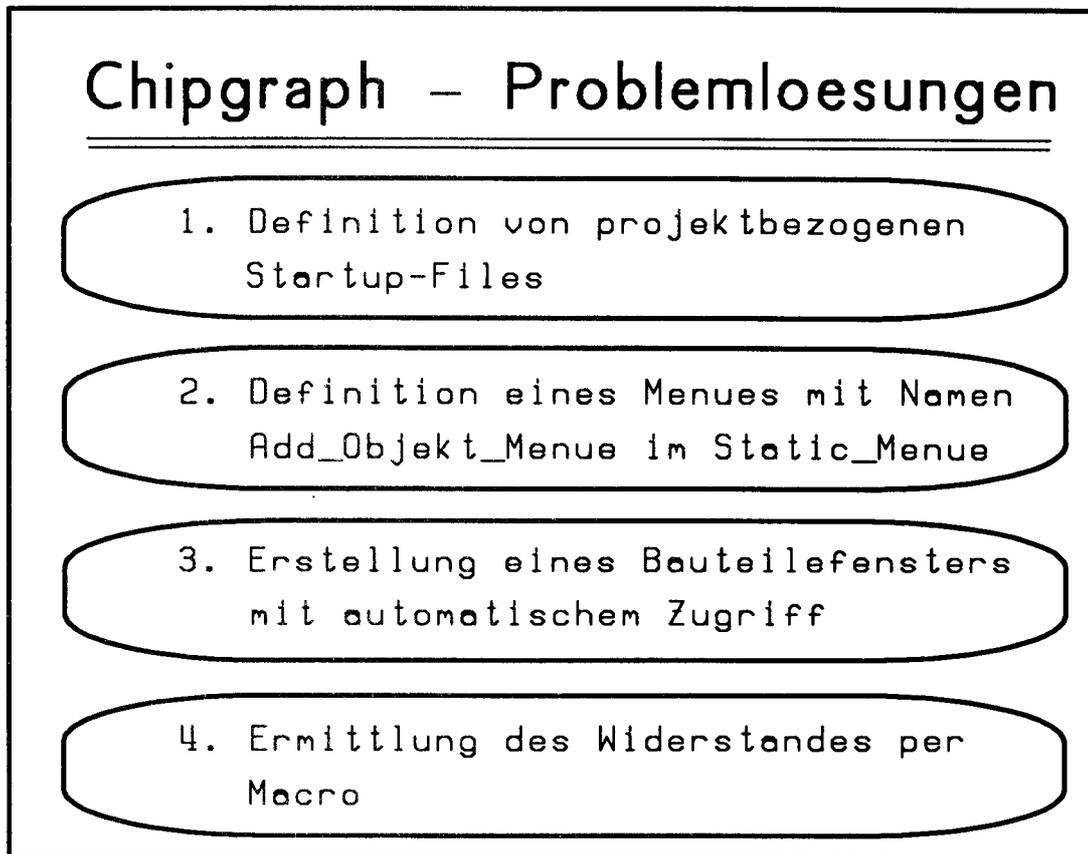
2.3 Zellenbibliothek

Wer schon einmal in Chipgraph mit einer Bibliothek standardisierter Zellen gearbeitet hat, weiß, was es bedeutet, jede einzelne Zelle mit `activate cell` zu aktivieren, sie mit `instantiate cell` in das Design einzubinden und dann anschließend mit `add property` eine Bauteilnummer zu vergeben. All diese Aktivitäten erfordern die Kenntnis von Pfadnamen, Zellennamen und Netzstruktur. Im Laborbetrieb z.B. stellt dies die Teilnehmer vor zusätzliche Probleme.

2.4 Widerstandsermittlung

Da die Ermittlung von Widerstandswerten gezeichneter Mäander eine prozeßabhängige Lösung erfordert, kann sie von Mentor nicht explizit geliefert werden. Nun ist es aber ein Greuel, bei jedem Widerstand zu Fuß das W/L - Verhältnis zu bilden, daher ist auch hier dringend eine Lösung erforderlich.

3. Problemlösungen bei Chipgraph



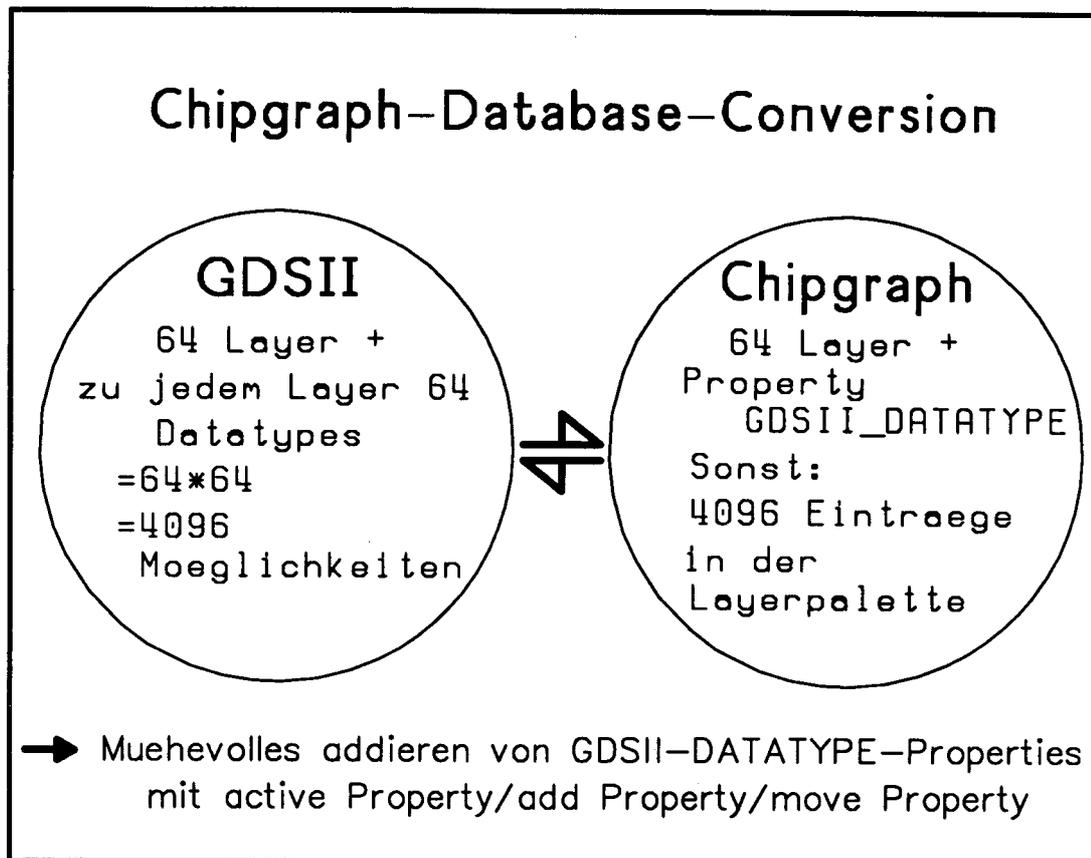
3.1 Startup-Files

Im Verlaufe der Diplomarbeit wurden Startup-Files für Accusim, Chipgraph, Doc und Neted erstellt. Hier sei auf die Listings im Anhang der Diplomarbeit verwiesen.

3.2 Add_Objekt-Menue

Anzumerken ist, daß aufgrund der begrenzten Anzahl von Layern (ca. 200) nicht alle 64, in GDSII bekannten Layer, mit den zusätzlichen 64 Datatypes auch in Chipgraph-Layer umgewandelt werden können. Dazu müßte die Layer-Palette 4096 Einträge enthalten. Chipgraph geht daher den Umweg und wandelt Layer nach Layer und Datatype nach Property (Property-Name: GDSII_Datatype). Das

Schema unten soll dies verdeutlichen.



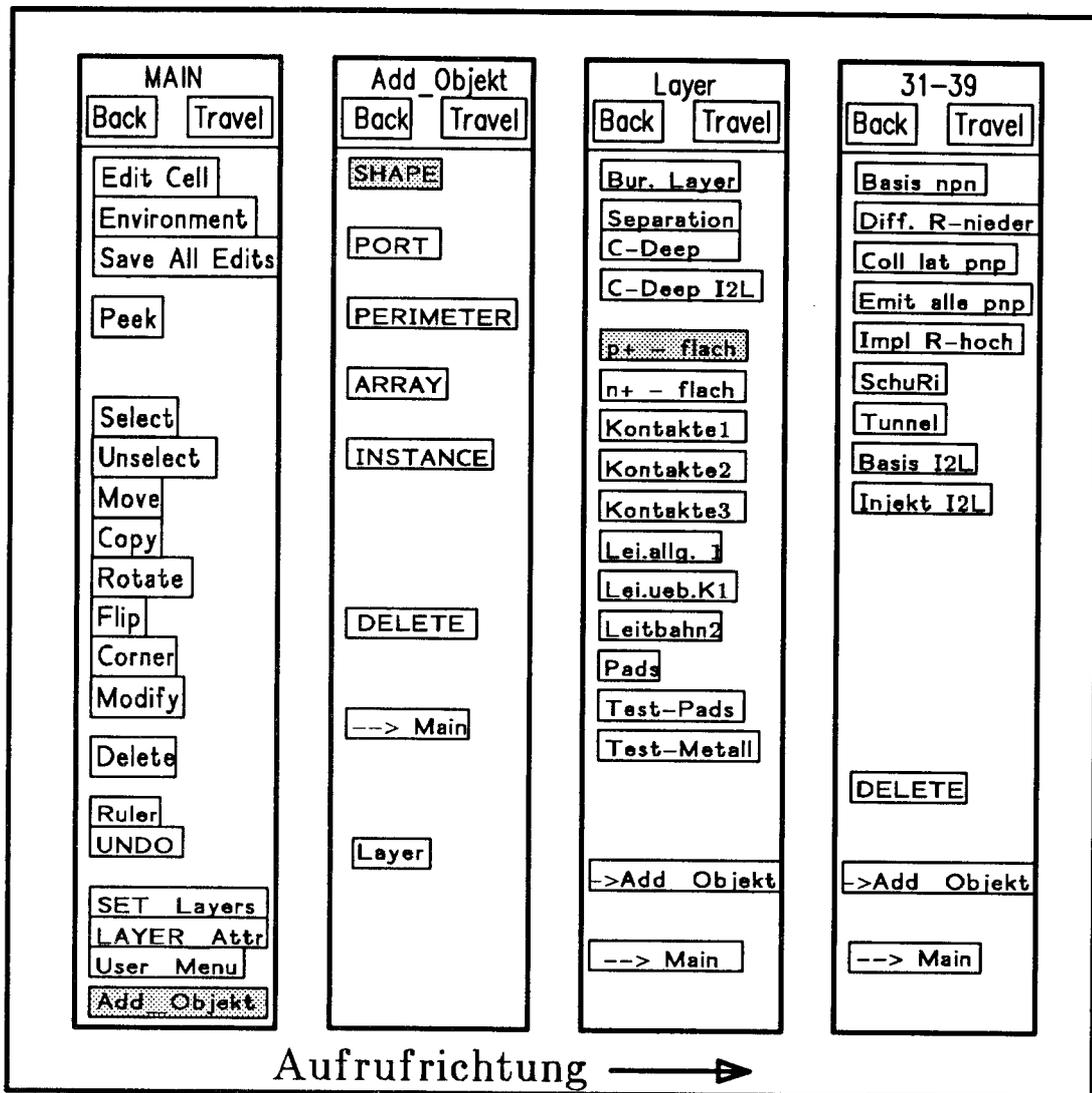
Um nun nicht explizit jeder gezeichneten Fläche mit Add Property das entsprechende Datatype Property anhängen zu müssen, wurde während meiner Diplomarbeit ein neuer Weg zur Realisierung des Add_Object-Menues besprochen. Es stehen dabei die Art der Fläche und deren Verwendungszweck im Vordergrund.

Ziel des neuen Menues ist es, direkt ein Chipgraph-Design zu erhalten, das mit Translate Write ohne Umschweife in ein, dem GDSII-Format entsprechendes File, umgewandelt werden kann.

Das entwickelte Menue gliedert sich in der ersten Untermenueebene zu:

- a) shape
- b) path
- c) port; perimeter
- d) array; instance.

Diese Formen sind die in Chipgraph zeichenbaren Objekte.



Vergehensweise bei Hinzufügen eines Objektes

a) Shape

Beim Anklicken der Form shape wird in ein Untermenue verzweigt, das alle mit dem aktuellen Bipolar-Prozeß zeichenbare Shapes zeigt.

Diese sind:

- Buried Layer;
- Separation;
- C-Deep, C-Deep-I2L;
- p+-flach;

n+-flach;
Kontakte 1; Kontakte 2; Kontakte 3;
Leitb. allgem. 1; Leitb. über Kontakt 1; Leitbahn 2;
Pads; Test-Pads;
Test-Metal.

Bei Aufruf von p+-flach erfolgt das Verzweigen in ein Untermenue, das alle möglichen p+-Zonen enthält.

Diese sind:

Basis npn;
Diffusion niederohmiger Widerstand bzw. Collector lateraler pnp;
Emitter aller pnp;
Implantationswiderstand R-hochohmig;
Schutzring;
Tunnel;
Basis I2L;
Injektor I2L.

Durch Anklicken von n+-flach erfolgt der Aufruf eines entsprechenden Untermenues, in dem alle möglichen n+-Gebiete aufgeführt werden.

Diese sind:

Emitter npn;
Collector I2L;
Box mit Sperrspg;
Box ohne Sperrspg;
C-Sperrschicht, Z-Diodenanschluß, Hilfscollector I2L;
n+-Balken;
Tunnel Nitrit Kapazität;
R-Emitter-Pinch Off.

Der Eintrag Kontakt 1 führt in ein Untermenue mit den Einträgen:

Kontakt 1;
K-Diode;
Kontakt Nitrit C.

Durch Anklicken eines dieser Einträge wird automatisiert über entsprechende Macros die ITEM-Class zu Shape vorbestimmt. Der aktive Layer wird für das zu zeichnende Gebiet gewählt und nach dem Zeichnen automatisch der für das Gebiet geltende Datatype angehängt.

Das Zeichnen des Shapes wird durch das Aufrufen eines neu geschriebenen

Macros im Namen `Add_objekt.macro` unterstützt. Dazu ist nur eine Ecke des zu zeichnenden Rechteckes anzufahren, die linke Maustaste zu drücken und die andere Ecke anzuwählen. Wichtig dabei ist, daß die linke Maustaste erst nach dem Erreichen der gegenüberliegenden Ecke wieder losgelassen wird. Das selektierte und mit Datatype versehene Shape erscheint dann im Layout. Es wird während dem Zeichnen **kein** Ghost-Image aufgezogen.

b) Path

Bei Anklicken der Form `path` wird wie bei a) in entsprechende Untermenues verzweigt. Die aktive Itemclass ist dabei zu `path` gewählt. Gezeichnet wird wie bereits unter a) beschrieben und vom Macro durch Ausgaben erläutert.

c) Port und Perimeter

Bei Anklicken der Form `port` bzw. `perimeter` wird direkt der Layer `boundary.e` als aktiver Layer verwendet. Durch entsprechende Macroaufrufe wird zur Eingabe eines Port-Namens (Property: `GDSII_TEXT`) bzw. eines Zellen-Namens (Property: `GDSII_CELL`) aufgefordert.

d) Array und Instance

Bei Anklicken von `array` bzw. `instance` wird in eine Pop-Up-Form `Add Array` bzw. in das Untermene `Main/User_Menue/TEG_BIP_C_AKT` des Static-Menues verzweigt.

3.3 Bauteilefenster

Um den Aufruf der Bauelementebibliothek zu erleichtern und Bauelementennummern verteilen zu können, wurde das Macro `bibliothek.macro` geschrieben.

Der Aufruf des Macros erfolgt durch Anklicken des Eintrags

User_Menue/Bibliothek Aufruf

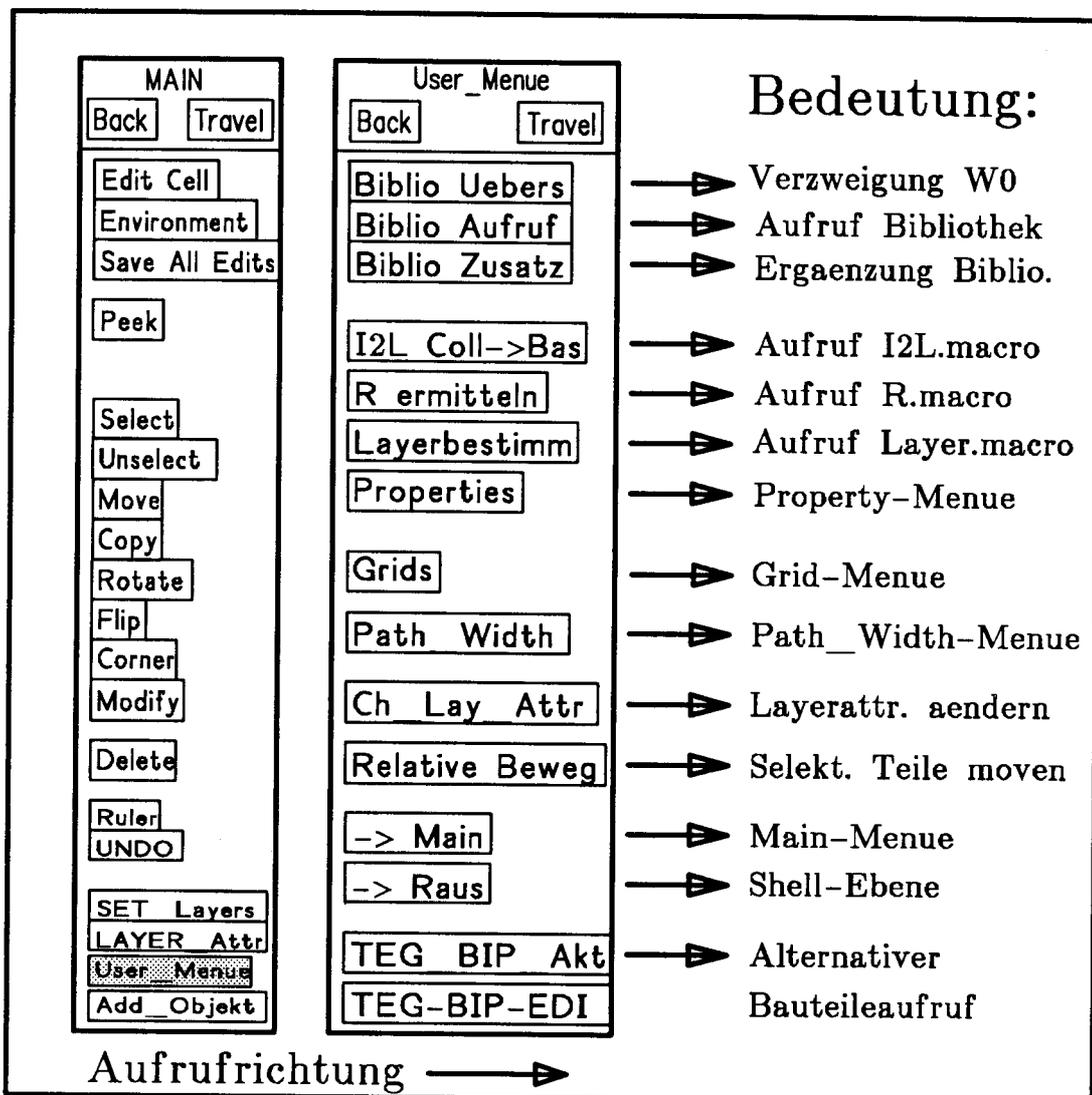
im Static-Menue. Der Benutzer wird zur Eingabe von Entscheidungsbuchstaben (b oder k) aufgefordert. Bei Eingabe von b verzweigt das Macro in das Fenster `w0`. Dort sind alle verfügbaren Zellen wiedergegeben. Eine Eingabe von k bewirkt den Aufruf des 'Kleinkram'-Fensters `w1`, in dem alle 'Zubehörteile' (z.B. Widerstandsköpfe) zu finden sind.

In dem nach der Eingabebestätigung mit <RETURN> zu sehenden Fenster muß nun das zu kopierende Bauteil mit der linken Maustaste angeklickt werden.

Im Falle des Aufrufs eines Elementes aus W0 besteht die Möglichkeit, eine Bauteilnummer zu vergeben. Die Bauteilnummer wird an einen Shape mit dem Layer L57.I angehängt. Da die Bibliothekselemente diesen Layer von Hause aus nicht besitzen, wird ein solcher vom Macro automatisch ergänzt.

Mit Edit:Property:Move Text kann die Bauelementnummer individuell verschoben werden.

Den Abschluß aller Aktionen bildet ein vom User mit <F2> veranlaßtes unselect all.



Das User_Menue

Im Static-Menue sind noch folgende weitere Eintragungen in Verbindung mit der Bibliothek zu finden. Es sind:

- a) User_Menue/Bibliothek_Uebersicht
- b) User_Menue/Bibliothek_Zusatz

Ein Anklicken von a) bewirkt ein Poppen vom aktuellen Fenster nach Fenster W0. Das Anwählen von b) bewirkt, daß das read-only-Fenster W0 geschlossen und als editierbares Fenster wieder geöffnet wird. Mit Eingabe von `aktivate cell` und `<F5>` (`Instanciate cell`) können nun neue Bauelemente ins Fenster W0 aufgenommen werden.

3.4 Widerstandsmacro

Komfortable Systeme bieten die Möglichkeit einer direkten Kontrolle des Widerstandswertes eines aktuell als `path` gezeichneten Widerstands. Die Idea-Station enthält ein solches System nicht von Haus aus. Im Verlauf meiner Diplomarbeit entstand auch zu diesem Problem ein Macro. Mit dem `r.macro` besitzt der Anwender die Möglichkeit, den Widerstandswert eines Paths, der gerade selektiert ist, automatisiert zu ermitteln.

Durch Anklicken von

User_Menue/R_ermitteln

wird das Macro aktiviert.

Der Widerstand muß mit dem vom Verfasser erstellten `add_objekt`-Menue gezeichnet sein. So wird automatisch der für die Berechnung wichtige Datatype vergeben. Sollte ein Path mit dem `add_object` der Idea-Station gezeichnet worden sein, so ist vor Anwendung des `r.macro` ein entsprechender Datatype zu ergänzen.

Beim Zeichnen muß der Path in jedem Fall bis an den Anschluß-Kontakt des R-Kopfes herangezeichnet werden.

Dem Macro liegen folgende Eckwerte zugrunde:

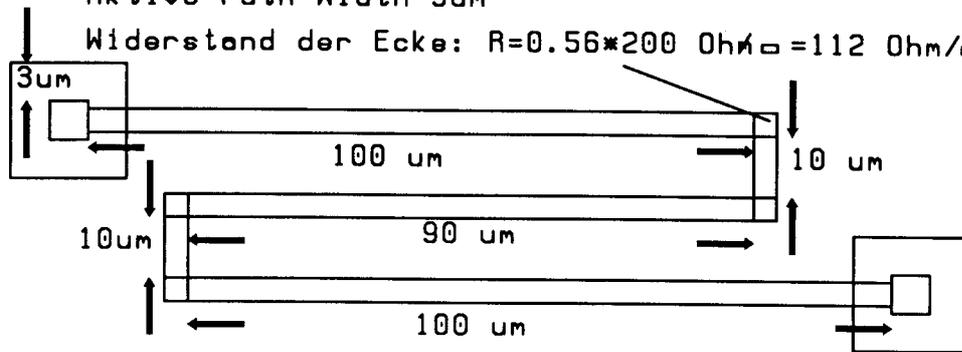
- a) Beim Zeichnen eines Widerstandes als `path` mit Layer 'R-Implantation' wird von einem Schichtwiderstand von 2K/Square ausgegangen. Dies erfolgt automatisch durch Auslesen des Datatypes.
- b) Beim Zeichnen eines Widerstandes als `path` mit Layer 'Diffusion R niederohmig' wird von einem Schicht- Widerstand von 200 Ohm/Square ausgegangen. Dies erfolgt ebenfalls durch Auslesen des Datatypes.

Beispielrechnung:

Geg: Schichtwiderstand $R_{\text{Diffusion}} = 200 \text{ Ohm}/\square$

Aktive Path-Width $5\mu\text{m}$

Widerstand der Ecke: $R = 0.56 * 200 \text{ Ohm}/\square = 112 \text{ Ohm}/\square$



$$R = \frac{100\mu + 90\mu + 100\mu + 10\mu + 10\mu}{5\mu} * 200 \text{ Ohm} + 4 * 112 \text{ Ohm}$$

$$= 12400 \text{ Ohm} + 448 \text{ Ohm} = 12848 \text{ Ohm} \pm 20\% \text{ Toleranz}$$

Geg: Schichtwiderstand $R_{\text{Implanta.}} = 2000 \text{ Ohm}/\square$

$$R = \frac{(100+90+100+10+10-6)\mu}{5\mu} * 2\text{K} + \frac{6}{5} * 2000\text{Ohm} + 4 * 112 \text{ Ohm}$$

$$= 12160 \text{ Ohm} + 4480 \text{ Ohm} + 240 \text{ Ohm} = 12632 \text{ Ohm} = \pm \text{Tol.}$$

- c) Bei der Ermittlung des Widerstandes wird die Zahl der Ecken eines Mänders abgefragt. Für die Ecken eines Mänders wird ein Schichtwiderstand von

$$0,56 * r_s$$

angenommen.

Ein Eckelement hat immer ein $l : b$ Verhältnis von 1. Daraus folgt für den Widerstand, der durch n Eckelemente verursacht wird, bei Diffusionswiderständen

$$n * 0,56 * 200 \text{ Ohm} = n * 112 \text{ Ohm},$$

und bei Implantationswiderständen

$$n * 0,56 * 2 \text{ KOhm} = n * 1120 \text{ Ohm}.$$

Die Länge der Eckelemente wird durch einen entsprechenden Abzug von

der Gesamt-Pfadlänge berücksichtigt.

- d) Bei hochohmigen Widerständen wird das hochohmige Gebiet erst hinter dem Anschlußkopf berechnet. Dadurch ergibt sich eine effektive hochohmige Länge, die um 6 um kürzer ist als der gezeichnete Path. Dieser Zustand wird durch das `r.macro` ebenfalls berücksichtigt.

Sollte einmal ein Gebiet selektiert sein, das keinen Widerstandslayer darstellt, so wird eine Fehlermeldung ausgegeben.

Bei Selektierung keiner oder mehrerer Flächen wird ebenfalls gewarnt und das Macro abgebrochen.

Beim nachträglichen Überprüfen der Widerstände ist nicht zu beachten, daß die aktuell eingestellte path-width der des zu messenden Widerstandes entspricht. Dies wird vom Macro automatisch berücksichtigt.

4. Zusammenfassung

Zusammenfassend kann man sagen, daß durch den Einsatz von Macros und Startup-Files die Arbeit mit dem System wesentlich erleichtert wird.

Eine Übertragung der Problemlösungen für Chipgraph ist möglich.

So sind noch Macros zu folgenden Themen entstanden:

- o Neted: Voreinstellungen / Bibliotheken
- o Accusim : Voreinstellungen / Serverstart / Netzliste laden / Archivierung von Simulationen per macro
- o Doc : Voreinstellungen / Color-Setup / Archivierung von Documenten-layouts per Macro

Näheres ist der Diplomarbeit zu entnehmen.

H.CLAUSS, FH- Heilbronn

9. UMSETZUNG VON LOGIK IN I2L-LAYOUTS ¹⁾

Gliederung:

1. Einführung
2. Struktur des I2L-Inverters.
3. NOR-, NAND-Gatter in I2L.
4. Regel für die Umsetzung Logik ->I2L
5. Beispiele für I2L- Grundsaltungen.
6. Verzeichnis der Bilder

1. EINFÜHRUNG

Die in der Multi-Projekt-Chip-(MPC-) Gruppe zusammengeschlossenen Fachhochschulen in Baden-Württemberg haben in Kürze die Möglichkeit, auf dem vom AEG-Entwicklungszentrum Ulm bereitgestellten Bipolar-Transistor-Array B 500 D neben Analog-Schaltungen auch Logik in "Integrierter-Injektions-Logik (integrated injection logic, kurz I²L oder I2L)" zu realisieren. Um den Einstieg in diese für kundenspezifische Schaltungen (application specific integrated circuits -> ASIC's) besonders wichtige Technik für die Studenten zu erleichtern, werden nachfolgend die wichtigsten Grundlagen für den Layout-Entwurf zusammengefaßt.

2. STRUKTUR DES I2L-INVERTERS.

Logische Schaltungen lassen sich generell aus "verdrahteten UND-Schaltung (wired-AND)" und Invertiern aufbauen. Bild 1 zeigt die Grundstruktur eines Inverters in Bipolar-Technik. Er setzt sich zusammen aus einem NPN-Schaltertransistor und einem ohmschen

¹⁾ Kurzfassung eines Vortrags, gehalten beim MPC-Symposium am 1.Febr.1991 an der Fachhochschule Aalen

Lastwiderstand, der, zusammen mit der Spannungsquelle, im EIN-Zustand des Transistors eine Stromquelle für den Kollektorstrom bildet.

Der ebenfalls in Bild 1 dargestellten Inverterkette ist zu entnehmen, daß die Stromquelle im AUS-Zustand des Transistors auch den Basisstrom des nachfolgenden Schaltertransistors liefert. Damit kann als Grundinverter auch die Kombination "NPN-Schaltertransistor+Basisstromquelle" definiert werden. Die beiden Versionen des Inverters sind hinsichtlich ihrer Funktion in der Inverterkette gleichwertig.

Für LSI-Anwendungen ist der ohmsche Widerstand sehr ungünstig, da für kleine Ströme sehr große Widerstandswerte (\rightarrow große Chipflächen) erforderlich sind. Günstiger ist, wie in Bild 2 gezeigt, die Basisstromquelle mit einem PNP-Transistor zu realisieren, dessen Basis auf Massepotential gelegt wird. Jeder Inverter erhält eine eigene Basisstromquelle. Die Ströme der Stromquellen werden durch die gemeinsame Basis-Emitter-Spannung U_{BE} der PNP-Transistoren festgelegt.

Der "open collector"-Ausgang des Inverters wird zur Realisierung von "Verdrahteten-UND-Schaltungen (wired AND)" benützt. Als Low-Pegel ergibt sich die Sättigungsspannung der NPN-Transistoren (ca. 50 mV). Der High-Pegel richtet sich nach der nachgeschalteten Stufe und ist normalerweise gleich U_{BE} des angesteuerten Inverters. Zu beachten ist, daß sich bei Ausgangsstufen der High-Pegel nicht von alleine ergibt, sondern "pull-up"-Widerstände oder einen Hilfs-PNP-Transistor erfordert. Der max. zulässige High-Pegel hängt vom zulässigen U_{CE} der NPN-Schaltertransistoren ab und muß den Angaben des Halbleiter-Herstellers entnommen werden.

Die üblichen NAND-Gatter haben logisch getrennte Eingänge und einen Ausgang, der mehrere nachgeschaltete Gatter ansteuern kann. In Bild 3 ist ein Beispiel dafür dargestellt. Bei der Umsetzung von Logik in ein I2L-Layout ist zu berücksichtigen, daß UND-Verknüpfungen in I2L als wired-AND realisiert werden. Deshalb muß, wenn ein Inverter mehrere UND-Verknüpfungen ansteuern soll, eine logische Trennung der Signale am Ausgang des Inverters erfolgen.

Dazu dienen Multikollektor-Schaltertransistoren (s. Bild 3), die sich in I2L-Technik besonders einfach realisieren lassen.

Bild 4 zeigt die Schaltung eines I2L-Inverters mit 3 Ausgängen, einen Querschnitt durch den Inverter und das dazugehörige Layout. Gebiete mit gleichem Potential und gleichem Leitfähigkeitstyp werden zusammengefaßt und mit der gleichen Dotierungszone im Halbleiter realisiert. Die Basis des PNP- und der Emitter des NPN-Transistors werden von der "Epitaxie+Buried Layer (nn^+)-Zone" gebildet. Der Kollektor des PNP- und die Basis des NPN-Transistors sind ebenfalls zusammengefaßt. Ermöglicht wird die Zusammenfassung der verschiedenen Transistorzonen durch das **Umdrehen der Betriebsrichtung des NPN-Transistors**, der nichtmehr "abwärts" (\rightarrow Emitter = diffundierte n^+ - in der p-Zone) sondern "aufwärts" (\rightarrow Emitter = Epitaxie+Buried Layer (nn^+)-Zone) betrieben wird. Die normalerweise schlechte Stromverstärkung bei diesem Betrieb wird u.a. durch die n^+ -Zonen, die jeden Inverter umgeben, wesentlich verbessert.

Die Epitaxie+Buried Layer (nn^+)-Zone bildet die **gemeinsame Masse** der Inverter und wird in einer Separationszone hergestellt. Der Anschluß dieser Zone soll an verschiedenen Stellen über die Fläche verteilt erfolgen, damit ein möglichst einheitliches Potential dieser Zone erreicht wird. Es ist nicht erforderlich, die Masseleitung an jeden Inverter heranzuführen.

Der Emitter des PNP-Transistors wird meist als "Injektor" bezeichnet. Jeder I2L-Inverter hat seine eigene PNP-Basisstromquelle. Deshalb kann das Ersatzschaltbild des Inverters zur Zeichnung von Stromlaufplänen, wie in Bild 4 gezeigt, vereinfacht werden.

Abgesehen von einem gewissen Einfluß auf die Eigenschaften (Stromverstärkung, Verzögerungszeit) der Inverter bei hohen Injektorströmen ist für die Funktion der Inverter die Position des Basisanschlusses in der p-Zone ohne Bedeutung. Deshalb sind die in Bild 4 gezeigten Layout-Varianten eines Inverters mit 3 Ausgängen gleichwertig.

3. NOR-, NAND-GATTER IN I2L.

Bild 5 zeigt die Realisierung von NOR- bzw. NAND-Verknüpfungen in I2L. NOR entsteht durch Zusammenschaltung (wired-AND) der Ausgänge von I2L-Invertern. Die Anzahl der Inverter entspricht dabei der Anzahl der Eingänge der NOR-Verknüpfung.

Besser angepaßt an die Gegebenheiten bei I2L ist die NAND-Verknüpfung. Sie entsteht aus "wired-AND" + Inverter. Dabei entspricht eine NAND-Verknüpfung einem I2L-Inverter. Die Anzahl der Kollektoren des Inverters wird durch die Anzahl der nachfolgend angesteuerten, unterschiedlichen "wired-AND" bestimmt.

Durch die Auslegung der Technologie wird sichergestellt, daß jeder Kollektor den Strom einer nachgeschalteten Stromquelle nach Masse ableiten kann. Müssen mehrere Inverter parallel von einer Signalquelle angesteuert werden (z.B. RESET-Signale), müssen eine entsprechende Zahl von Kollektoren parallelgeschaltet oder Treiberinverter (Spezialstrukturen) eingesetzt werden.

4. REGELN FÜR DIE UMSETZUNG VON LOGIK IN I2L.

Die Grundregeln für die Umsetzung von Logik in ein I2L-Layout lassen sich wie folgt zusammenfassen:

- R1. Logische Grundelemente: "wired-AND" und Inverter.
- R2. Zahl der Kollektoren des Inverters = Zahl der nachgeschalteten Gatter bzw. Inverter.
- R3. Pro Kollektor darf nur eine Basis angesteuert werden.
- R4. Parallelschaltung mehrerer Basen ist möglich; zu ihrer Ansteuerung ist eine entsprechende Zahl von Kollektoren oder ein Treiber-Inverter erforderlich.
- R5. Injektorleitung nicht durch Tunnel unterbrechen.
- R6. Masseanschluß möglichst gleichmäßig über die I2L-Zone verteilen. Masseanschluß nicht für jeden Inverter erforderlich.

5. BEISPIELE FÜR I2L-LAYOUTS.

In Bild 6 sind zwei Beispiele für einfache logische Schaltungen und die dazugehörigen I2L-Layouts dargestellt. Die NAND-Gatter werden zunächst in "wired-AND"+Inverter aufgelöst und daraus der Stromlaufplan der I2L-Schaltung gewonnen. Die Layouts zeigen dann die Verknüpfung der entsprechenden Kollektoren mit der Basis des jeweils angesteuerten Inverters.

6. VERZEICHNIS DER BILDER

Bild 1: Inverter in Bipolar-Technologie.

Bild 2: Modifikation der Stromquelle.

Bild 3: Logische Trennung der Signale.

Bild 4: Layout der I2L-Inverter.

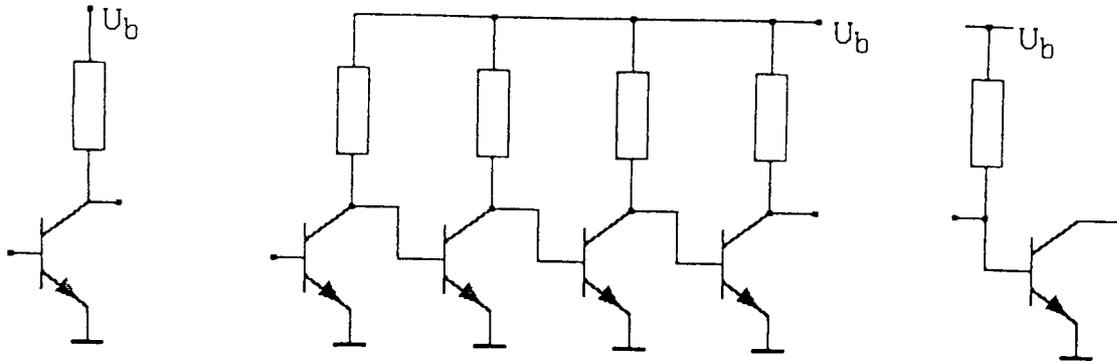
Bild 5: NOR-, NAND-Gatter.

Bild 6: Beispiele für I2L-Layouts:

6.1 RS-Flipflop

6.2 D-Flipflop

1. Inverter in Bipolar-Technologie



Grundinverter:

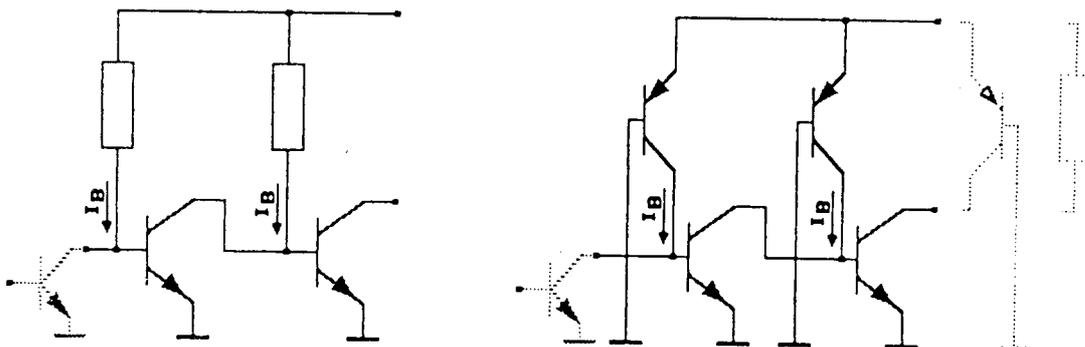
Schaltertransistor
+ Lastwiderstand
($\hat{=}$ Kollektorstromquelle)

Inverterkette

Grundinverter:

Schaltertransistor
(open collector)
+ Basisstromquelle

2. Modifikation der Stromquelle:



Nachteil:

Widerstand hochohmig
 \Rightarrow großer Platzbedarf

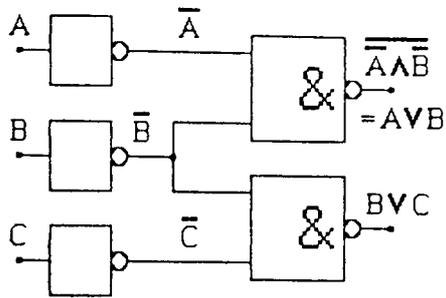
Abhilfe:

Ersatz des Widerstands
durch einen pnp-Transistor
als Stromquelle.

Inverterausgang: "open-collector"

Logische Pegel: Low: U_{cesat} des Schalters.
High: U_{be} , ($\ll U_{ceo} \approx 5V$), abhängig von der
nachschaalteten Stufe.

3. Logische Trennung der Signale



Standard NAND :

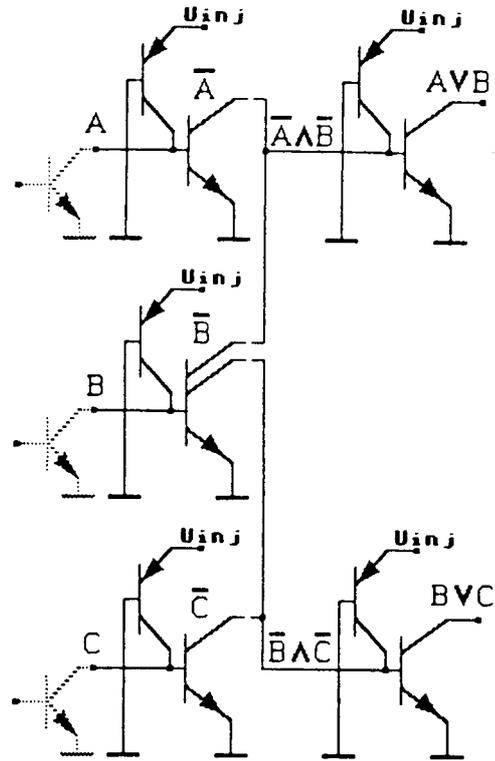
Log. getrennte Eingänge

I2L-Logik :

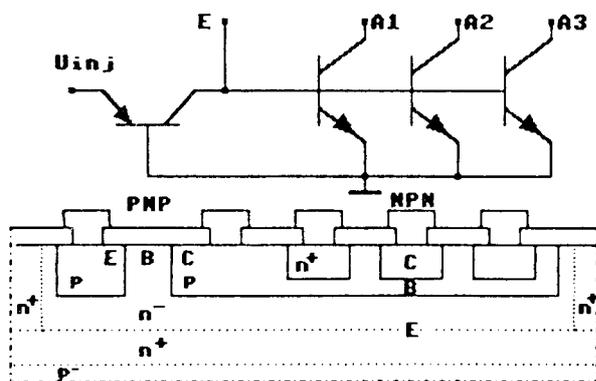
Log. getrennte Ausgänge

(Multikollektor-Transistoren)

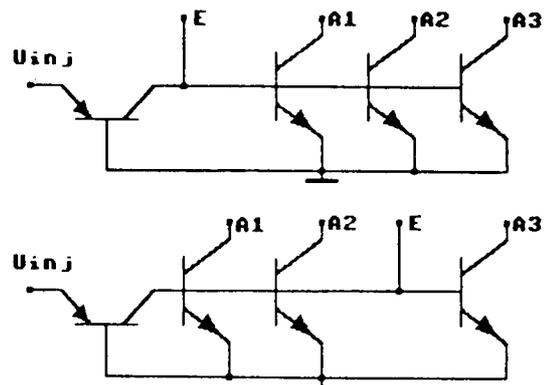
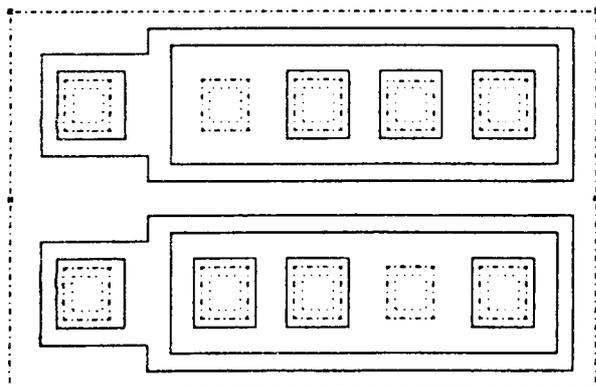
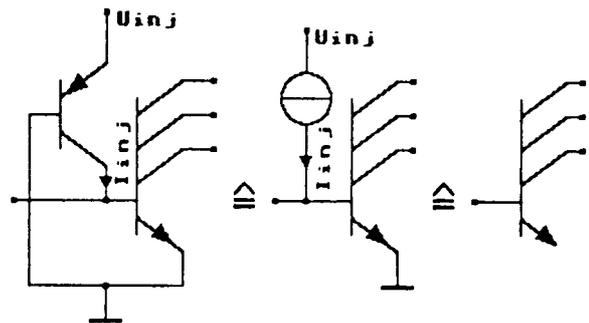
=> Log. Grundelemente:
wired-AND + Multiausgang-Inverter



4. Layout der I2L-Inverter

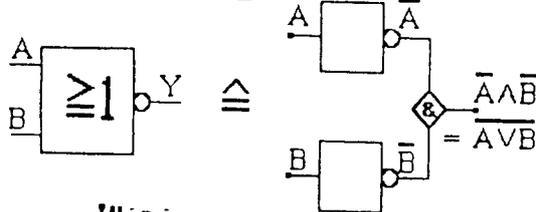


I2L-VT4.6B

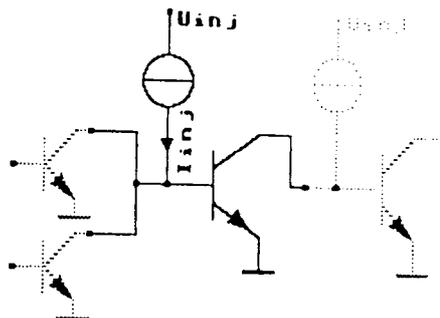
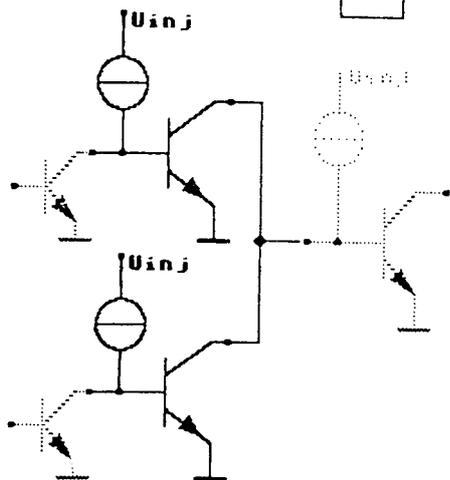
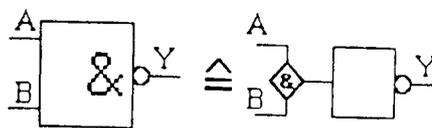


5. NOR-, NAND- GATTER

$Y = \overline{A \vee B} = \overline{A} \wedge \overline{B}$



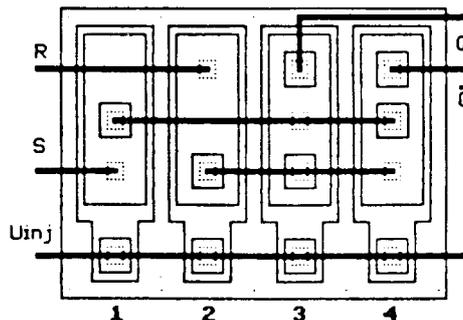
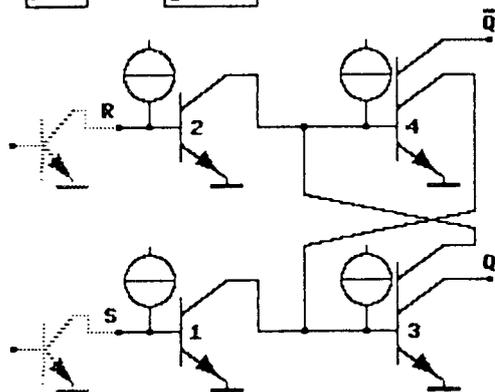
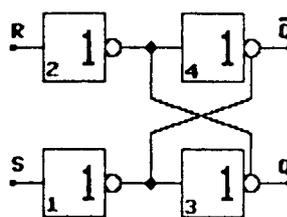
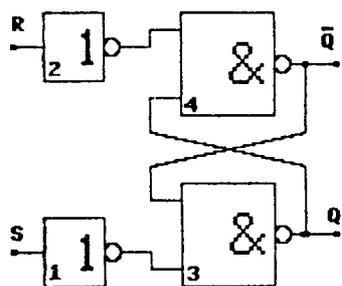
$Y = \overline{A \wedge B}$



- Wichtig:
1. Anzahl der NAND-Gatter = Anzahl der I2L-Gatter
 2. Anzahl der angest. NAND-Gatter = Anzahl der I2L-Kollektoren

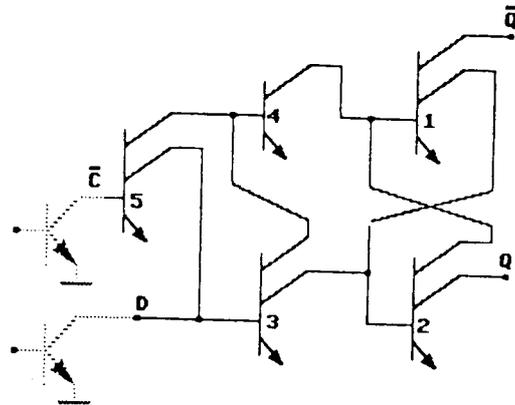
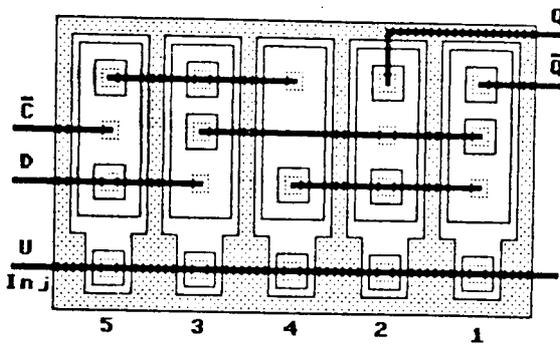
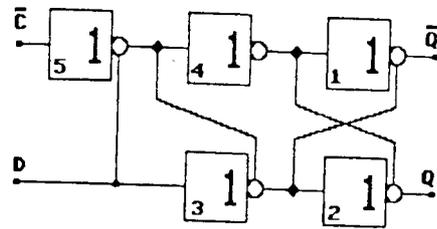
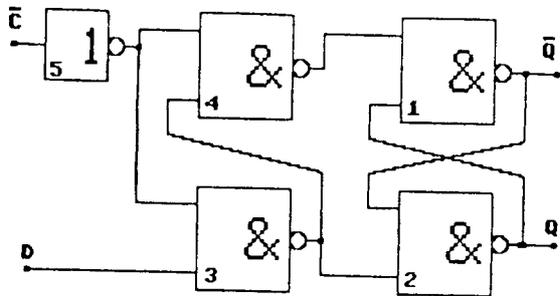
6. Beispiele für I2L-Layouts

6.1 RS-Flipflop



6. Beispiele für I2L-Layouts

6.2 D-Flipflop



**10. Aufbereitung einer Digitalschaltung
mit dem IMS-DESIGN KIT
zur Integration auf Mastern des IMS**

Verfasser : Michael Faulhaber

IMS-DESIGN KIT

1. Überblick

Das IMS Design Kit hat eine Dateienstruktur wie sie von Mentor für Gate Array und Standardzellen Design Kits vorgeschlagen wird. Dabei sind alle Daten und Dienstprogramme, die für die Bearbeitung eines Entwurfs erforderlich sind, in einem Verzeichnis mit Unterverzeichnissen zusammengefaßt.

Den Stromlaufplansymbolen sind weitere Properties hinzugefügt worden, die für die ebenfalls hinzugekommenen Dienstprogramme erforderlich sind.

Die Laufzeitproperties sind geändert worden. Sie entsprechen jetzt den Angaben in der Bibliothek vom IMS -TB-11/90.

Die Beschreibung der Master gfix2, gfix4 und gfix9 für die Gatestation ist korrigiert worden.

Eine LOG/IC-Bibliothek der GF-Zellen ist erstellt worden. Sie ermöglicht die Schaltungssynthese sowie die automatische Erstellung des zugehörigen Stromlaufplanes mit dem Gates Kommando.

Die Stromversorgungszellen sind geändert worden.

Mit Hilfe der Dienstprogramme ist eine lastabhängige Simulation und eine Abschätzung des Platzaufwandes, beides vor und nach Erstellung des Layouts, möglich. Ferner liefern die Dienstprogramme hilfreiche Reports.

Die Signal-Pin bzw Signal-Pad Zuordnung kann für die vom IMS vorgesehenen Gehäusetypen interaktiv erfolgen.

Die Vorplatzierung von Zellen ist mit Hilfe einer Textdatei die von EXPAND verarbeitet wird möglich.

Ein Dienstprogramm erstellt eine entwurfsspezifische Rahmen-Stimulidatei für Quicksim.

Kommandoprozeduren, welche die Bedienung erleichtern, sind im Kit enthalten.

Die Chipgraph-Zellen sind mit dem Platzierungspunkt auf einem externen Layer und um die Port-Darstellung ergänzt worden

Der Hintergrund der Master in Chipgraph besitzt jetzt auf einem externen Layer eine Markierung für die Platzierung, welche das Gegenstück für den Referenzpunkt der Zellen bildet.

2. Organisation der Datenbasis

Der Design Kit faßt sämtliche notwendigen Daten und Dienstprogramme in einem Directory zusammen. Die Directory **ga_tech** enthält die Beschreibung der Master und Zellen, **com** die Dienstprogramme (Batches und kompilierte Pascal-Programme) und **src** die Quellprogramme. Das folgende Diagramm (Fig. 1) gibt einen groben Überblick über die wichtigsten Directories. Die in **cif_data** enthaltene CIF Beschreibung der Zellen ist der Vollständigkeit halber vorhanden, sie wird für die Arbeit mit dem Design Kit nicht gebraucht. Im File **delay_data**, das vom IMS zur Verfügung gestellt worden ist, sind die Verzögerungszeiten aller Zellen im ASCII Format abgelegt. Die Directory **cells** ersetzt die bisherige Stromlaufplanbibliothek /user/ims_gf. In Library stehen die Chipgraphbeschreibungen der Zellen und Master. Unter **gf.pdf.bin** finden Sie die übersetzte Prozeßbeschreibungsdatei. Die Directory **spice** besteht aus den Modelfiles für die Prozesse: slow, typisch und fast. Diese Dateien können in Accusim verwendet werden. Ferner ist je ein Directory für **gfix2** , **gfix4** und **gfix9** mit der Gatestation-Beschreibung der Master und Zellen vorhanden.

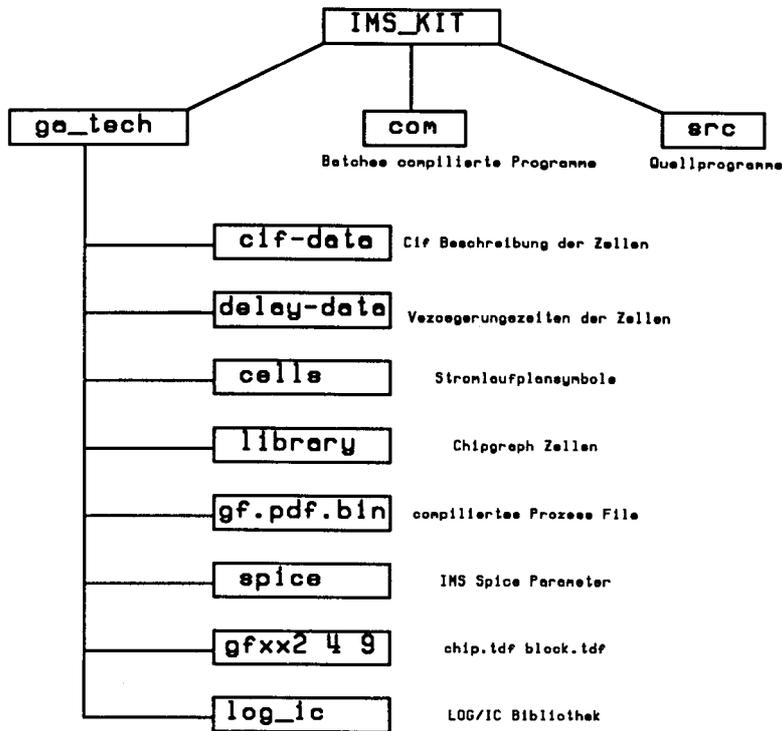


Figure 1

3.Properties

Den Stromlaufplansymbolen sind weitere Properties hinzugefügt worden (Fig. 2). Die wichtigsten können Sie der folgenden Tabelle entnehmen. Beachtung verdient die Instance-Property INST. In den logischen Schaltplänen sowie im Layout hat jedes Bauelement eine spezielle Kennzeichnung: die Handlenummer. Die Instance-Property der Stromlaufplansymbole ist im Design-Kit mit dem Wert I\$00 vorbereitet. Behält man beim Erstellen des Stromlaufplans den Wert I\$00 bei, so wird dadurch folgendes erreicht: beim Prüfen mit check wird I\$00 automatisch durch die aktuelle Handlenummer ersetzt. Ersetzt man jedoch beim Erstellen des Stromlaufplans I\$00 durch eine andere Bezeichnung, so wird beim Prüfen mit check dieser String als Handle übernommen.

TABLE 1

Bezeichnung	Owner	Zweck
RISE	PIN	Verzögerung für L -> H ohne Last
FALL	PIN	Verzögerung für H ->L ohne Last

TABLE 1 [continued]

Bezeichnung	Owner	Zweck
KFALL	PIN	zusätzliche Verzögerung pro pf für H ->L
KRISE	PIN	zusätzliche Verzögerung pro pf für L ->H
LOAD	PIN	Lastfaktor (Anzahl Standardlasten)
FANOUT	PIN	Maximal zulässige Anzahl Lasten
FANIN	PIN	gerundeter Wert von LOAD
SIGTYPE	PIN	Signaltype z.B CLK,ISIG
PINCLASS	PIN	trennt interne Pins von externen
INST	BODY	stets I\$00 (wird upgedated)
COMPTYPE	BODY	trennt interne von externen Symbolen
COMPSIZE	BODY	Größe des Layouts in Sites

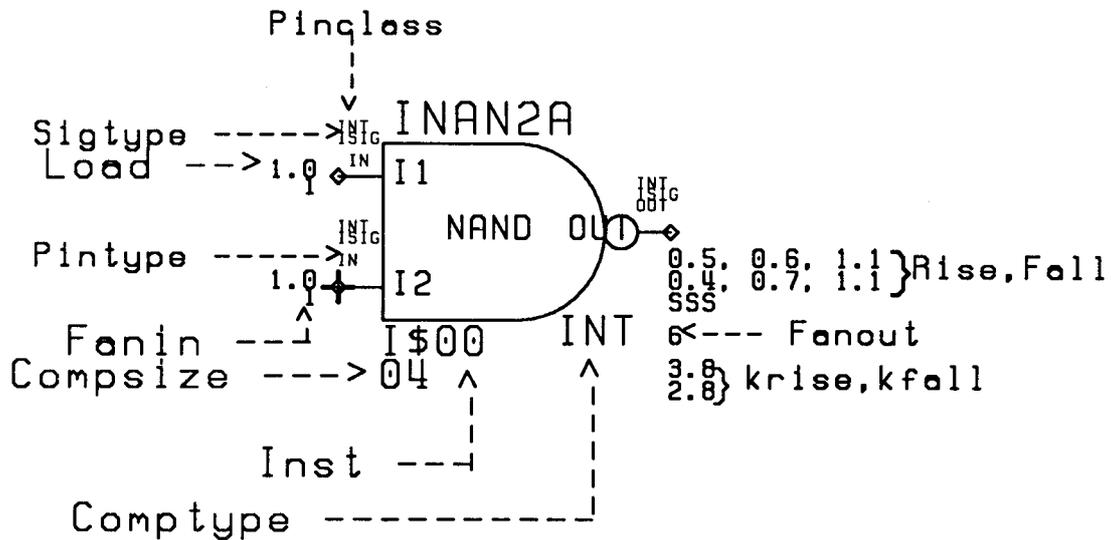


Figure 2

Beispiel einer fiktiven **place.ddf** Datei:

```
DDF
IDENTIFY
(* PACKAGE ID: PGA72 *) <----- Gehäuse pkg_72_gf
(* ARRAY ID: GFXX4 *)
BEGIN LAYOUT
BEGIN PLACE
MAC BLOCK=/'I$1452' SITE=B02 STATUS=FIXED <----- Auf Site B02
MAC BLOCK=/'NP$1' TYPE=IPVS1R SITE=B15 STATUS=FIXED ist Macro i$1452
MAC BLOCK=/'NP$43' TYPE=DUMMYP SITE=B16 STATUS=FIXED
MAC BLOCK=/'I$1454' SITE=R02 STATUS=FIXED
MAC BLOCK=/'NP$3' TYPE=IPVD1R SITE=R15 STATUS=FIXED
MAC BLOCK=/'NP$33' TYPE=GFXX4_PR1 SITE=A0 STATUS=FIXED <-- Stromversorgung
END PLACE
END LAYOUT
END DDF
```

Beispiel einer zugehörigen Pinbelegung (pinout.report) :

```
DESIGN: TOTO
PACKAGE: PGA72
ARRAY: GFXX4
```

Signal	Macro	Site	Pin
D	IPDIN1	B02	1
VSS	IPVS1R	B15	10
IONET	-unassigned-	B16	11
NCLR	IPDIN1	R02	19

4.2 ims kit Design Checker

Der Designchecker überprüft anhand der Properties die Schaltung. Grobe Fehler wie z.B. Padzellen im Inneren des Cores oder Überfüllung des Chips werden erkannt und gemeldet. Ferner wird die Ausnutzung des Chips berechnet. Man benutzt dieses Programm zunächst mit dem größten Master und überprüft dann, ob auch ein kleinerer reicht. Die Arbeitsweise des Designcheckers wird durch drei Konfigurationsdateien, für jeden Master eine, bestimmt. Diese vorbereiteten Dateien können vom Benutzer ohne Änderungen verwendet werden; durch Ergänzung der Dateien können weitere Überprüfungen veranlaßt werden. Die Meldungen des Checkers finden sich im file **dsn_chk.log** im Designdirectory.

Der Aufruf lautet : `ims_kit_design_checker Design_name Technologie Master Gehäuse`

Das folgende Beispiel zeigt den Inhalt einer Konfigurationsdatei. Anschließend ist ein vom Designchecker erzeugter Report dargestellt.

```
# Konfigurationsdatei /user/ims_kit/ga_tech/gfxx2/dsn_chk.config
#
#-----
# Design_Checker configuration file for MGC
#-----
#
# Release 1.0
# Date 22-03-1991
# A. Bamba
#
# Define the technology...
TECHNOLOGY = GA_TECH
#
# Define the properties used with this library...
DEFINE_PROPERTIES
#
# Define the properties used on INSTANCES...
COMP_PROP = COMP
COMP_SIZE_PROP = COMPSIZE , DEFAULT_VALUE = 1
INST_PROP = INST
CELL_TYPE_PROP = COMPTYPE
POWER_PROP = POWERDISS
#
# Define the properties used on PINS...
SIG_PROP = SIGTYPE
FANOUT_PROP = FANOUT, DEFAULT_VALUE = 1
LOAD_PROP = LOAD, DEFAULT_VALUE = 1
PIN_TYPE_PROP = PINTYPE
PIN_CLASS_PROP = PINCLASS
FANIN_PROP = FANIN, DEFAULT_VALUE = 1
MAX_FANIN = 96
#
# MAX_FANIN ist die maximale Summe von Eingangslasten,
# die von einer Bibliothekszelle (IPBF4A) noch getrieben
# werden kann.
#
# Define the properties used on NETS...
DC_SIGNAL_PROP = DC, DEFAULT_VALUE = AC
#
# Describe the INSTANCE checking...
CHECK=INSTANCE
COMPTYPE = INT, MAX_USED = 1920
COMPTYPE = EXT, MAX_USED = 57
COMPTYPE = INT AND EXT, MAX_USED = 1600
# 1600 = (ca. 80% von Internal Site + 100% von EXternal Site)
```

```

##
COMP = IPVD1C, MAX_USED = 2
COMP = IPVS1R, MAX_USED = 1
COMP = IPVS1C, MAX_USED = 3
COMP = IPBID1 AND IPIIN1 AND IPOUT1, MAX_USED = 32
COMP = IPBID1 AND IPIIN1 AND IPOUT2, MAX_USED = 32
COMP = IPBID1 AND IPIIN1 AND IPOUT3, MAX_USED = 32
COMP = IPDIN1 AND IPIIN1 AND IPOUT1, MAX_USED = 32
COMP = IPDIN1 AND IPIIN1 AND IPOUT2, MAX_USED = 32
COMP = IPDIN1 AND IPIIN1 AND IPOUT3, MAX_USED = 32

#
# erlaubt sind maximal 2 ANDs
# (32 + 2 + 1 + 3 + 18) = 56 = Anzahl der Pad-zellen
# die 18 sind aus dem File gfx9/package/pkg_40_gf.nopads
#
# Es wird ueberprueft,ob bei einem Entwurf die oben
# genannten Werte ueberschritten werden. Gegebenenfalls
# wird eine Fehlermeldung ausgegeben.
# Diese Werte muessen nach Vorliegen weitere Entwuerfe
# noch verbessert werden.
#
# Describe the NET checking...
CHECK=NET
  IF (EXTERNAL_NET) THEN (PINCLASS=PAD)
  IF (PINCLASS=PAD) THEN_NOT (PINCLASS=INT)
  IF (SIGTYPE=CLK) THEN_NOT (DC)
#
UNCONNECTED_INPUTS = ERROR
UNCONNECTED_OUTPUTS = DONT_CARE
#

```

Beispiel für einen vom Design Checker erzeugten Report:

***** DESIGN_CHECKER REPORT *****

DESIGN : TOTO

TECHNOLOGY : GA_TECH

DATE : 29JAN91 16:58:35-MEWZ

NUMBER	COMPONENT_NAME	OCCURRENCES
1	IPOUT3	3
2	IPIIN1	8

3	IPBF2A	4
4	IMUX2A	3
5	IDFR1A	1
6	IBUF4A	1
7	LAND2A	1

Total of 21 instances, 7 macro types.

COMPONENT TYPE	COUNT

INT AND EXT	101 out of 1612 (6.27 %)
INT	90 out of 1944 (4.63 %)
EXT	11 out of 57 (19.30 %)

TOTAL	101

Die Zahlen in der Spalte COUNT beziehen sich auf Sites.

4.3 Add delay

Die Verzögerungszeiten des unbelasteten Bauteils sowie die Koeffizienten für das Lastverhalten sind als Properties am Stromlaufplansymbol vorhanden. Die tatsächliche Verzögerungszeit ist aber von der Schaltung abhängig, ihre Berechnung bzw. Schätzung geschieht mit `add_delay`.

Das Programm `add_delay` kann auch vor dem Plazieren und Verdrahten aufgerufen werden. Es werden dann Schätzwerte für die Verzögerungszeiten berechnet.

Die Verzögerung ergibt sich zu: $d = t_r + k * C_r + k * (NL * 0.084 \text{ pF})$, wobei t_r die Verzögerung aus Rise bzw. Fall Propertie, C_r die Kapazität der Verbindungsleitungen, keine Verzögerungskonstante (KRISE bzw. KFALL) ist und NL die Anzahl der zu treibenden Standardlasten angibt. Das Programm berücksichtigt zusätzlich den Einfluß von Temperatur- und Versorgungsspannungsschwankungen. Es gibt zwei Ursachen für die zusätzliche Verzögerung: Leitungskapazitäten im Layout und kapazitive Belastung des Ausgangs durch nachfolgende Gatter. Diese beiden Ursachen können getrennt berechnet werden.

Das nachfolgende Beispiel wurde mit dem Schalter -FO (fanout only) erzeugt: die Kapazitäten der Verbindungsleitungen werden mit Null angegeben. Mit dem Schalter -LO werden nur die Verzögerungen, die sich aus den Leitungskapazitäten ergeben, ausgewertet. Wird kein Schalter angegeben, so werden beide Verzögerungsursachen berücksichtigt.

Bauelemente, die als QUICKPART beschrieben worden sind, ergeben Probleme bei der Berechnung der lastabhängigen Verzögerungszeiten. Sie treten dann auf, wenn der Lasteinfluß auf die Verzögerung eines Ausgangssignals vom Eingangssignal abhängig ist, das die Änderung des Ausgangssignals bewirkt. Dies ist z.B. bei Flipflops der Fall, bei denen die Änderung synchron durch den Takt oder assynchron durch das Signal Reset oder Preset ausgelöst werden kann. Das Programm `add_delay` bietet keine Möglichkeit, bei der Berechnung der lastabhängigen Verzögerungszeit die Ursache einer Signaländerung zu berücksichtigen. Wir haben in solchen Fällen als Property bzw. im Timefile stets die längere Zeit eingetragen.

Für KRISE bzw KFALL haben wir die Werte für m aus der IMS-Bibliothek entnommen. Die Formel dort lautet : $td = t + m * (Cl - 500 \text{ fF})$. Damit das Programm die, von den Leitungskapazitäten verursachten, Verzögerungszeiten ermitteln kann, müssen diese Leitungen

bzw. ihre Kapazitäten bekannt sein. Beim Aufruf von **add_delay** vor der Layouterzeugung verwendet das Programm Schätzwerte für diese Größen. (Diese sind in der Konfigurationsdatei enthalten). Beim Aufruf nach der Layouterzeugung werden die Werte aus der Datei **netparm.ddf** entnommen, sofern diese bereits vorliegt. Ist diese Datei noch nicht erzeugt worden, so muß beim Aufruf von **add_delay** der Schalter **-ba** gesetzt werden. Dadurch wird die Erstellung der **netparm.ddf** Datei angefordert. Normalerweise erzeugt der Batch **ims_kit_package** die **netparm.ddf** Datei. Das Programm **add_delay** dokumentiert die zusätzlichen Verzögerungen einzeln für jedes Netz im Report **add_delay.log**.

Der Aufruf lautet : `ims_kit_add_delay Design_name Technologie Master Gehäuse`

Beispiel für die Meldungen von **add_delay** zu einem Netz (add_delay.log):

```

----- N$1445 -----
SYNONYM = N$1445                INSTANCE = /I$1446
OLD RISE = 1.6                   NEW RISE = 1.728
OLD FALL = 1.9                   NEW FALL = 2.028
KRISE = 0.900                   KFALL = 0.900
LOAD CAPACITANCE = 0.143pfs     LOADS = 1.7
METAL ROUTING CAPACITANCE = 0.000pfs NET PINS = 2
    
```

Mit **add_delay** kann auch der Temperatureinfluß und der Einfluß der Versorgungsspannung auf die Verzögerungszeiten berücksichtigt werden. Das Programm enthält zu diesem Zweck zwei Näherungsgleichungen, deren Koeffizienten im Konfigurationsfile angegeben werden müssen. Die zur Zeit im Konfigurationsfile enthaltenen Spannungs und Temperaturkoeffizienten sind von Mentor für einen fiktiven CMOS Prozeß vorgeschlagen worden. Sie entsprechen damit vermutlich nicht den erforderlichen Werten für den ACMOS - Prozeß, geben aber die Tendenz richtig wieder. Bei 300 K sowie 5V sind die Korrekturfaktoren $F(t)$ und $F(v)$ gerade 1 und damit ohne Einfluß auf die Verzögerungszeiten. Bei höherer Temperatur und bei kleinerer Spannung wird die Schaltung langsamer. Das wird durch Werte von $F(t)$ und $F(v)$ größer als 1 berücksichtigt. Temperaturen unter 300 K und Spannungen über 5V ergeben Werte von $F(t)$ und $F(v)$ kleiner als 1.

Der zulässige Spannungsbereich von 4.5 V bis 5.5 V sowie der zulässige Temperaturbereich von 0 C bis 85 C sind vom IMS vorgegeben. Die Grenzen entsprechen den Fällen slow bzw. fast der Spiceparameter.

Zur Zeit ist im Design Kit die folgende Konfigurationsdatei enthalten:

```

#-----
# Add_Delay Technology specification file.
#-----
# Release 1.0
# Date 22-03-1991
# A. Bamba
#
# Technology Type (default is CMOS Gate Array)...
STANDARD_CELL=FALSE;
# BIPOLAR=FALSE;
#
    
```

```

# Technology constants and defaults...
# PFS_PER_LOAD ist die Standardlast. Sie entspricht
# der Kapazitaet eines P/N-Gatepaares. (= 84 fF)
#
PFS_PER_LOAD=0.084;
KRISE_DEFAULT=1.0;
KFALL_DEFAULT=1.0;
#
# Temperature equation based on units of KELVIN...
#  $F(t) = 0.0000047(t^{**2}) + 0.002565(t) - 0.18494$ 
# Diese Temperaturkoeffizienten werden von MENTOR
# vorgeschlagen und sind nicht an den IMS-Prozess
# angepasst.
#
TEMPERATURE_COEF=-0.18494 0;
TEMPERATURE_COEF=0.002565 1;
TEMPERATURE_COEF=0.0000047 2;
#
# Define the valid temperature range (in CENTIGRADE)...
# Die folgenden Temperaturwerten sind mit dem IMS abgesprochen
#
TEMPERATURE_MAX=85.0;
TEMPERATURE_MIN=0.0;
#
# Voltage equation based on units of (1/VOLTS)...
#  $F(v) = 22.8(1/v^{**2}) - 3.557(1/v) + 0.8202$ 
# Diese Spannungskoeffizienten werden von MENTOR
# vorgeschlagen und sind nicht an den IMS-Prozess
# angepasst.
#
VOLTAGE_COEF=0.8202 0;
VOLTAGE_COEF=-3.557 1;
VOLTAGE_COEF=22.8 2;
#
# Define the valid voltage range (in VOLTS)...
# Die folgenden Spannungswerten sind mit dem IMS abgesprochen
#
VOLTAGE_MAX=5.5;
VOLTAGE_MIN=4.5;
#
# Delay modification due to processing conditions...
# Die als Kommentar bezeichneten Werten werden von MENTOR
# vorgeschlagen.
#
# PROCESS_BEST=0.56;
# PROCESS_NOMINAL=1.00;
# PROCESS_WORST=1.75;
#

```

```

# Die folgenden Werte sind in Absprache mit dem IMS
# festgelegt worden:
# _BEST : aus den FAST-Mittelwerten, berechnet bei: 5.5V, 0 C
# _NOMINAL : berechnet bei: 5.0V, 27 C
# _WORST : aus den SLOW-Mittelwerten, berechnet bei: 4.5V, 85 C
#
#
PROCESS_BEST= siehe Datenbasis
PROCESS_NOMINAL= siehe Datenbasis
PROCESS_WORST= siehe Datenbasis
#
# Estimated net capacitance based on connections (in PFS)...
# (A net with 3 connections will have a capacitance of 0.207 pfs)
# Diese Zusatzkapazitaeten werden von MENTOR
# vorgeschlagen und sind nicht an den IMS-Prozess
# angepasst.
#
# EXPECTED_NET_CAP=.058 1;
# EXPECTED_NET_CAP=.115 2;
# EXPECTED_NET_CAP=.207 3;
# EXPECTED_NET_CAP=.252 4;
# EXPECTED_NET_CAP=.370 5;
##
# Die folgenden Zusatzkapazitaeten sind Mittelwerte die aus lediglich
# einem Entwurf bestimmt worden sind. Sie sind darum noch mit
# grossen Unsicherheiten behaftet.
#
EXPECTED_NET_CAP=.024 1;
EXPECTED_NET_CAP=.077 2;
EXPECTED_NET_CAP=.125 3;
EXPECTED_NET_CAP=.160 4;
EXPECTED_NET_CAP=.210 5;
EXPECTED_NET_CAP=.213 6;
EXPECTED_NET_CAP=.246 7;
#
# Estimated net resistance based on connections...
# (A net with 3 connections will have a resistance of 0.207)
# Diese Leitungswiderstaende werden von MENTOR
# vorgeschlagen. Sie werden zur Zeit nicht ausgewertet.
#
EXPECTED_NET_RES=.058 1;
EXPECTED_NET_RES=.115 2;
EXPECTED_NET_RES=.207 3;
EXPECTED_NET_RES=.252 4;
EXPECTED_NET_RES=.370 5;
#

```

4.4 Kommandoprozedur ims_kit_package und Designablauf

Die Prozedur **ims_kit_package** führt die notwendigen **ims_kit** Programme in sinnvoller Reihenfolge durch. Der Aufruf lautet: **ims_kit_package Design_name Master**

Nach der Erstellung des Stromlaufplanes mit **neted** wird die Prozedur mit dem Schalter **-qs** aufgerufen.

Dadurch wird die Schaltung expandiert, es wird ein Designcheck ausgeführt, lastabhängige Verzögerungszeiten werden berechnet, eine Rahmenstimulidatei für **quicksim** wird erstellt. Nun fordert die Prozedur dazu auf, die für die Simulation benötigten FORCE - Befehle einzugeben. (Alternativ dazu können die FORCE- Befehle auch vor Aufruf der Prozedur in einer Datei **sim_forces.do** im Designdirectory vorbereitet werden. Die Prozedur fügt in diesem Fall einen Aufruf der Force-Datei in die Rahmenstimulidatei ein.) Abschließend wird **quicksim** aufgerufen. Die Ausnutzung des Masters kann nach Ablauf der Prozedur dem Report **dsn_chk.log** entnommen werden, der wie alle Reports im Designdirectory steht.

Für die Erstellung des Layouts wird **ims_kit_package** ohne Schalter aufgerufen. Am Bildschirm erscheint eine **neted**-ähnliche Oberfläche. Sie können nun durch Anklicken die Zuordnung der Signale zu den Pins des Gehäuses vornehmen. (Sollten beim Anklicken Fehlermeldungen auftreten dann klicken Sie Windows > Normal Configuration an.) Mit der Signal Pin Zuordnung ist eine Zuordnung der entsprechenden Padzellen zu externen Sites verbunden. Diese erfolgt entsprechend dem vom IMS vorgeschriebenen Bondplan. Das Programm darf nicht wie bei **neted** üblich sondern muß durch Anklicken von **\$_Exit**. verlassen werden. (Das Programm braucht dann eine längere Zeit bis es weiter geht.) Anschließend wird die Gatestationsoftware **logic_entry**, **gateplace**, **gateroute**, **pregraph** und **chipgraphoutput**. ausgeführt. Sollten Sie eine numerierte Fehlermeldung mit dem Zusatz "help is available" erhalten, so können Sie mit **\$help gate mFehlernummer** Hilfe anfordern.

Um das fertige Design anzusehen brauchen Sie **gategraph** und **chipgraph**.
Für **gategraph** lautet der Aufruf: **gategraph design_name design_name/tec**.

Die in **chipgraph** erforderlichen Befehle sind:

```
READ PROCess /user/ims_kit/ga_tech/gf.pdf.bin
```

```
EDit Cell design_cell
```

```
ACTivate Cell design_name/macro_cell
```

```
INSTantiate Cell 0 0 w0 -Select
```

```
PEEK 3
```

```
ACTivate Cell design_name/routing_cell
```

```
INSTantiate Cell 0 0 w0 -Select
```

```
PEEK 3
```

Organisatorisches

In der rechten oberen Ecke des Layouts muß mit **chipgraph** zwischen den beiden Stromversorgungsringen in Metall 2 eine Kennzeichnung des Entwurfs eingetragen werden, z.B.: UL1.

Das IMS kann nur Designs bearbeiten die als GDSII-Files geliefert werden. Das Band muß mit dem Unix Befehl **tar** beschrieben werden. Hierzu wechselt man in das Verzeichnis in dem die

Unix Befehle **tar** (/bsd4.3/bin oder /sys5.3/bin) bzw. **mt** (/usr/apollo/bin) stehen. Dann wird zuerst \$ **mt -f /dev/rct8 rewind** aufgerufen, um das Laufwerk zu aktivieren, und anschließend wird mit **tar -cvf /dev/rct8 *Dateiname*** das Band beschrieben. Zu jedem Design sollte das Band ein **Log_file**, aus dem der Entwickler mit Telefonnummer hervorgeht, und ein **GDSII File** enthalten. Zweckmäßigerweise sollten folgende Bezeichnungen gewählt werden: *fh_x.log* und *fh_x.gdsii*. Wobei Sie für *fh* Ihr eigenes Kennzeichen eintragen und *x* durch eine laufende Nummer ersetzen. Bitte schicken Sie das Band dann an uns, wir leiten es an das IMS weiter.

© 1991 Fachhochschule Ulm

Das Werk und seine Teile sind urheberrechtlich geschützt.
Jede Verwertung in anderen als den gesetzlich zugelassenen
Fällen bedarf deshalb der vorherigen schriftlichen Einwilli-
gung des Herausgebers.

