

11. Digitaler Phasenregelkreis mit numerisch gesteuertem Oszillator als LCA - Microcontroller Kombination

Prof.Dr.-Ing. Dirk Jansen, Dipl.-Ing.(FH) Bernd Reinke, Cand. Dipl.-Ing.(FH) Andreas Rendler

Am Beispiel einer Schrittmotor - Indexerschaltung wird der effektive Einsatz von konfigurierbaren Logic Cell Arrays in Zusammenarbeit mit einem Mikrocontroller demonstriert, wobei die hohe Arbeitsgeschwindigkeit des LCAs den Bereich der Schaltung mit hohen Taktfrequenzen abdeckt, während der Controller die Steuerung und Überwachung der Schnittstelle nach außen übernimmt und im Regelkreis die arithmetrische Berechnung durchführt. Die Konfiguration des LCA aus dem EPROM des Controllers führt zu einer ungewöhnlichen Flexibilität des Entwurfs und ermöglicht zahlreiche andere Anwendungen mit dieser Architektur.

1. Einführung

Für die Ansteuerung von Schrittmotoren, die an ihrer Welle mit größeren Trägheitsmomenten belastet sind, werden Indexer benötigt, die ein sanftes Erhöhen der Schrittmotoransteuerfrequenz bis zum Schnellgang und beim Abbremsen ebenfalls eine definierte Frequenzerniedrigung bis zum Stillstand realisieren. Die Anstiegs- und Abfallrampe soll dabei je nach Motor, Lastmoment und Anwendungsfall exponentiellen oder linearen Charakter aufweisen (Abb1-1). Die Zeitkonstanten müssen parametrisch einstellbar sein.

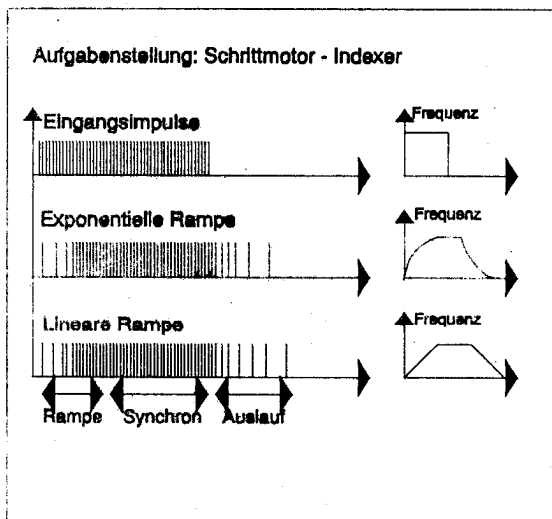


Abb 1-1: Impulsverläufe beim Schrittmotor - Indexer

Im vorliegenden Fall soll der Indexer mit der Motoransteuerung einen gemeinsamen Modul bilden. Die Ansteuerung erfolgt von einer übergeordneten Steuerung durch einen Impulszug konstanter Frequenz. Der Indexer muß nun diesen Impulszug aufnehmen und einen verzögerten Rampenanstieg

generieren, wobei die Endfrequenz der Rampe der Eingangsfrequenz entsprechen muß. Beim Abschalten der Eingangsfrequenz soll eine entsprechende Abfallrampe generiert werden. Als wichtige Nebenbedingung muß die Zahl der Eingangs- und Ausgangsimpulse exakt identisch sein. Darüberhinaus wird ein Synchronlauf im eingerasteten Zustand erwartet, d.h. bei Änderung der Eingangsfrequenz muß sich auch die Ausgangsfrequenz entsprechend mitändern. Weitere Forderungen kommen hinzu:

- Anzahl der Impulse muß gleich sein,
- Synchronlauf,
- Rampe exponentiell /linear,
- Rampe parametrisch einstellbar,
- RS 232 Schnittstelle,
- Zusatzsignale wie Endschalter, Richtung,
- Handbetrieb langsam/schnell.
- Frequenzbereich bis 100 kHz.

2. Architektur und Funktion

Die Realisierung aller dieser Funktionen mit einem Microcontroller ist wegen der hohen Betriebsfrequenz unmöglich, andererseits ist ein ASIC durch die Forderung nach Parametrisierbarkeit, RS 232 - Schnittstelle und Funktionskomplexität überfordert. Als Basis für die Architektur des Systems wurde deshalb eine Kombination aus ASIC, realisiert durch einen programmierbaren Logic Cell Array (LCA) der Fa XILINX, und einem Micro-

controller, dem weitverbreiteten 87C51 der Fa INTEL, gewählt (Abb 2-1).

Hierbei übernimmt der LCA die Funktionsbereiche hoher Taktfrequenz, enthält damit auch den steuerbaren Oszillator NCO, während der Controller im wesentlichen die Schnittstelle bedient und Regelfunktionen im LCA durchführt.

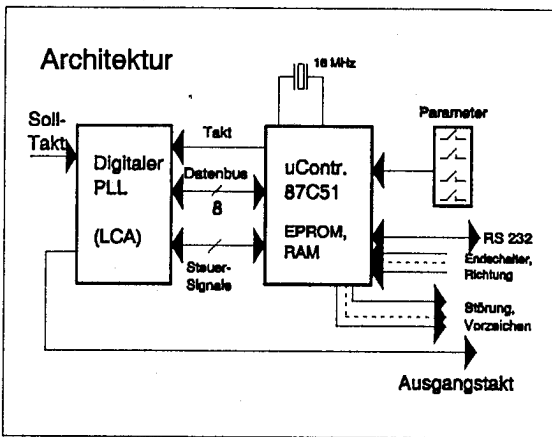


Abb 2-1: Architektur des Indexers

Die Aufgabenstellung der Taktnachführung und Synchronisierung kann am besten durch einen Phasenregelkreis (PLL) gelöst werden, der aus den Funktionsblöcken

- Phasendetektor
- Schleifenfilter (Regler)
- gesteuertem Oszillator

besteht Abb 2-2.

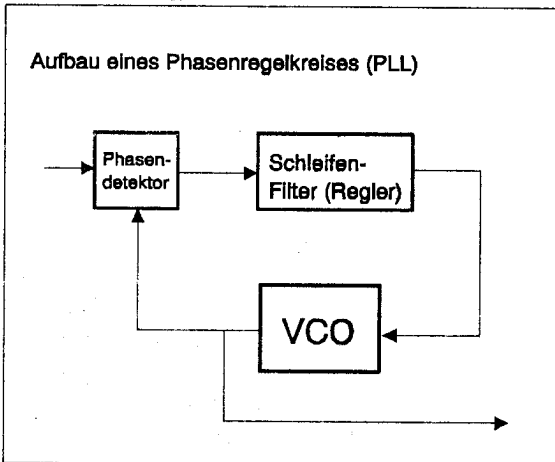


Abb 2-2: Aufbau eines Phasenregelkreises (PLL)

Aufgabe des Phasendetektor ist es hierbei, die Soll - Eingangsfrequenz mit der Motortaktfrequenz zu vergleichen. Ist die Motortaktfrequenz niedriger, ist dies anzuzeigen, sodaß über den Regler der interne Oszillator in seiner Frequenz erhöht wird, ist sie niedriger, ist die Oszillatorfrequenz abzusenken. Bei etwa gleicher Frequenz führt dies zum Einrasten der Phase, sodaß Eingangs- und Ausgangsfrequenz miteinander synchron sind.

Eine Besonderheit ist dabei, daß der Phasendetektor in der Lage sein muß, auch große Phasenverschiebungen, die ein Vielfaches der Taktperiode betragen, zu speichern und dem Regler zugänglich zu machen.

Die PLL - Funktionen müssen, um sie in einem rein digital arbeitenden LCA implementieren zu können, alle digital realisiert werden. Für den Phasendetektor wird deshalb das Konzept eines Zustandschaltwerk in Zusammenwirken mit einem Auf/Ab - Zähler verwendet, der Oszillator wird als NCO (Numerical Controlled Oscillator) realisiert. Der Regler erfordert komplizierte arithmetrische Funktionen, für die Exponentialrampe z.B. eine Multiplikation, und muß deshalb im Microcontroller als Programmmodul realisiert werden. Abb 2-3 zeigt ein Blockschaltbild der im LCA realisierten Teile des PLL.

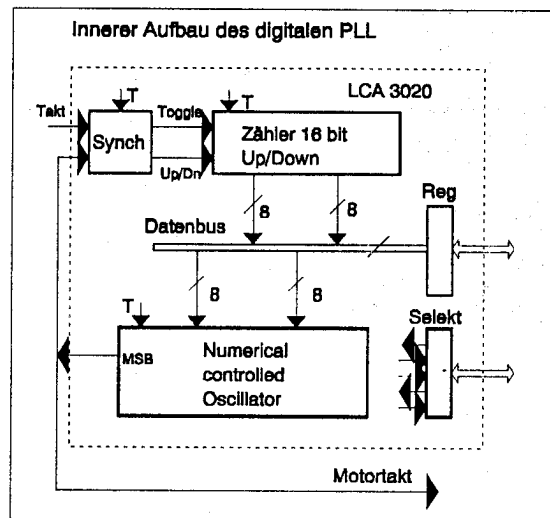


Abb 2-3: Blockschaltbild des LCA

Das Ergebnis des Phasenvergleichs der Eingangs- und Ausgangstaktfrequenz spiegelt sich im Zählerstand des Up/Dn - Zählers wieder, der unmittelbar die Differenz der Anzahl der Flankenübergänge enthält. Der Zähler ist als 16 - Bit Zähler ausge-

führt und kann deshalb bis zu 65536 Takte Vorlauf von Eingangstakt gegenüber Ausgangstakt speichern. Damit können auch sehr große Hochlauf-Zeitkonstanten von mehreren Sekunden Anlaufzeit, wie sie z.B. bei Aufwickeltrommeln auftreten können, problemlos überbrückt werden. Sollte es trotzdem zu einem Überlauf des Phasenzählers kommen, wird dies durch die Überwachung des Zähler - Carry - Ausganges, der zu einer Fehlermeldung führt, angezeigt Abb 2-4.

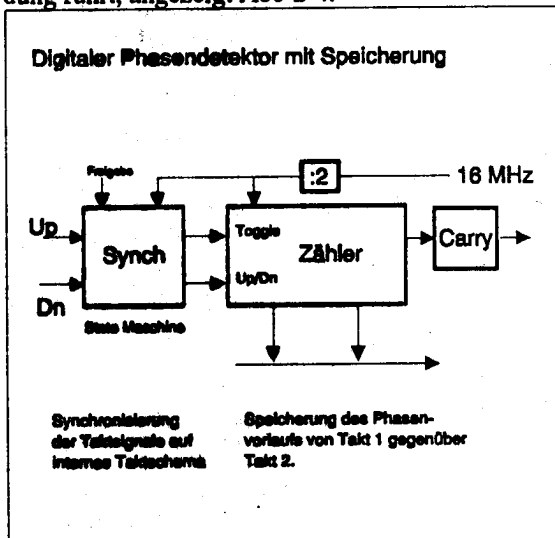


Abb 2-4: Digitaler Phasendetektor mit Speicherung

Da mit steigendem Zählerstand die Ausgangsfrequenz des NCOs erhöht wird, stellt sich irgendwann ein Gleichgewicht ein, dessen Höhe vom Faktor zwischen Zählerstand und NCO - Frequenzansteuerung abhängt. Je niedriger dieser Faktor ist, desto länger dauert es, bis der Gleichgewichtsstand erreicht ist, was einer großen Anlaufzeitkonstante entspricht. Eine einfache Multiplikation des Inhalts des Phasendifferenzzählers mit einem konstanten Faktor führt damit zur exponentiellen Rampe.

Im Gleichgewichtszustand stellt sich durch Phasenvergleich der Eingangssignale ein Synchronlauf ein.

Bei Abbruch des Eingangssignals verringert sich der Zählerstand des Phasendifferenzzählers sofort durch die weiter einlaufenden Abwärts - Zählimpulse des Motors, wodurch sich auch die Frequenz des NCO erniedrigt, bis schließlich bei Zählerstand Null die Ausgangsfrequenz ebenfalls Null beträgt. Es ist leicht zu zeigen, daß die Gesamtzahl der Eingangsimpulse und der Motoransteuerimpulse

exakt gleich sind, was der oben dargestellten Forderung an einen Indexer entspricht. Abb 2 - 5 zeigt das Blockschaltbild des digitalen PLL.

Im Falle der linearen Rampe ist die Steuerung des NCO komplizierter. Die Erhöhung der NCO - Frequenz erfolgt durch zeitgesteuerte incrementale Erhöhung um einen voreingestellten Wert, bis die Sollfrequenz erreicht ist. Dies wird durch Vorberechnen des Phasendifferenzwertes und Kontrolle des Phasendifferenzzählers erreicht. Die Phasensynchronisierung erfolgt ähnlich wie bei der exponentiellen Rampe. Die Abwärtsrampe wird ähnlich wie die Aufwärtsrampe durch kontinuierliche Subtraktion eines Increments linear gesteuert. Bei Null des Phasendifferenzzählers wird die Ausgangsfrequenz angehalten. Die Steuerung ist insgesamt komplizierter als im exponentiellen Fall, der Vorgang ist jedoch wegen der zeitoptimalen Schrittmotorbewegung von besonderem Interesse in der Anwendung.

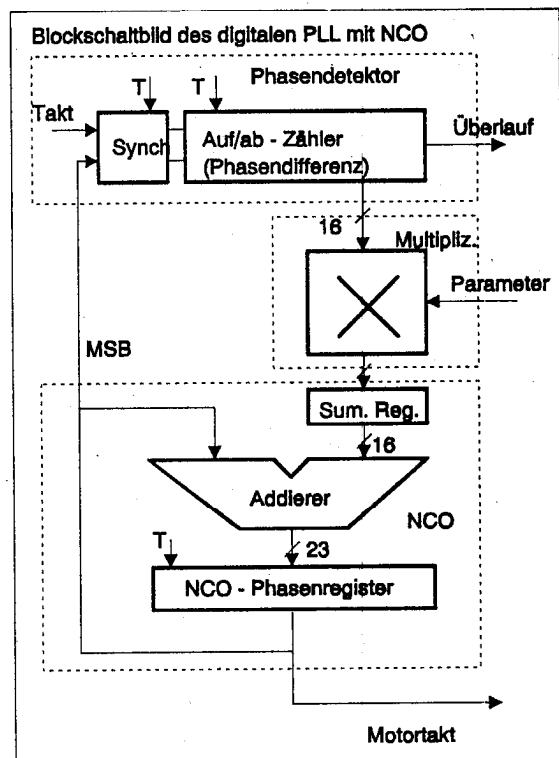


Abb 2-5: Blockschaltbild des PLL mit Exponential - Rampen - Regler

Anstelle der intern rückgeführten NCO - Signale kann natürlich auch ein am Schrittmotor angebaute incrementaler Wegaufnehmer verwendet werden, sodaß eine Closed - Loop - Steuerung des Motors möglich wird. Bei einer kurzzeitigen

Blockade des Motors kommt es damit nicht zu Schrittverlusten.

3. Einzelheiten der Realisierung

Der Phasendetektor besteht aus einem Zähler und einem sequentiellen Schaltwerk (State - Maschine), welches die Synchronisierung der externen Takte auf den internen Takt von 16 MHz bzw hier 8 MHz bewirkt. Der Up/Dn - Zähler ist ein synchroner, mit 8 MHz getakter Zähler mit den Steuereingängen Richtung (Up/Dn) und Zählen (Toggle). Der primäre 16 MHz Takt konnte nicht verwendet werden, da die Durchlaufzeit des Zählers mit 93 nsec zu groß ist. Die 8 MHz Taktfrequenz ist gegenüber der höchsten geforderten Eingangsfrequenz von 100 kHz völlig ausreichend. Der Zähler ist über 2 tristate - Verbindungen von je 8 Bit auf den internen Datenbus des LCA schaltbar und damit vom Microcontroller jederzeit auslesbar.

Der NCO mußte in einer Form realisiert werden, bei der die Ausgangsfrequenz linear durch ein digitales Wort einstellbar ist. Die entsprechende Struktur zeigt Abb 3-1:

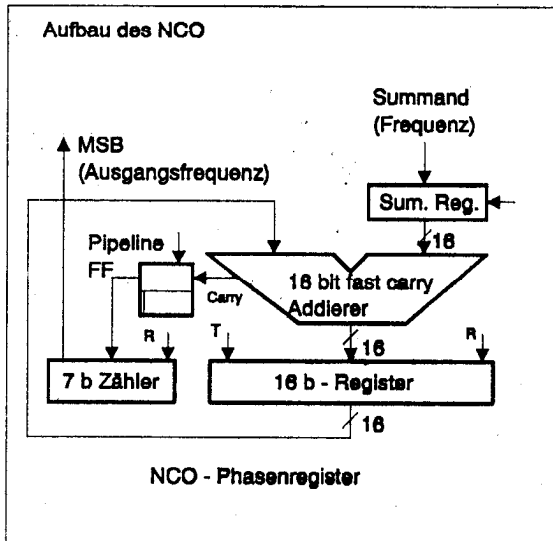


Abb 3-1: Architektur des numerisch gesteuerten Oszillators (NCO)

Die einzustellende Frequenz wird in das Summanden-Register mit 16 bit Breite in 2 Taktzyklen über den Datenbus geschrieben. Ein 16 bit Fast Carry - Addierer addiert diesen Summanden laufend zum Inhalt eines Akkumulators der Breite 23

bit hinzu. Damit ergibt sich ein incrementaler, rampenförmiger Anstieg des Inhalts des Akkumulators Abb 3-2.

Ist die Summe größer als 2^{23} , läuft der Akkumulator über und die Rampe beginnt von neuem. Greift man nun das MSB (Most Significant Bit) des Akkumulators ab, so zeigt dieses eine Frequenz, die direkt proportional der Größe des Increments, d.h. des Summanden ist. Der Accumulator wird auch als Phasen - Akkumulator oder Phasenregister bezeichnet, da der Inhalt der Phase des so generierten Taktsignals entspricht. Bei einer primären Taktfrequenz von 16 MHz ergibt sich hieraus folgende Ausgangsfrequenz:

$$f_{out} = \frac{16 \text{ MHz}}{2^{23}} * \text{Increment}$$

was einer Frequenz von 2 Hz 125 kHz bei einem 16 bit Summanden entspricht.

In der Schaltung kann die geringere Eingangsbreite des Summanden von 16 bit gegenüber dem Akkumulator von 23 Bit vorteilhaft genutzt werden. So muß der Addierer nur noch 16 bit breit sein, ebenfalls der eigentliche Akkumulator, die oberen 7 Bit - Stellen können durch Ausführung des Akkumulators als 7- stufiger Zähler , der die aus dem unteren Bit - Bereich kommenden Überträge zählt , realisiert werden.

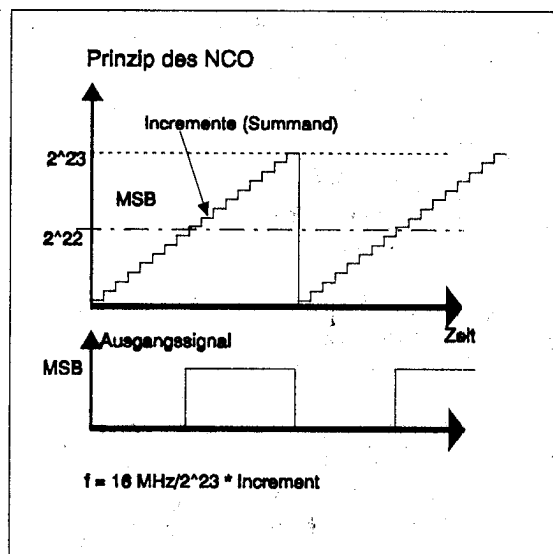


Abb 3-2: Funktionsprinzip des NCO

Die genaue Analyse der Durchlaufzeiten ergab für das Carry des 16 bit Addierers trotz Fast - Carry - Struktur noch 53,3 nsec, was bei einer Taktzykluszeit von 62,5 nsec zu lang war und insbesondere zur Steuerung des Carry - Zählers nicht mehr gereicht hätte. Es wurde deshalb ein Pipeline - FlipFlop in die Carry - Leitung eingefügt, was zu einer Latenzzeit des Ausgangs von einem 16 MHz - Taktzyklus führt, die Laufzeitproblematik jedoch vollständig löst. Da der Inhalt des Flipflops nicht auf die Addition zurückgeführt wird, bleibt auch die obere Taktgrenze von 125 MHz erhalten.

4. Aufgaben des Microcontrollers

Der Controller bearbeitet zahlreiche wichtige Funktionen, die hier nur stichpunktartig aufgeführt werden können:

Regler in der PLL - Funktion. Der Microcontroller ist als Regler wie oben beschrieben in die PLL Funktion integriert. Dies ist möglich, da die Veränderung der NCO - Frequenz relativ langsam erfolgt, was der Arbeitsgeschwindigkeit des Controllers entgegenkommt.

Initialisierung und Konfigurierung des LCAs über den Datenbus. Die Konfigurationsdaten sind dazu im EPROM des Controllers abgelegt. Die Konfiguration erfolgt nach dem Reset des Controllers, z.B. beim Einschalten der Versorgungsspannung.

Berechnung der Rampenparameter aus den Einstellwerten. Die Einstellung der Zeitkonstanten für Hoch- und Auslauframpe erfolgt über Hex - Drehschalter, die bei der Initialisierung einmalig abgefragt werden. Diese Werte sind in einer leicht verständlichen Form kodiert. Sie werden durch das Programm in jene Werte umgewandelt, die zur Durchführung der Regelung erforderlich sind. Über die Schalter werden zudem die Betriebsmodi (Exponential- oder Linear- Rampe) und die zu verwendende Schnittstelle eingegeben.

Bedienung der RS 232 Schnittstelle. Anstelle der Hex - Schalter kann die Parametereingabe auch über eine RS 232 - Schnittstelle erfolgen, was die Kontrolle des Moduls durch einen übergeordneten Leitrechner ermöglicht.

Überwachung der Peripherie. Der Controller überwacht laufend Signale wie Endschalter, Um-

schaltung auf Handbetrieb, Richtungsumkehr u.s.w., die zu entsprechenden Reaktionen führen. So kann z.B. im Handbetrieb eine Schleichgang - Frequenz oder eine Schnellgang - Frequenz mit Hochlauf kommandiert werden. Für den Testbetrieb ist zudem ein separater Oszillator, realisiert durch einen Standard - Timer, auf der Karte implementiert, dessen Frequenz ebenfalls eingestellt werden kann und der eine einfache Integration des Moduls in eine Standardanwendung ermöglicht.

Fehlermeldung und Fehleranzeige. Die Eingabe unsinniger Werte, Zählerüberlauf und andere Fehlfunktionen führen zu einer Fehleranzeige durch LEDs und elektrische Signale, die von einem Leitrechner weiterverarbeitet werden können.

LCA und Controller sind einerseits durch den Datenbus von 8 bit Breite, andererseits durch die Steuer- und Handshakesignale verbunden. Der LCA hat damit die Bedeutung eines Standard - Peripherie - Bausteins wie eines Timers oder Speicherbausteins und benötigt ähnliche Steuersignale wie Adresse, Read /Write und Takt. Controller und LCA arbeiten miteinander synchron.

Auf der Platine Abb 4-2 sind weiterhin vorhanden:

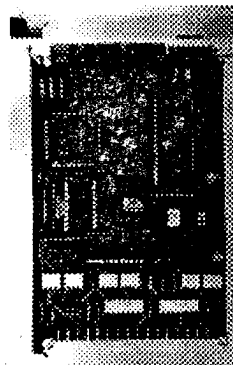


Abb 4-2 : Foto der realisierten Baugruppe

Optokoppler zur galvanischen Entkopplung von Ein- und Ausgängen. Die Forderung nach 24 V - Ausgängen erforderte hier einen besonderen Aufwand.

Watch - Dog für die Kontrolle des Microcontrollers, bei Ausfall der Ansteuerung des Watch - Dogs wird automatisch ein Reset generiert.

Pegelumsetzung für die RS 232 - Schnittstelle. Ein Baustein erzeugt die standardisierten Pegel der RS 232 Schnittstelle.

Testfrequenzgenerator zur Erzeugung von Testfrequenzen und zur Vereinfachung der Integration in einfache Schrittmotorsteuerungen.

Anzeige- und Bedienelemente in Form von LEDs und Hex - Schaltern zur Warnanzeige und zur Parametereingabe.

Die Baugruppe ist komplett auf einer Europakarte aufgebaut.

5. Entwicklungsgang

Der Indexer - Modul wurde unter Zuhilfenahme zahlreicher CAE - Programme entwickelt. Nach einer ersten Simulation der Grundfunktion des PLL mit exponentieller und linearer Rampe auf PASCAL - Ebene erfolgte zunächst die Entwicklung des als zeitkritisch angesehenen LCAs. Die entsprechenden Schaltungen wurden deshalb auf MENTOR - Workstations mit dem Programm NETED eingegeben, wobei bereits die XILINX - Bibliothek verwendet wurde.

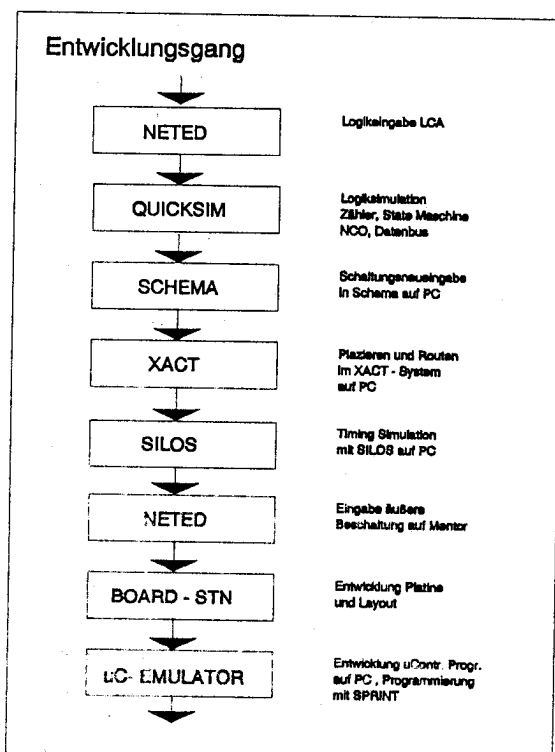


Abb 5-1: Entwicklungsgang des Schrittmotor - Indexers.

Anschließend erfolgte die digitale Simulation mit Quicksim, wobei allerdings die Microcontroller-

funktion vereinfacht angenommen werden mußte, da ein Simulationsmodell für den Controller nicht zur Verfügung stand.

Nach Festlegung der LCA - Schaltung erfolgte eine Neueingabe in SCHEMA auf PC, da hier das XILINX - Entwicklungssystem XACT installiert war und keine Netzlistenkompatibilität gegeben war. In XACT erfolgte auch das Platzieren und Routen, wobei von den Möglichkeiten der Vorplatzierung und der Festlegung zeitlich kritischer Verbindungen starker Gebrauch gemacht wurde.

Mit Hilfe des zum XACT - System gehörenden Digitalisimulators SILOS wurden dann ausgewählte Signale nach der Platzierung auf Laufzeiten überprüft, was diverse kleinere Änderungen und Vorplatzierungen in SCHEMA erforderte. Dieser Zyklus mußte mehrfach durchlaufen werden, bis befriedigende Ergebnisse erzielt werden konnten. Die LCA - Konfiguration konnte damit erzeugt werden.

Mit Hilfe von selbst erstellten Programmen wurde schließlich aus den Jedec - Konfigurationsdaten des LCA ein File generiert, der sich zum Einbinden in das Programm des Microcontrollers eignete. Die LCA - Entwicklung war damit abgeschlossen.

Zur Entwicklung der Platine wurde die äußere Beschaltung von Microcontroller, LCA und aller Zusatzausteile mit NETED auf MENTOR - Workstations eingegeben und das Layout der Platine mit Hilfe der BOARD - STATION - Software entwickelt .

Die Entwicklung der Microcontroller - Programme erfolgte dazu parallel auf einem Microcontroller - Emulator bzw Simulator auf PC, die Programmierung des Controllers schließlich auf SPRINT.

Inbetriebnahme und Erprobung erfolgte mit Labormitteln, u.a. einem hochwertigen digitalen Speicheroszillographen und einem Logic - Analytator. Die Schaltung erfüllt die erhobenen Forderungen.

Nachwort:

Die Entwicklung erfolgte im Labor Schaltungstechnik der FH - Offenburg unter Leitung des Autors. Wesentliche Teile der Schaltung und des Programms wurden in der Diplomarbeit des Herrn Andreas Rendler, betreut von Herrn Dipl.-Ing.(FH) Bernd Reinke, erarbeitet. Die Aufgabenstellung kam von der Fa Eble, Offenburg, die den Modul in Zukunft vertreiben wird. Allen Beteiligten sei hiermit für Einsatz und Unterstützung gedankt.

