

# Thermologger

## Applikation des Mikroprozessorkernels FHOP in einem Thermologger ASIC

Dipl. Ing. (FH) Th. Klumpp, Prof. Dr.-Ing. D. Jansen

ASIC Design Center  
Fachhochschule Offenburg

email: klumpp@fh-offenburg.de

Juli 1996

Nach dem Nachweis der Funktionalität des an der Fachhochschule Offenburg entwickelten Mikroprozessorkernels *FHOP* (First Homemade Operational Processor) [2], wird eine Anwendung des Kerns in einem Applikationschip beschrieben.

Der Thermologger-ASIC soll mit Hilfe eines Temperatursensors die Umgebungstemperatur bei technischen Prozessen in regelmäßigen Zeitabständen erfassen und abspeichern. Die Meßwerte werden bei Bedarf über eine serielle Schnittstelle des Thermologger-ASICs an einen PC übertragen und ausgewertet. Zur Verringerung der Leistungsaufnahme wird zwischen zwei Temperaturmessungen in einen Power-Down-Mode geschaltet.

Der ASIC soll später in einer Chipkarte integriert werden.

### Das Gesamtsystem

Die Anordnung in Abb.1 zeigt das Gesamtsystem, wie es in seiner endgültigen Version aussehen soll.

Die *Chipkarte* kennt zwei Betriebszustände. Ist sie vom System abgekoppelt ("Standalone Modus") führt sie in vorgegebenen Zeitabständen Messungen der Umgebungstemperatur durch. Zwischen den Messungen geht sie in einen stromsparenden Modus. Die erfaßten Temperaturwerte werden in einem internen Speicher abgelegt. Dieser Betriebszustand wird solange beibehalten, bis die Chipkarte in das *Kartenzugangsgerät* eingeführt wird. Ist der elektrische Kontakt hergestellt, wird die serielle Schnittstelle des Thermologger-ASICs aktiviert. Mit Hilfe des *PCs* können die Temperaturwerte über die serielle Schnittstelle ausgelesen werden. Weiterhin kann die Chipkarte mit dem PC konfiguriert werden. So kann z.B. die Zeitdauer eines Meßzyklus eingestellt werden.

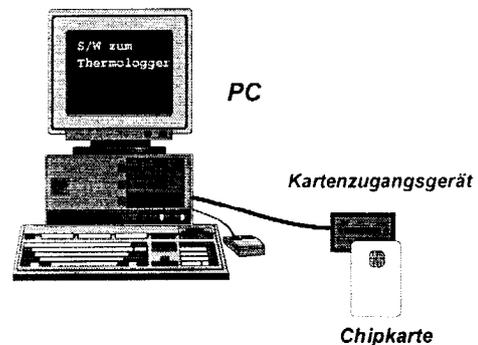


Abb.1: Die auf der Chipkarte abgelegten Temperaturwerte können über das Kartenzugangsgerät mit dem PC ausgelesen werden.

### Aufbau der Chipkarte

Abb.2 zeigt die Anordnung der geplanten Komponenten auf der Chipkarte. Als zentrale Komponente ist der Thermologger-ASIC zu erkennen.

Über das Kontaktfeld nach Norm der Telefonschnittstelle [3] erfolgt die elektrische Kontaktierung an ein Kartenzugangsgerät. Von dort erhält der ASIC im angekoppelten Zustand seine Betriebsspannung und seinen Systemtakt und ist außerdem mit einem angeschlossenen PC seriell verbunden. In dieser Betriebsart wird der Chip konfiguriert.

Befindet sich die Chipkarte im "Standalone-Modus" muß die Taktversorgung mit einem Quarz "on board" vonstatten gehen. Der ASIC wird mit einer Batterie versorgt.

Beim Temperatursensor handelt es sich um einen Baustein der Firma Dallas (DS 1620), der die Temperaturwerte in einem 9-bit-Wert seriell über eine Drei-Leiter-Schnittstelle sendet.

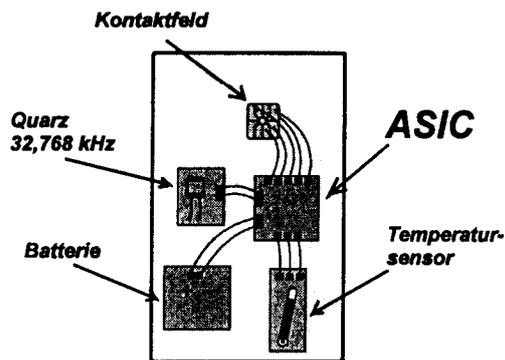


Abb.2: Auf der Chipkarte ist der ASIC, ein Quarz, eine Batterie und ein Temperatursensor zusammengefaßt. Die elektrische Kontaktierung erfolgt über das Kontaktfeld der Telefonschnittstelle.

## Funktionsmerkmale des ASICs

Der Thermologger-ASIC besitzt eine serielle Schnittstelle mit einer Übertragungsrate von 9600 Baud und einem Datenformat bestehend aus einem Startbit (Low), acht Datenbits, einem Paritybit (Parity Odd) und einem Stoppbit (High). Es existiert nur eine Datenleitung für beide Richtungen, die als Open-Kollektor-Leitung ausgeführt ist. Es kann nur abwechselnd gesendet oder empfangen werden (Halbduplex).

Zum Temperatursensor existiert eine Drei-Leiter-Schnittstelle. Über die Datenleitung (DQ), werden Steuerworte und Daten synchron im Takt der Steuerleitung (CLK) gesendet. Eine zweite Steuerleitung ( $\_RST$ ) ermöglicht Zugriffe nur im High-Zustand.

Die vom Temperatursensor kommenden Daten werden in einem RAM abgelegt. Er ist so groß, daß mit Unterstützung eines Kompressionsalgorithmus 40.000 Meßwerte bei einer Genauigkeit von  $\pm 1^\circ\text{C}$  erfaßt werden können.

Zwischen zwei Messungen sollen nicht benötigte Komponenten abgeschaltet werden. Das dafür zuständige Powermanagement hält, nach einer durchgeführten Messung, den Takt für nicht benötigte Komponenten bis zum Ablauf der festgelegten Zeit auf konstantem Potential. Dadurch wird der Leistungsverbrauch auf ein Minimum reduziert.

Für den Wechsel vom angekoppelten Modus in den "Standalone-Modus" wird der Systemtakt durch eine Taktumschaltung von externer Zufuhr auf interne Versorgung geschaltet.

## Blockschaltbild des ASICs

Abb.3 zeigt, welche Funktionseinheiten im Innern des ASICs zu finden sind.

Der Mikroprozessorkern FHOP steuert das System. Der für den Betrieb des FHOP notwendige Programmcode liegt überwiegend im vier kilobyte

großen ROM. Im ROM sind die unverknüpften Betriebssystemfunktionen (Interrupt-Service-Routinen) zu finden. Der im RAM stehenden Teil des Programmcodes verbindet die einzelnen Interrupt-Service-Routinen miteinander. Dadurch ist das System auf unterschiedliche Applikationen anpaßbar. Der RAM-Speicher ist acht kilobyte groß und enthält Temperaturmeßwerte sowie Programmcode.

In der Interfacebaugruppe sitzen die Schnittstelle zum Kartenzugangsgerät, die Schnittstelle zum Temperatursensor, das Powermanagement und die Taktumschaltung.

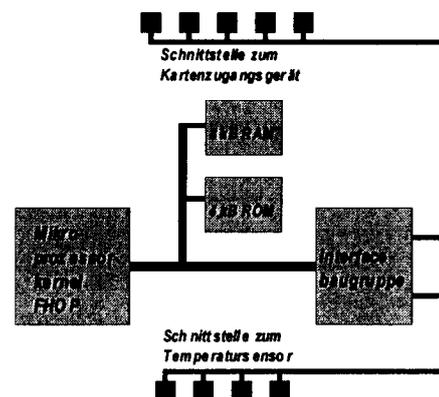


Abb.3: Der Thermologger-ASIC besteht aus einem Mikroprozessor, zwei Speichern und der Interfacebaugruppe.

## Blockschaltbild der Interfacebaugruppe

Abb.4 zeigt die Anordnung der Komponenten, aus der die Interfacebaugruppe besteht.

Die Adressierungslogik leitet das RD- und WR-Signal entsprechend der angelegten I/O-Adresse an die richtigen Baugruppen weiter. So erfolgt z.B. bei einem Schreibzugriff auf die I/O-Adresse 00h das Beschreiben des sechs Bit breiten Steuerregisters. Die einzelnen Bits des Steuerregisters haben Funktionen wie z.B. "Takt umschalten" (Bit 1). Das Statusregister mit seiner Breite von drei Bit zeigt den Zustand der Datenübertragung der seriellen Schnittstelle an. Bei einer noch andauernden Datenübertragung befindet sich z.B. das Statusbit "BUSY" (Bit 0) im Zustand High.

Bei der Schnittstelle zum Temperatursensor handelt es sich um zwei Register - ein 3-bit breites Ausgaberegister und ein 1-bit breites Eingaberegister

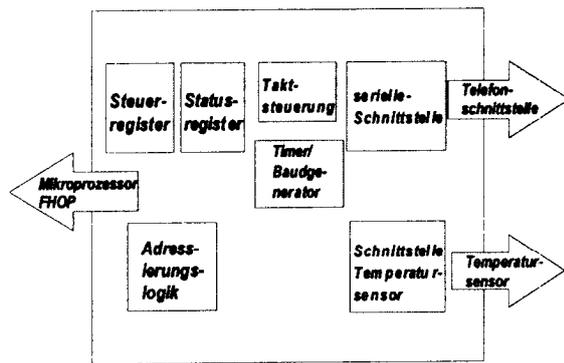


Abb.4: Die Interfacebaugruppe enthält viele weitere Komponenten.

Auf die Einheiten Taktsteuerung, Timer/Baudratengenerator, Powermanagement und serielle Schnittstelle soll im weiteren noch genauer eingegangen werden.

### Taktsteuerung

Bei der Taktsteuerung handelt es sich um die Taktumschaltung kombiniert mit der Taktabschaltung. Abb.5 zeigt symbolisch die Funktionsweise. An der Taktsteuerung stehen zwei verschiedene Takte an. Ein 4,9152 MHz Takt, der über die Telefonschnittstelle vom Kartenzugangsgerät kommt, und ein 32,768 kHz Takt, der mit einem Quarz in Verbindung mit Oszillatorpads erzeugt wird. Mit der Steuerleitung "clock\_int" wird zwischen den Takten umgeschaltet. Während der Takt für den Timer immer ansteht, kann der Takt mit der Steuerleitung "clock\_off", die wie "clock\_int" vom Steuerregister kommt, für die restlichen Systemkomponenten im Power-Down-Modus angehalten werden.

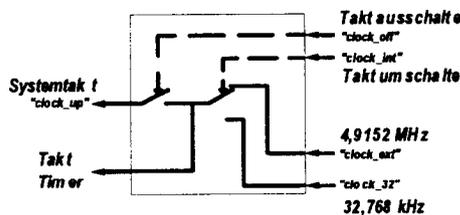


Abb.5: Über die Steuerleitung "clock\_int" kann zwischen zwei Takten umgeschaltet werden. Im Stromsparmmodus wird der Systemtakt ausgeschaltet.

### Timer/Baudratengenerator

Daß hier zwei Baugruppen in einem Zuge genannt werden, hat den Hintergrund, daß Timer und Baudratengenerator aus einem einzigen Rückwärtszähler bestehen. Das Blockschaltbild zeigt Abb.6. Durch die Steuerleitung "timer" kann zwischen den beiden Komponenten umgeschaltet werden. Arbeitet das System mit 32,768 kHz - definiert durch den Taktumschalter - kann die Timerfunktion gewählt werden. Soll der Baudratengenerator verwendet werden, muß der Systemtakt auf 4,9152 MHz umgeschaltet werden.

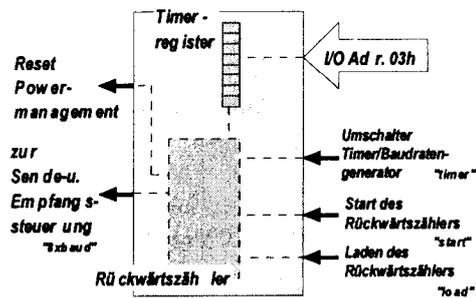


Abb.6: Der Timer/Baudratengenerator sind zwei Baugruppen in einer Einheit. Der Timer bestimmt die Länge eines Meßzyklus. Der Baudratengenerator liefert den Takt für den seriellen Empfang.

#### Timerfunktion

Über das Timerregister bestimmt sich die Länge eines Meßzyklus. Durch Beschreiben des Timerregisters mit einem bestimmten Wert kann die Zykluszeit eingestellt werden. Die Zeit ist einstellbar zwischen 20 Sekunden und einer Stunde. Bevor der Rückwärtszähler nach einer Konfigurationsphase wieder gestartet wird, muß der Rückwärtszähler zunächst mit dem Wert des Timerregisters geladen werden. Hierzu wird die Steuerleitung "load" kurz auf High und dann wieder auf Low gesetzt. Um den Rückwärtszähler zu starten, muß die Steuerleitung "start" gesetzt werden. Dann erfolgt eine Messung. Nach Abspeichern des Meßwertes wird das System in den "Sleep Modus" gebracht. Nach Ablauf der eingestellten Zeit, weckt der Timer das System wieder. Eine neue Messung erfolgt.

#### Baudratengeneratorfunktion

Für den Baudratengenerator reicht ein kleiner Teil des Rückwärtszählers aus. Der restliche Teil wird nicht betrieben. Durch seine Anordnung teilt der Zähler den Eingangstakt von 4,9152 MHz durch 64 und erzeugt so das Eingangssignal für die Send- und Empfangsteuerung.

## Powermanagement

Das Powermanagement ist die Kombination von Timer und Taktabschaltung. Im Prinzip schaltet der Prozessor seinen eigenen Takt ab (bzw. hält ihn auf einem festen Potential). Alle Register bleiben wegen ihrer statischen Ausführung in ihrem Zustand, was auch für den Programmcounter gilt. Wäre nicht der Timer, würde dieser Zustand nun ewig dauern. Denn bevor der Prozessor seinen Takt anhält, wird der Timer gestartet. Dieser behält im Unterschied zum restlichen System seinen Takt und zählt seine eingestellte Zeit rückwärts. Beim Zählerstand "null" setzt er das für die Taktabschaltung verantwortliche Bit des Steuerregisters zurück, was den Takt wieder am Prozessor anlegt. Der Prozessor arbeitet nun an exakt der Stelle im Programm weiter, an der er stehen geblieben ist. Da nur sehr wenige Funktionsbaugruppen im „Sleep-Mode“ aktiv sind, ist die Stromaufnahme sehr klein. Eine relativ kompakte Lithiumbatterie ist damit in der Lage, den Logger für Wochen oder sogar Monate zu versorgen.

## Serielle Schnittstelle

Über die serielle Schnittstelle erfolgt die Kommunikation mit dem PC. Anhand Abb.7 soll die Funktion erklärt werden.

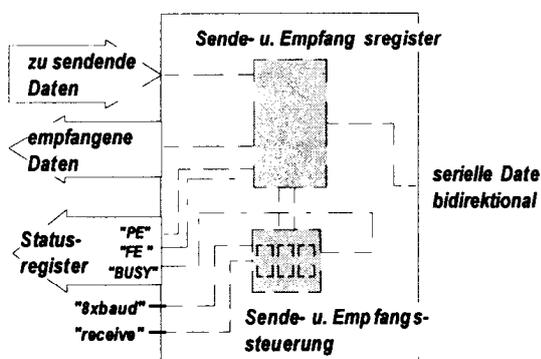


Abb.7: Über das Sende- u. Empfangsregister kann der Thermologger mit dem PC kommunizieren.

Die serielle Schnittstelle besteht im wesentlichen aus dem Sende- und Empfangsregister und der Sende- und Empfangssteuerung. Beim Sende- und Empfangsregister handelt es sich um ein Schieberegister, mit dem gesendet und empfangen werden kann. Der Takt der zum Schieben notwendig ist, wird von der Sende- und Empfangssteuerung erzeugt. Hierbei handelt es sich um eine Kombination von drei State-Maschinen, auf die hier jedoch nicht im Detail eingegangen werden soll. Eingangssignale für die Sende- und Empfangssteuerung ist das

Signal "8xbaud", das vom Baudratengenerator kommt und das Signal "receive" vom Steuerregister. Für den korrekten Betrieb des Sende- und Empfangsregisters ist es erforderlich, daß der Baudratengenerator in Betrieb ist.

### Senden

Um Senden zu können, muß "receive" zurückgesetzt sein. Schreibt man nun an das Senderegister seine zu sendenden Daten, werden automatisch Startbit, Stoppbit und Paritybit zum Datenbyte hinzugefügt. Die Sende- und Empfangssteuerung erzeugt elf Schiebepulse im Abstand 1/9600 sec. Um feststellen zu können, wann der Sendevorgang beendet ist, muß der Prozessor das Statusbyte "busy" solange überprüfen, bis es wieder Low ist.

### Empfangen

Für den Empfang muß die Steuerleitung "receive" gesetzt sein. Mit dem achtfachen Baudratentakt wird die Datenleitung abgetastet. Wird ein Startbit erkannt (Wechsel der Datenleitung in den Zustand Low), wartet die Sende- und Empfangssteuerung einen halben Baudratentakt und liefert elf Schiebepulse. Der serielle Datenstrom wird immer in Bitmitte abgetastet. Nach elf Takten steht das Datenwort komplett im Schieberegister. Über eine Logik wird geprüft, ob Start- und Stoppbit korrekt sind, was im Fehlerfall durch das Statusbit "FE" (Frame Error) angezeigt wird. Aus den acht Datenbits wird automatisch ein Paritybit generiert und mit dem gesendeten verglichen. Bei Ungleichheit wird das Statusbit "PE" (Parity Error) gesetzt. Programmtechnisch muß beim Empfang wie folgt vorgegangen werden:

Wird in den Empfangsmodus umgeschaltet muß das Statusbit "BUSY" eingelesen werden, bis dieses High wird. Das ist das Zeichen, daß ein Startbit entdeckt wurde und der Empfang beginnt. Anschließend muß wie beim Senden der Lowzustand des "BUSY"-Bits abgewartet werden. Ist dieser Zustand erreicht, steht das Datenbit im Empfangsregister und kann ausgelesen werden. Erst jetzt stehen auch die Statusbit "FE" und "PE" stabil.

## SW-Konzept Thermologger

Daß die Software in einen ROM-Teil und einen RAM-Teil aufgesplittet ist, wurde zu Beginn schon erwähnt. In Abb.8 sind die zwei Speicher dargestellt. Die zwei Software-Teile sind hierbei als Interrupt-Service-Routinen im ROM und als Hauptprogramm im RAM bezeichnet. Im RAM ist auch der Stack und die Interrupt-Tabelle angeordnet. Weiterhin ist hier auch der Meßwertspeicher angesiedelt, der jedoch mit seiner Größe

von ca. 7k in der Darstellung relativ zu klein gezeichnet ist. Da der Inhalt des RAM bei jedem Ausschalten der Betriebsspannung verlorengeht, muß dieser Programmteil über die serielle Schnittstelle heruntergeladen werden. Das Hauptprogramm kann so je nach Bedarf an die Anwendung angepaßt werden. Man denke an nachträgliche Änderungen der Software oder an den Einsatz anderer Sensoren auf der Chipkarte. Nach jedem Reset wird eine Interrupt-Tabelle an die unterste Stelle des RAMs geschrieben. Die Betriebssystemroutinen werden durch Softwareinterrupts aufgerufen.

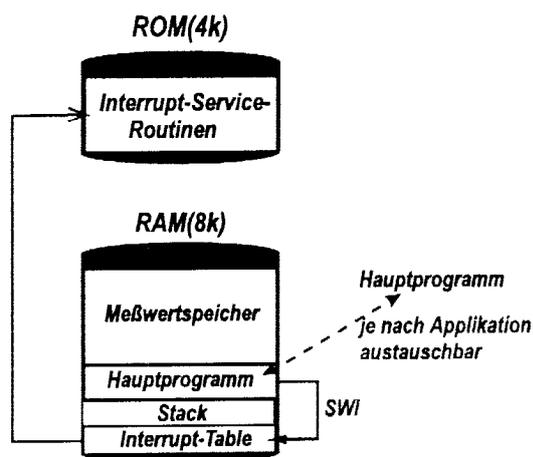


Abb.8: Das System besitzt einen vier kilobyte großen ROM-Speicher und einen acht kilobyte großen RAM-Speicher

## Layout Thermologger

Abb.9 zeigt das Layout der gerouteten Zelle. Die

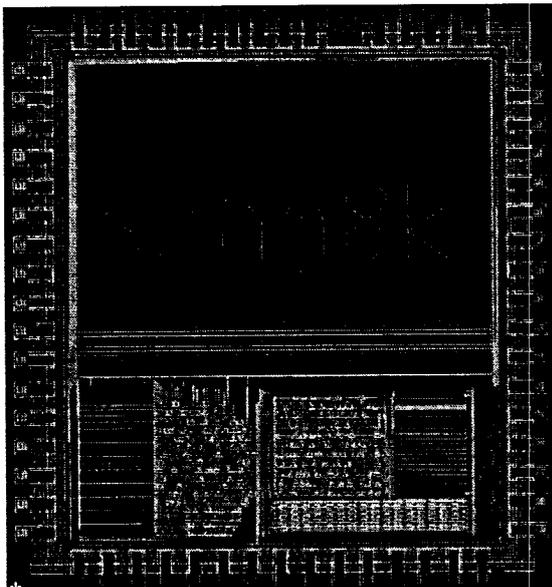


Abb.9: Die geroutete Zelle.

obere Hälfte der Zelle wird durch den RAM-Speicher belegt. Die dunkle Fläche links unten zeigt das ROM. Rechts ist der FHOP-Kernel zu erkennen. Die übrigen Baugruppen sind dazwischen in Standardzellenentwurf angeordnet. Die Fläche beträgt 35 mm<sup>2</sup>.

## Stand der Arbeit und Ausblick

Alle ASICs sind getestet und weitgehend voll funktionfähig. In einer weiteren Diplomarbeit soll nun die Entwicklung des Betriebssystems erfolgen. In der nächsten Version des Thermologger-ASICs, wird das entwickelte Betriebssystem im internen ROM integriert. Die Zahl der Pads werden auf ein Minimum reduziert.

Der damit nocheinmal deutlich verkleinerte Chip wird direkt auf ein Folienträger der Chipkarte in MCM-Technik gebondet.

## Zusammenfassung

Funktionsmerkmale:

- serielle Schnittstelle
- Schnittstelle zum Temperatursensor
- Powermanagement
- konfigurierbarer Timer
- Erfassung von 40.000 Meßwerten
- Meßgenauigkeit +/- 1°C
- Taktumschaltung
- Download des Hauptprogramms über die serielle Schnittstelle in den RAM-Speicher

## Literaturverzeichnis

- [1] Klöser, Frank:  
*Entwurf eines Ausgabemoduls für den Mikroprozessorkernel FHOP mit VHDL und Integration aller FHOP-Komponenten in einen Test-ASIC; Diplomarbeit, Fachhochschule Offenburg, 1994*
- [2] Jansen, D., Gieringer, T., Zimpfer, F.:  
*A Microprocessor in 4 months; IEEE International ASIC Conference and Exhibit, Rochester USA, 1994*
- [3] ISO/IEC 7816-3